

高速シリアル・インターフェース規格 Serial RapidIOの概要

デバイス間やボード間、きょう体間の接続インターフェースが、シリアル化および高速化してきている。高速シリアル・インターフェース規格にはいろいろなものが存在するが、ここではSerial RapidIOについて解説する。DSPや最新FPGAでは、Serial RapidIO信号を直接接続できるものも登場してきている。

(編集部)

小原 成介

近年、Ethernet や Fibre Channel といったネットワーク規格はもちろんのこと、PCI Express や SATA、FB-DIMM といった装置内やオンボードでも、インターフェースの高速化およびシリアル化の流れが加速しています。PCI-Express は 2006 年末にリリースされた Revision 2.0 規格で伝送速度が 5Gbps まで拡張され、SATA は 2007 年中にリリースされる Revision 3.0 規格で 6Gbps へ拡張される予定です。

これらのシリアル接続の利点は、伝送路の高速化と長距離化を同時に実現できることです。また SerDes(Serializer/Deserializer)のコストが低下したことで、ボードを含めた実装コストで有利なことも、この流れを後押ししています。

あまり厳密ではありませんが、図1にさまざまなシリアル・インターフェース規格が対象とする分野を図示しました。RapidIO が広い範囲のアプリケーションに対応した規格であることが分かります。もちろん、PCI-Express をきょう体間やバックプレーンの接続に使うことも可能ですが、システム・トポロジの制限などから一般的とはいえません。この制限を超える試みが ASI(Advanced Switching Interconnect)でしたが、残念ながら標準規格としては受け入れられませんでした。

図1でも示したシリアル・インターフェース規格の一つに Serial RapidIO があります。サーバ分野の PCI Express や、ネットワーク分野の G ビット Ethernet に比べると地味な存在ですが、近年、組み込みなどの分野で急速に普及し始めています。ここでは Serial RapidIO について解説します。

1. RapidIO の全体像

RapidIO とは

RapidIO は RapidIO Trade Association(RTA)の策定す

る高速インターフェース規格です。1999 年に規格ができた当初は、LVDS を使ったパラレル・バスの規格でした。Motorola 社(現 Freescale Semiconductor 社)などが普及に努めていましたが、それほど一般には用いられませんでした。その後、新たな展開として 2001 年に XAU(10 Giga-bit Attachment Unit Interface)の電気仕様を元にしたシリアル物理層が規格に追加されます。これは独立した規格ではありませんが、Serial RapidIO(sRIO)と呼ばれます。

現在では sRIO の方が急速に普及を始めており、今後は RapidIO と言えば sRIO を指すことになりそうです。普及の大きな要因は、Texas Instruments 社が自社の DSP に採用したことのようなのです。

RapidIO の特徴を一言で表すと、「オープン・スタンダードのスイッチ接続に適したチップ間的高速インターコネクト」ということでしょう。組み込みプロセッサのバスからチップ間接続、バックプレーンを經由したきょう体内接続、一部のきょう体間接続まで、広い範囲に適用できます。特に適した用途として、通信の基盤装置や組み込みシステム、

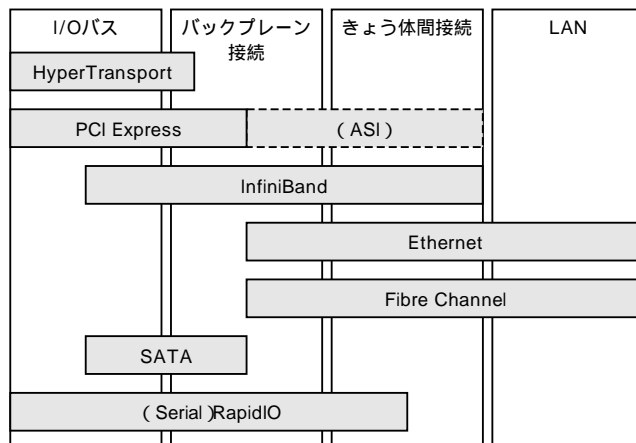


図1 さまざまなシリアル・インターフェース規格が対象とする分野

表1 各パートの概要

パート	名称	定義
1	Input/Output Logical Specification	レジスタやメモリ・アクセスのオペレーションを規定． 論理層の最も基本的なパートで，すべてのデバイスに関係する
2	Message Passing Logical Specification	メッセージのオペレーションを規定
3	Common Transport Specification	パケットのルーティングを担当するトランスポート層を規定
4	Physical Layer 8/16 LP-LVDS Specification	パラレル物理層のプロトコル(初期化，エラー検出，フロー制御)と，電気仕様などを規定
5	Globally Shared Memory Logical Specification	分散共有メモリ型システムでのキャッシュ制御のためのプロトコルとパケットを規定
6	1x/4x LP-Serial Physical Layer Specification	シリアル物理層のプロトコル(初期化，エラー検出，フロー制御)と電気仕様を規定
7	System and Device Inter-operability Specification	システム初期化手順に従ったデバイスの作りや，接続性のためにデバイスが実装すべき最低限の機能などを規定
8	Error Management Extensions Specification	高度なエラーの通知方法と関連するレジスタの定義を規定
9	Flow Control Logical Layer Extensions Specification	システム内で混雑を緩和するための高いレベルでのフロー制御方法を規定
10	Data Streaming Logical Specification	ほかのプロトコルのパケットを RapidIO で運ぶための方法を規定
11	Multicast Extensions Specification	パケットのマルチキャストのために必要な追加機能を規定
A1	Software/System Bring Up Specification	システム初期化を行うソフトウェア(BIOS など)の設計に関するガイドラインを規定

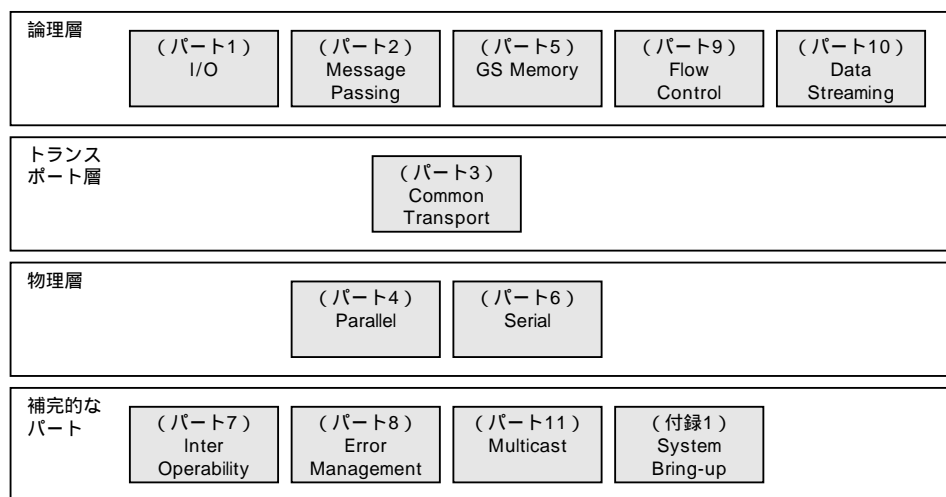


図2 RapidIO 規格の構成

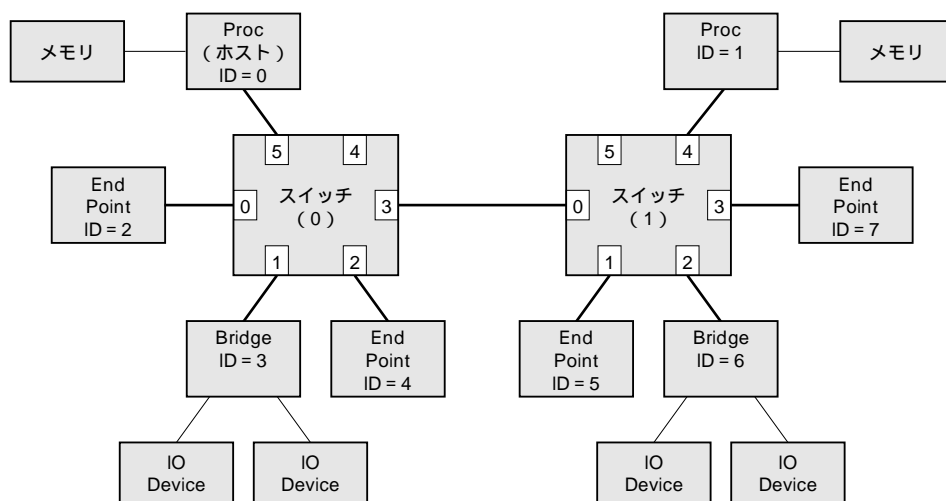


図3 RapidIO が想定するシステム・モデル

ストレージ装置などがあります。

RapidIO 規格の構成

RapidIO は，論理層とトランスポート層，物理層からなります．規格書は，この三つの階層に沿って，11の基本パートと一つの付録パート(Annex)から構成されています．図2に RapidIO 規格の構成を示します．また表1に各パートの内容を簡単にまとめます．多くの設計者にとって重要なのはパート1～3および6～8です．本稿でもこれらを中心に解説していきます．

システム・モデル

RapidIO が想定するのは，(複数の)スイッチによってデバイスが接続されたシステムです(図3)．システム内には初期化を担当するデバイス(ホスト)が必要で，通常，システムの管理を担当するプロセッサがこの役割を担います．

システムの構成要素をデバイス，またはプロセッシング・エレメントと呼びます．デバイスには，パケットを発信または受信す