

Spartan-3E Starter Kitを使用した
Plasma版BLANCAシステム

佐藤 達之

BLANCA システムは組み込みシステム開発評価キットに限定したプラットフォームではありません。Xilinx 社製 FPGA であればほかのボードにも比較的簡単に移植できます。

Spartan-3E Starter Kit は Xilinx 社が提供している安価な FPGA 評価ボードの一つです。筆者はこのボードに Plasma 版 BLANCA システムを移植してみました。

モジュール構成

システムのモジュール構成は図 A のようになります。sp3ek_sys_top モジュールが SDRAM コントローラを外付けとした仮想的な BLANCA システムのトップ・レベルになります。

Spartan-3E Starter Kit 搭載 FPGA の回路規模は、組み込みシステム開発評価キットに実装されている FPGA の約 1/4 と小さく、評価ボードに搭載されているインターフェースも異なることから、システム・バスの機能には下記の制限事項があります。

1) 存在しない外部インターフェース

オプション CPU コネクタ、PCI バス、ローカル・バス、IDE (ATA)、CompactFlash、MMC カード、USB ターゲット、USB ホスト、AC97 CODEC、LCD (VGA 出力) は存在しない。ただし、MMC や USB ターゲット/ホストは、比較的簡単に回路を追加できる。

2) 制限のある外部インターフェース

- COM ポートの各種制御線がない
- PS/2 ホスト・ポートは 1 ポートのみ
- DRAM は SDRAM ではなく DDR SDRAM
- VGA 出力は RGB 各 1 ビットで 8 色表示
- フラッシュ ROM の書き込み制御アルゴリズムが異なる

3) 削除または制限されたインターフェース

- VGA 出力はテキストとグラフィックスのみで 8 色に減色表示
- COM ポートは削除 (CPU モジュール内蔵 UART は実装)
- PS/2 ホストはノンインテリジェント・タイプで 1 ポートのみ実装
- LAN モジュールは削除
- CPU 内蔵 SRAM は 32K バイトから 16K バイトに縮小

4) サポートされない Spartan-3E Starter Kit 搭載デバイス

A-D/D-A コンバータ、SPI フラッシュ ROM、コンフィグレーション ROM、キャラクタ LCD、ロータリ・エンコーダなどはサポートしない。

DDR SDRAM インターフェース

ポーティングの際に最大の問題となったのは、Spartan-3E Starter Kit の搭載 DRAM が SDRAM ではなく DDR SDRAM である点です。そこで Xilinx 社から無償で提供されている MiG (Memory Interface Generator) から出力される Spartan-3E

Starter Kit 用 DDR SDRAM コントローラのリファレンス・デザインをベースにして構築しました。

無償版 MiG は、ISE9.2i IP Update 2 が適用された WebPACK 9.2.04i 同梱の CORE Generator から使用することができます。

実作業としては、MiG の DDR SDRAM コントローラと BLANCA の SDRAM コントローラのインターフェースを変換するブリッジ回路を書き下ろして、本来の BLANCA システム用 SDRAM コントローラと差し替えます。

MiG のリファレンス・デザインは 16 ビット・データ幅 × 2 バーストで設定されており、ホスト・インターフェースでは 32 ビット × 1 バーストへ変換されます。ブリッジ回路は MiG にリード・コマンドを 8 クロック連続出力することで、BLANCA 側の 32 ビット × 8 バースト転送に変換しています。

DDR SDRAM のクロック周波数には上限と下限の規定があるので、BLANCA 側のバースト・バスは DDR SDRAM とは別のクロックで駆動できるようにしました。

DCM 機能の制限

筆者所有の基板には Spartan-3E のステップ 0 の FPGA が搭載されています。ステップ 0 の FPGA では、FPGA 内蔵のクロック 1 倍機能 DCM (Digital Clock Manager) の制限により、90MHz を超える周波数で DLL をドライブすることができません。さらにオンボード・オシレータの周波数は 50MHz で、推奨回路では内蔵 DCM を用いて DDR SDRAM コントローラに必要な位相 0° と 90° の 2 相クロックを生成できません。

そこで、推奨はできませんが、50MHz から DCM の DFS モードで 220MHz ~ 266MHz のクロックを生成し、それをロジックで分周して 110MHz ~ 133MHz の 2 相クロックを生成しています。

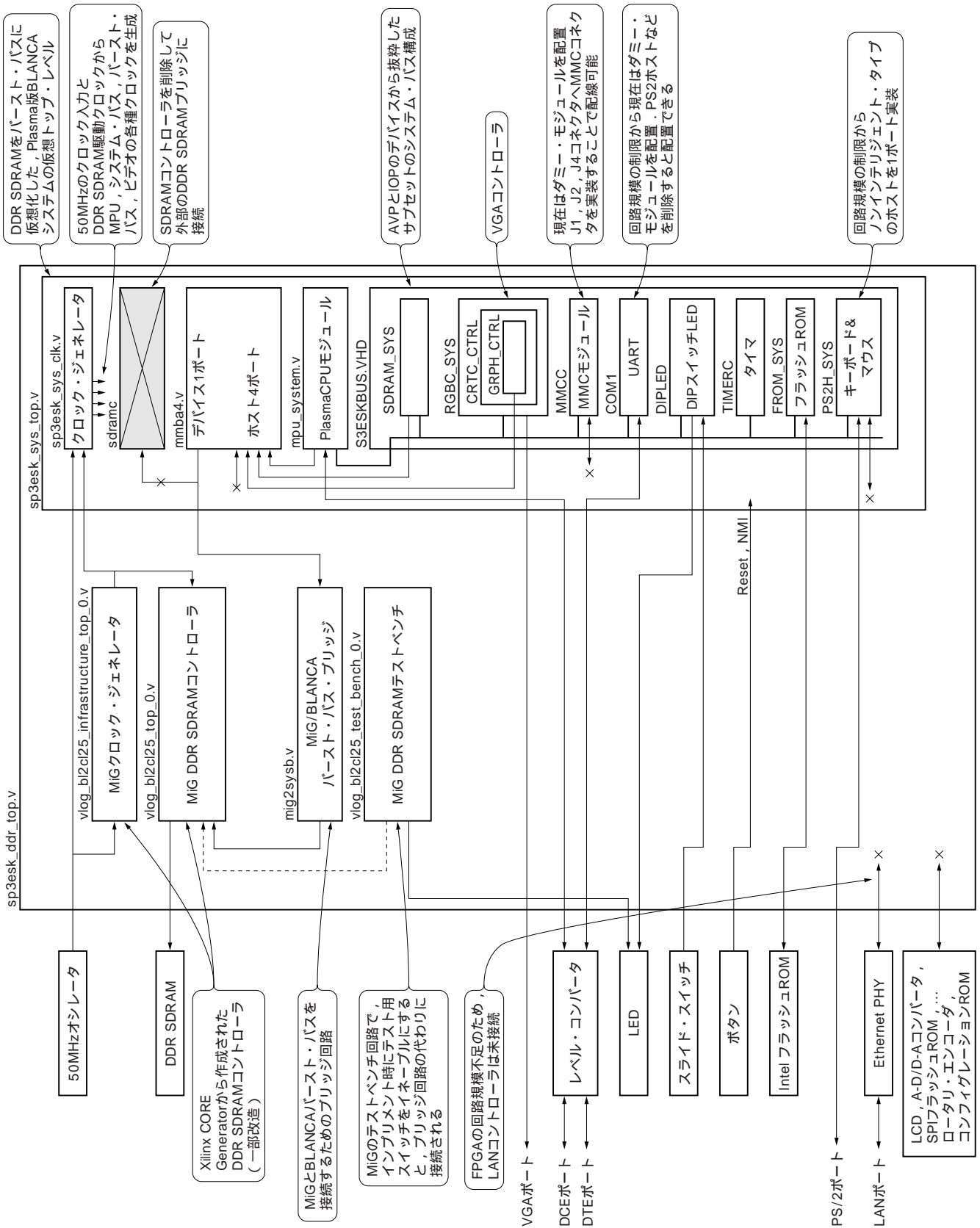
そのほか

回路規模の制限で、インテリジェント PS/2 ホストと RGB コントローラを同時に実装することができず、PS/2 ホストにはノンインテリジェント・タイプを実装しています。

LAN コントローラの PHY チップには、BLANCA と同じ LAN83C185 が搭載されているので、実装さえできれば無修正で動作するかもしれません。

フラッシュ ROM の書き込み制御方法に互換性がないので、シリアル・ダウンロード・プログラムをベースにして簡易的な専用フラッシュ ROM 書き込みツールを作成しました。

同じような手法で Spartan-3A/N Starter Kit へも実装できると思います。Spartan-3E Starter Kit より FPGA の回路規模が大きく、PS/2 の 2 ポート化や VGA が多色表示化しているため、LAN インターフェースを除くと、BLANCA システムの実装や評価にはこちらの方が適していると思います。



図A Spartan-3E Starter Kit を使用した Plasma 版 BLANCA システム