

第5回『デザインウェーブ技術研究会』報告

デザインウェーブ企画室

第5回『デザインウェーブ技術研究会』が4月16日、小社セミナー・ルームで開催されました。

今回のテーマは『OPアンプIC活用技法』でした。それぞれの発表については表1をご覧ください。

基調発表

基調発表は新日本無線(株)の青山氏(写真1)で、“OPアンプICの回路技術の実際”です。青山氏は発表予定の瀬志本氏の代理としての発表です。

回路構成の違う電流帰還型OPアンプを除けば、現在でも、使われているOPアンプはいわゆる“4558型”のように[2ステージの増幅段]+[出力バッファ段]という回路構成を基本にしています。

この回路構成を基本にして高速・広帯域化、高精度化、ロー・パワー化など各用途別に回路やプロセスを特化・改良したものであることを解説していただきました。

次に、OPアンプの回路技術について、(1)入力オフセット電圧の低減化の技術として、入力段の差動増幅回路の抵抗のトリミングを行うこと、(2)高入力インピーダンス化の技術として、入力段の差動増幅回路に使用しているバイポーラ・トランジスタをFETに置き換えること、(3)高速・高帯域化の技術として、周波数特性の悪いラテラルPNPトランジスタに代わって、周波数特性のよいバーチカルPNPトランジスタが開発され、このトランジスタによる新しい回路構成のOPアンプが開発されたこと(回路例を図1に、その特性を図2に示す)を発表していただき



写真1 青山 直生氏

ました。

一般発表

第1発表

第1発表は日本パー・ブラウン(株)の宇田氏(写真2)による“アイソレーション・アンプの構造とそのアプリケーション”です。

アイソレーション・アンプは、トランスやコンデンサなどを利用して入出力間

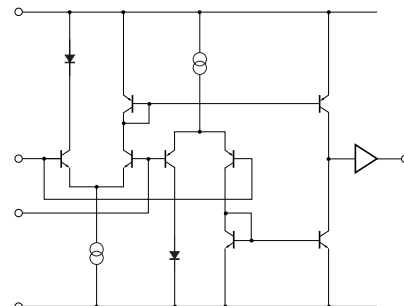


図1 コンプリメンタリ・バイポーラ回路

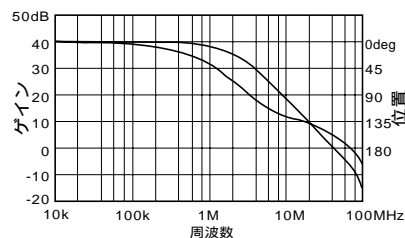


図2 コンプリメンタリ回路を用いたOPアンプのAC特性

表1 第5回「デザインウェーブ研究会」次第

基調発表	OPアンプICの回路技術の実際 新日本無線株式会社 第一設計部 第一設計課 課長 瀬志本 明氏(青山 直生氏)
第1発表	アイソレーション・アンプの構造とそのアプリケーション 日本パー・ブラウン株式会社 インダストリアル・ストラテジック・マーケティング課 課長 宇田 達広氏
第2発表	OPアンプを用いたV-Fコンバータの設計 大崎電気工業株式会社 商品企画グループ(技術担当) 主査 石戸谷 徹氏
第3発表	広帯域OPアンプの特性とその応用 株式会社日本サーキット・デザイン 代表取締役 稲葉 保氏
第4発表	低雑音増幅回路の設計技術 アキュフェーズ株式会社 技術部 技術三課 課長代理 鈴木 雅臣氏



写真2 宇田 達広氏

を電気的に絶縁したアンプです。

今回の発表では入出力間にあるアイソレーション部の構造と入力信号の変調方式(振幅変調, フライバック, V-Fコンバータ, PWMなど)について発表していただきました。

それぞれの方式には長所, 短所があるので, アプリケーションにより選択することが大切だということです。

小型化とコストダウンのために, アイソレーション用のコンデンサ(数pF程度)の部分にICのリード・フレームを利用して作ってしまう手法なども紹介していただきました。

第2発表

第2発表は大崎電気工業(株)の石戸谷氏(写真3)による“OPアンプを用いたV-Fコンバータの設計”です。

電子式電力量計の回路の一部に使用しているV-Fコンバータの動作の解説とその特性について紹介していただきました。

実際に用いた回路は“電荷平衡型V-Fコンバータ”と呼ばれる方式になっており, 誤差の要因となるコンデンサの容量のばらつきや経年変化が回路全体の精度に影響しないように設計してあります。

OPアンプはオフセット電圧の影響の少ないチョッパ・スタビライズド型を使用したということです。

この回路は精度がよい反面, 回路構成が複雑になり, 部品点数が増えるのが欠点ということです。

第3発表

第3発表は(株)日本サーキット・デザ



写真3 石戸谷 徹氏

インの稲葉氏(写真4)による“広帯域OPアンプの特性とその応用”です。

市販されている電圧帰還型と電流帰還型の二つのタイプの代表的な高速・広帯域OPアンプの(1)周波数特性(2)パルス応答(3)混変調ひずみ(4)出力インピーダンスの各特性について実際に測定し, その結果を示していただきました。

実験した結果によると, 電流帰還型アンプのほうが電圧帰還型より混変調ひずみが少ないこと, 出力インピーダンスが高いOPアンプを使って設計してしまうと同軸ケーブルのドライブを行うとき, 正しい抵抗値で終端してもインピーダンスの整合がとれないこと, 容量負荷をドライブするときはOPアンプのフィードバック回路に補償コンデンサを追加することにより, リンギングを抑える効果があることなどを説明していただきました。

第4発表

第4発表はアキュフェーズ(株)の鈴木氏(写真5)による“低雑音増幅回路の設計技術”です。

OPアンプを使ったアナログ回路で発生するノイズを低減するには(1)OPアンプ自体がロー・ノイズのものを選ぶ(2)高抵抗を使用しない(3)回路の帯域幅をなるべく狭くすることなどがキーポイントであることを実験結果とともに解説していただきました。

また, OPアンプ自体のノイズが大きくても, OPアンプの入力部にロー・ノイズ・タイプのペア・トランジスタによる差動増幅器を追加すれば効果があることも発表していただきました。



写真4 稲葉 保氏



写真5 鈴木 雅臣氏

電源ラインからのノイズの混入もあるので, OPアンプを実装するときにはパスコンを追加することが必要だということも解説していただきました。

おわりに

OPアンプを用いた回路技術は“古くて新しい”技術のように感じます。

回路のデジタル化が急速に進む一方で, OPアンプを用いた回路がなくなることはないでしょう。今後も, OPアンプを使った回路設計技術が機器全体の性能そのものを決定づける大きな要因となるのではないのでしょうか。

今回の技術研究会の予稿集の内容は付属のCD-ROMに収録してありますのでご覧ください。