

†印のついた用語は、p.151の「用語の説明」を参照

Δ-Σ型A-Dコンバータのしくみについて述べます。最初にΔ-Σ変調理論について述べ、次にΔ-Σ変調理論のA-Dコンバータへの適用について説明します。そして、ビヘイビア・モデルを用いたΔ-Σ型A-Dコンバータの設計手法について述べます。

## 1 Δ-Σ変調理論

### ■ Δ-Σ変調の概要

Δ-Σ変調は、一見するとパルス幅変調 (Pulse Width Modulation, PWM) に似ています。高い分解能の信号を、低い分解能の信号へと等価的に置き換えるので、性能に対して精度の高いアナログ部品を減らしたり、アナログ部品点数そのものを減らすことができます。その反面、必要となる周波数帯域に比べ、高いクロック周波数で回路を動作させなければなりません。そのため、高精度を要するオーディオ用途のA-DコンバータやD-Aコンバータ、および計測用途のA-Dコンバータでよく採用されています。ここでは、A-Dコンバータを例に、Δ-Σ変調の原理について説明します。

Δ-Σ型A-Dコンバータにおけるアナログ入力からデジタル出力までの信号のようすを図1に示します。図1(a)のように、Δ-Σ変調回路とデジタル・フィルタで構成されています。

Δ-Σ変調回路は、図1(b)で示すアナログ信号を、1ビットのデジタル信号へと変換します。このときに大きな量子化ノイズが発生しますが、高いクロック周波数を用いて、必要となる周波数帯域についてだけ量子化ノイズ成分を抑圧するよう処理します。つまり、図1(d)で示すような1ビットのデジタル信号へと変換します。次に、ローパス・フィルタ(デジタル・フィルタ)により、必要となる周波数帯域以外の成分を取り除き、図1(f)で示すデジタル信号へと変換します。結局、図1(b)で示すアナログ入力は、アナログ回路への負担を軽減したうえで、図1(f)で示すような同じ特性をもつデジタル出力へと変換されます。

### ■ Δ-Σ変調における信号処理<sup>1)</sup>

1次Δ-Σ変調系(離散系)のブロック図を図2(a)に示します。1ビットよりも大きな分解能をもつ入力 $u$ と、1クロック前の量子化誤差との差を求めます。次に、その値を量子化器によって丸め、1ビット値 $y$ として出力します。

ここで、ある数値を、より低い分解能の数値へと丸める(または切り捨てる)処理を量子化といいます。いま、量子化器を、量子化誤差 $q$ を発生する機能であると考えれば、図2(a)は図2(b)のように置き換えることができます。このとき、 $u$ 、 $y$ 、および $q$ の関係(伝達関数)は、

$$y = u + (1 - z^{-1}) \times q \quad \dots (1)$$

となります。すなわち、出力 $y$ は、量子化ノイズ(誤差) $q$ に $1 - z^{-1}$ を乗じた値と、入力 $u$ の和になります。

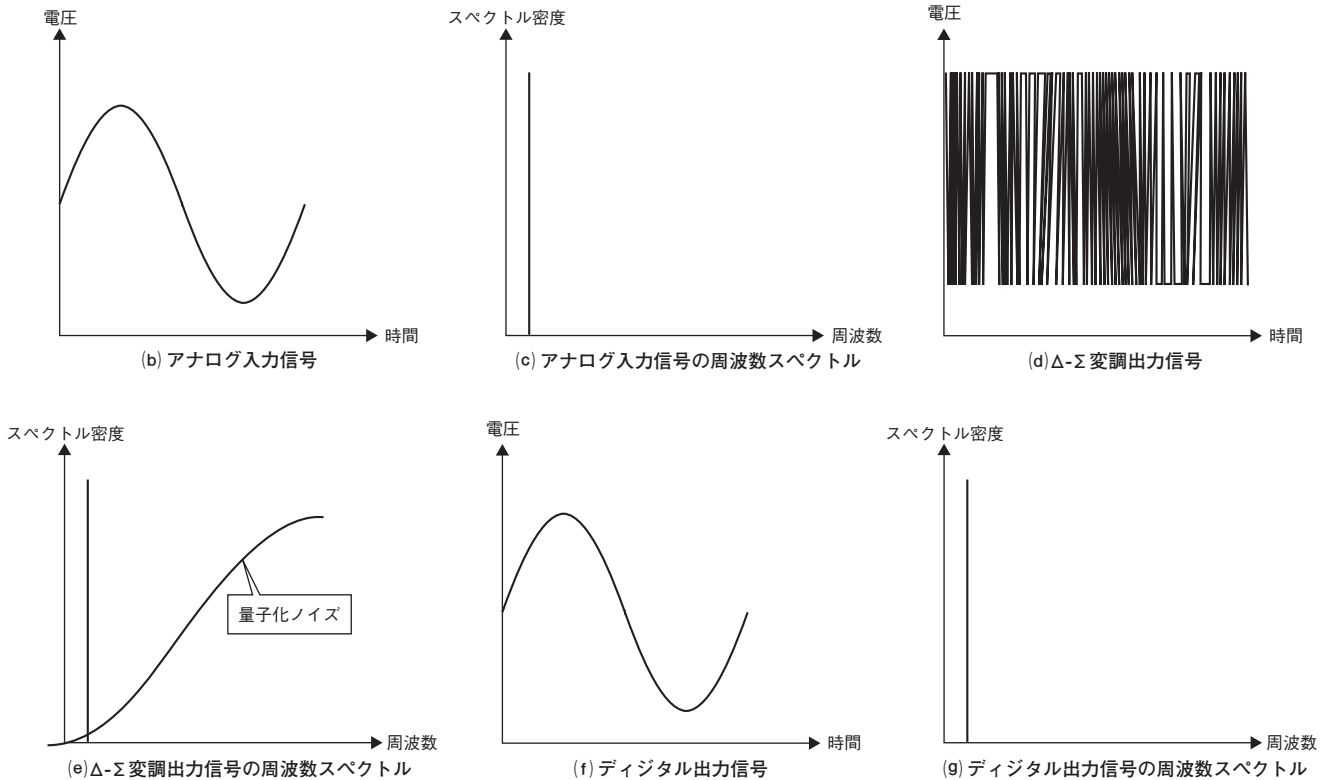
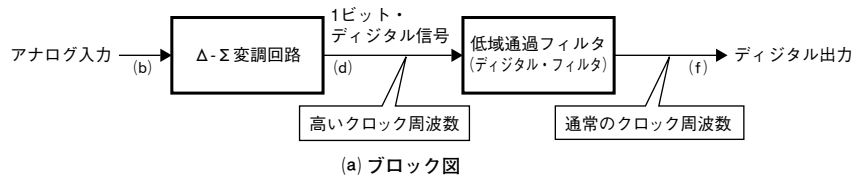
また、量子化値を $+q_{max}$ と $-q_{max}$ とした場合に、 $q$ は、図3(a)に示すような相関のない一様分布になると期待できます。このとき、量子化ノイズ $q$ の分散(パワー)<sup>†</sup>は $q_{max}^2/3$ になります。周波数領域で見た場合、 $q$ のパワーはDC(直流)からナイキスト周波数まで広がり、平たんな分布をもつと期待できます(図3(b))。

(1)式の右辺第2項に着目します。 $1 - z^{-1}$ を周波数領域で表現すると、 $z$ に $\exp(j2\pi fT)$ を代入して、

$$1 - \exp(-j2\pi fT) = j \times \exp(-j\pi fT) \times 2\sin(\pi fT) \quad \dots (2)$$

となります(ただし、 $f$ は周波数、 $T$ はサンプリング周期)。これは、 $2\sin(\pi fT)$ のゲイン(利得)をもつハイパス・フィルタを意味します。したがって、図3(b)の周波数特性をもつ $q$ は、 $1 - z^{-1}$ により図4のような特性へと変化します。

図4において、 $f_N$ の1/3以下の周波数を見ると、 $q$ が減衰していることがわかります。つまり、対象とする帯域をDCから $f_N/3$ までに限定すると、 $q$ のパワーは1/3になり、ハイパ



〔図1〕  $\Delta$ - $\Sigma$ 型A-Dコンバータのブロック図

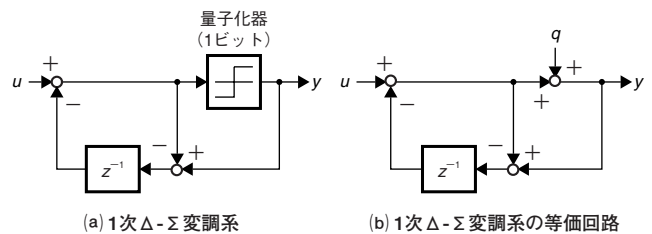
(a)は $\Delta$ - $\Sigma$ 型A-Dコンバータのブロック図を示している。 $\Delta$ - $\Sigma$ 変調回路は、(b)で示すアナログ信号を、1ビットのデジタル信号へと変換する。この際に大きな量子化ノイズが発生するが、必要となる周波数帯域についてだけ量子化ノイズ成分を抑圧するように処理を行う。つまり、(d)で示すような1ビットのデジタル信号へと変換する。次に、ローパス・フィルタ(デジタル・フィルタ)によって必要となる周波数帯域以外の成分を取り除き、(b)と同じ特性をもつ(f)で示すデジタル信号へと変換する。

ス・フィルタによってさらに減衰させることができます。適当なデジタル・フィルタを用いて $f_N/3$ 以上に存在する $q$ の不要成分を除去すると、(1)式 of 出力 $y$ は、1ビットより大きな分解能をもつことになります。

このように、帯域を $f_N$ より小さくする手法をオーバーサンプリング技術と呼びます。ここで帯域を $f_N/3$ にすれば、3倍のオーバーサンプリング比ということになります。さらにオーバーサンプリング比を大きくとれば、量子化ノイズ $q$ の抑圧効果は大きくなります。これが $\Delta$ - $\Sigma$ 変調理論の特徴です。

### ■ $\Delta$ - $\Sigma$ 変調系の高次化と設計手法

$\Delta$ - $\Sigma$ 変調系において出力 $y$ の分解能を高める方法の一つとして、オーバーサンプリング比を上げることが考えられます。しかしながら、 $\Delta$ - $\Sigma$ 変調系を用いたA-Dコンバータを構成する場合、OPアンプ回路のセtring時間などの制約があり、



〔図2〕 1次 $\Delta$ - $\Sigma$ 変調系および等価回路

1ビットの量子化器で発生する誤差(ノイズ)を、次のクロックで入力から引く。(b)は、(a)の量子化器を、量子化誤差(ノイズ) $q$ で置き換えた等価回路である。

オーバーサンプリング比を制限せざるをえない局面が出てきます。

高分解能のA-Dコンバータを実現する方法としては、オーバーサンプリング比を上げる以外に、量子化値を多値化することや $\Delta$ - $\Sigma$ 変調系を高次化することが考えられます。ただし、オーディオ用A-Dコンバータでは、1ビットの量子化器をも