

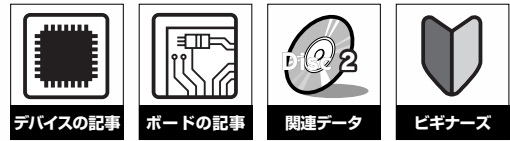
第9章

ミックスド・シグナル回路検証を体験する

■Dolphin Integration社のミックスド・シグナル回路シミュレータ「SMASH」■

倉重克己

ここではミックスド・シグナル(アナログ・デジタル混在)回路の検証工程を体験していただきます。最近ではアナログ回路のモデリングにVHDL-AMSなどの設計言語が利用され始めています。そこで、本チュートリアルではVHDL-AMSやC言語を利用したアナログ・ピヘイビア記述について触れます。ここで使用するツールは、フランスDolphin Integration社のミックスド・シグナル回路シミュレータ「SMASH」です。このツールはVHDLやVerilog HDLのデジタル・モデル、およびSPICEのアナログ・モデルも取り扱えます。本シミュレータの評価版とサンプル回路は、本誌付属のCD-ROMに収録されています。(編集部)



現在では、一つのシリコン・チップ上にデジタル回路とアナログ回路が混在していることは珍しくありません。

従来、こうしたチップを検証する際には、デジタル部とアナログ部を別々にシミュレーションし、両者のインターフェース部については試作チップを製作してその整合性を確認することが一般的でした。また、アナログ回路の規模が大きいチップの場合、SPICEシミュレーションに膨大な時間がかかります。そのため、チップ全体のシミュレーションを十分に行わないまま、試作チップを製造して動作を確認することも珍しくありませんでした。当然のことながら、試作チップを製造すると、コストと時間がかかります。そこで、デジタル回路とアナログ回路の結合シミュレーションやチップ全体のシミュレーションは必要不可欠となってきています。

最近のミックスド・シグナル対応の回路シミュレータは、このような場合のモデリングやシミュレーションに対応しています。デジタル信号とアナログ信号を結合する機構や、広い抽象度をカバーするモデリング環境がEDAベンダから提供され、ミックスド・シグナルのトップダウン設

計も現実のものとなってきました。

SPICEはアナログ回路検証の絶対的な標準ですが、設計抽象度という点では低い水準の表現にしか対応していません。そこで、SPICEとVHDL-AMS(VHDLのアナログ/ミックスド・シグナル拡張)を組み合わせ、SPICEの資産の継承と、幅広い設計抽象度を利用したモデリングを両立させる手法が提案されています。本記事では、こうしたSPICEやVHDL-AMSのモデル、さらにはデジタル用のハードウェア記述言語であるVHDLやVerilog HDLのモデルを組み合わせ検証する手法について解説します。

1 使用するツールとサンプル回路

まず、本チュートリアルで使用するツールとサンプル回路について紹介します。

●複数の言語に対応した回路シミュレータを利用

本チュートリアルではフランスのDolphin Integration社が開発した「SMASH」を使用します。これは、VHDL-AMS、

〔表1〕
各設計言語の比較

設計分野別に異なる設計言語があり、歴史の長い言語は多くの設計資産を抱えている。回路規模が拡大し、設計資産の再利用が重要な課題になっている。そのため、多くの言語を取り扱える設計環境が求められている。

| 設計言語 | VHDL, Verilog HDL | VHDL-AMS, Verilog-AMS | SPICE | C言語 |
|---------|-------------------------------------|--------------------------|------------|-----------------------------------|
| 信号の種類 | デジタル | アナログ | アナログ | アナログ, デジタル |
| 設計抽象度 | ビヘイビア・レベル ~ゲート・レベル (スイッチ・レベル) | ビヘイビア・レベル ~トランジスタ・レベル | トランジスタ・レベル | アルゴリズム・レベル ~ビヘイビア・レベル (RTL) |
| 普及度 | 普及している | まだ普及していない | 普及している | まだ普及していない |
| 過去の設計資産 | 多い | 少ない | 多い | 少ない(アルゴリズム・レベルの資産は多い) |

SPICE (Berkeley Spice 2G互換), VHDL, Verilog HDL, C言語といった複数の設計言語 (記述フォーマット) に対応したミックスド・シグナル回路シミュレータです。本シミュレータが対応する言語の概要を表1にまとめます。また、本シミュレータには図1 (a) のような自由度があるので、図1 (b) のようなモデルを一括して検証できます。

こうした複数の言語に対応したミックスド・シグナル回路シミュレータには、以下のような利点があります。

1) シミュレーション速度が上がる

設計抽象度の高いモデルは、シミュレーションに対する負荷が小さいので、一般にシミュレーション速度が上がります。シミュレーション速度が上がれば、チップ全体のシミュレーションも行いやすくなります。

2) 動作を確認しながら段階的に回路を実現できる

設計抽象度の高いモデルを作成して、まず仕様の確認や実現方法の検討を行い、その後、徐々に抽象度を落としながら回路構成を決めていくことができます。

3) デジタルとアナログの両方を含む回路を検証できる

アナログ部はVHDL-AMS (またはSPICE) でモデリングし、デジタル部はVHDLでモデリングすれば、デジタル回路とアナログ回路をいっしょに検証できます。

4) 過去の設計資産やIP コアを扱いやすい

過去の設計資産は、多くの場合、SPICEやVHDL, Verilog HDLで作成されています。そのため、ほとんどのモデルを本シミュレータに取り込むことができます。

5) LSIだけでなくボード全体を検証できる

OPアンプや74シリーズなどのモデルが用意されているので、ボード全体をモデリングすることが可能です。

6) 機械系などと結合してシミュレーションできる

VHDL-AMSは、電気系だけでなく、機械系や流体系などのモデリングにも対応しています。そのため、本シミュレータを自動車の電装系やMEMS (micro electro mechanical systems ; シリコン技術を使ったマイクロマシン) のモデリングやシミュレーションにも利用できます。

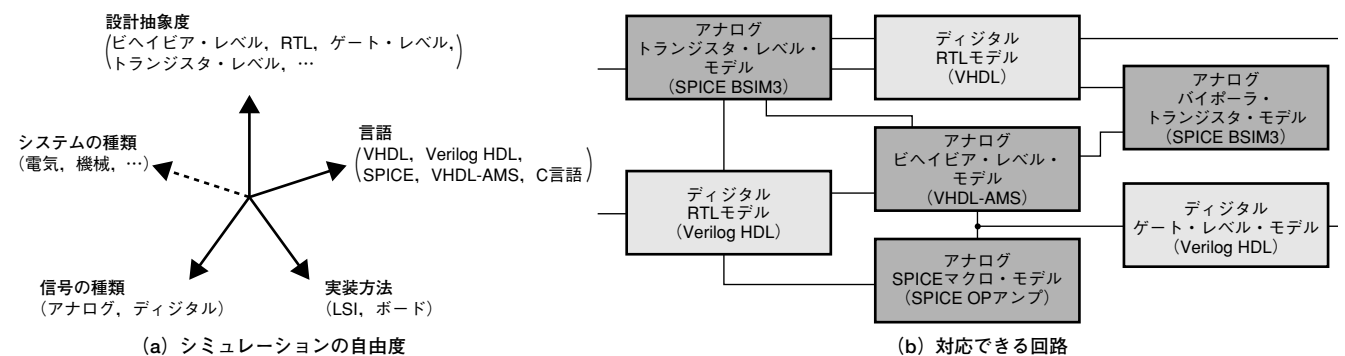
なお、SMASH 5.0.0評価版 (ライセンスがない状態の機能限定版) のインストール方法、および回路規模の制限については、付属CD-ROMに収録されているreadme1st.txt (SMASHが収録されたフォルダにある) を参照してください。

● サンプル回路はAMS, Verilog, SPICE, Cの組み合わせ

このチュートリアルサンプル回路は、いろいろな言語のわかりやすいモジュールを集めたものです (回路的にはあまり意味はない)。VHDL-AMS, Verilog HDL, SPICE, C言語の各モデルを含み、プリント基板とLSIの両方にまたがるミックスド・シグナルの小さな設計例です。SMASH 5.0.0評価版でも問題なくシミュレーションを実行できます。

2 ミックスド・シグナル・シミュレーションの実際

本誌付属のCD-ROMには「SMASH操作チュートリアル」というpdfファイル (本記事関連データが収録されているディレクトリの下rcフォルダの中のtut_rc.PDF) が収録されています。まず、これを確認して、本シミュレータの操作の基本とSPICEシミュレータとしての使いかたを理解してください。収録されているチュートリアルでは、図2 (a) の回路の動作点解析、過渡解析、AC解析、パラメータ・ス



〔図1〕 SMASHにおけるシミュレーションの自由度

ミックスド・シグナル回路シミュレーションには、高い自由度が要求される。SMASHは、(a) に示すように、多様な設計抽象度、多様な言語、LSI実装/ボード実装、アナログ信号/デジタル信号を取り扱うことができる。そのため、(b) のようなモデルを一括してシミュレーションできる。