



なぜ、今、GHzを知らないといけないのか

～高速メモリや高速シリアル・インターフェース設計の際に生ずる問題点を整理する～ 津野 徹

ここでは高速メモリやシリアル・インターフェースにおけるパターン配線の注意点を例に、なぜ今、GHz回路に関する知識が必須であるのかを説明する。(編集部)

近年の高速メモリや高速シリアル・インターフェースは、データ量と処理速度の高速化のために、1GHzのクロック周波数に迫るもの、超えるものが続々と出てきました。こうなるともはや、通常の配線パターンでは正常に動作しません。1GHz以上は高周波アナログ回路の領域となります。

1 800MHzパラレル・バスの配線における課題

パソコンのマザーボードにおけるCPUとメモリとの間の通信速度は年々、速くなっています。CPUはLSI内部で高速信号が処理され、出力ピンには低いレート(遅い)の信号が出力されます。CPU内部のパターン設計はμm単位の微小パターンなので、それほど問題になりません。ところが、メモリはプリント基板に実装され、さらにソケットに実装され、メイン・ボードのパターンを通してCPUとデータのやり

りとりをしなければならず、不利な条件がそろっています。従って、メモリ周りのプリント基板の設計には、細心の注意が必要となってきます。最近では800MHzのバス速度を持つ高速メモリ(DDR3-1600)も出始めています。このDDR3-1600の配線パターン設計について考察します。

● 約1mm以下の誤差しか許されない配線パターン

メモリのデータ・シートによると、メモリの遅延時間やスキューばらつきの仕様は、クロック周期の約1/100以内です。配線パターンで考えると、800MHzの波長は37.5cmです。さらに、1/100は3.75mmです。さらに、ガラス・エポキシ基板の誘電率による波長短縮率により、さらに約1/2の1.875mmとなります。これが仕様の上限ですから、実際の配線は安全係数を2倍に選ぶとすると、約1mm以下の誤差しか許されません。つまり、メモリ・チップに供給されるクロックやデータのパターン長さの差を、1mm以下に抑えなければなりません。ちなみに誘電率4.5のガラス・エポキシ基板において、1mmの物理長の遅延時間は約6psとなります。計算方法を図1に示します。

● 配線パターンがよくなると放射が増える

800MHzの信号が走るメモリ・ボードの配線パターンは、放射ノイズの発生源となり得ます。ノイズの発生を少なくするには、内層に配線します。上下をグラウンドと電源層で囲めば、外への放射ノイズを減少させられます。

反射とクロストークもノイズの原因となります。ノイズを抑えるという観点からは、マイクロストリップ線路では

図1
伝搬遅延時間と誘電率の関係を
示す式

誘電率4.5のガラス・エポキシ基板において、1mmの物理長の遅延時間は約6psとなる。

$$K(\text{波長短縮率}) = \frac{1}{\sqrt{\epsilon_r}}$$

：同軸ケーブルの絶縁物の誘電率
また、伝送線路の伝播遅延時間は次式で表せる。

$$(\text{伝播遅延時間}) = \frac{1}{KC}$$

C: 光速 3×10^8 [m/s]
通常、同軸の誘電体はポリエチレンなので、
= 2.26。従って、 = 5 [ns/m] となる。

KeyWord

パッシブ・プローブ、ロジック・アナライザ、3次高調波、基板材料、リングング、インピーダンス、スタブ、メモリ、クロストーク

なく、ストリップ線路で配線するとよいでしょう(図2)。

● 電圧レベルが減衰し、“H”や“L”を認識できない

信号を受ける側で“H”や“L”を認識できないという現象は、次の原因が挙げられます。

プリント基板の材質

配線パターンの抵抗成分により、信号が減衰します。これはプリント基板材料の \tan (誘電体損失のこと、理想は0)が関係します。通常のガラス・エポキシ(FR-4)の \tan は0.02で、これは Q (品質係数のこと、 $Q = 1/\tan$) = 50に相当します。マイクロ波用プリント基板の「RO4003」の \tan は0.002で、これは $Q = 500$ に相当します。つまり、損失がガラス・エポキシの1/10ということになります。実際にはパターンの銅損や表皮効果などにより、4倍程度の差となっています。

実際のプリント基板において、長さ2.5cmのパターンに10GHzの信号を通すと、FR-4は8%、RO4003は2%程度の減衰が見られます。メモリ・ボードのパターンの最大長

は10cmに達しますから、4倍の32%、8%となります。図3に実測値を示します。

パターン設計のミス

インダクタンス成分やキャパシタンス成分では電力を消費しないため、基本的に減衰は起こりません。しかし、パターンの太さがインピーダンス整合していない場合は、信号の反射が起こるので注意が必要です。

図4に特性インピーダンスが25と100の配線パターンによる反射を示します。50の出力インピーダンスで駆動しています。振幅が小さいほうが25配線で、大きなほうが100配線の伝送波形です。

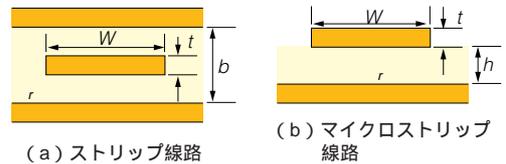


図2 ストリップ線路とマイクロストリップ線路の断面
上下をグラウンドと電源層で囲めば、外への放射ノイズを減少させられる。

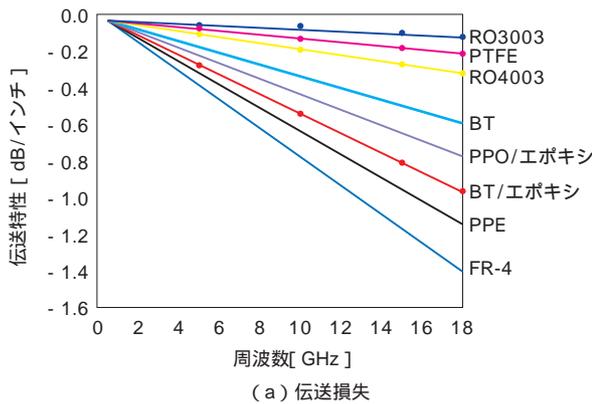


図3
プリント基板
の伝送損失
と温度特性

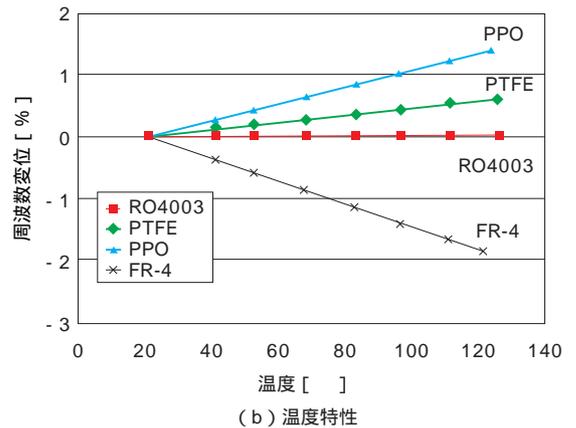


図4
インピーダンス不整合によるデジタル波形の乱れをシミュレーションする

25と100の配線パターンによる反射を観測した。

