

第 3 章

C6000 シリーズの
歴史と概要

この章では、VLIW の改良アーキテクチャを採用した C6000 シリーズの開発の歴史と、アプリケーション例をまじえながら、現時点の主力デバイスの概要を説明します。

3-1 1990年代のC6000シリーズ

C6000 シリーズ DSP は、“C62x コア”とともに発表された C6201 から始まり、さまざまデバイスが製品化されました。この C6000 DSP シリーズの歴史は、図 3-1 のようになります。

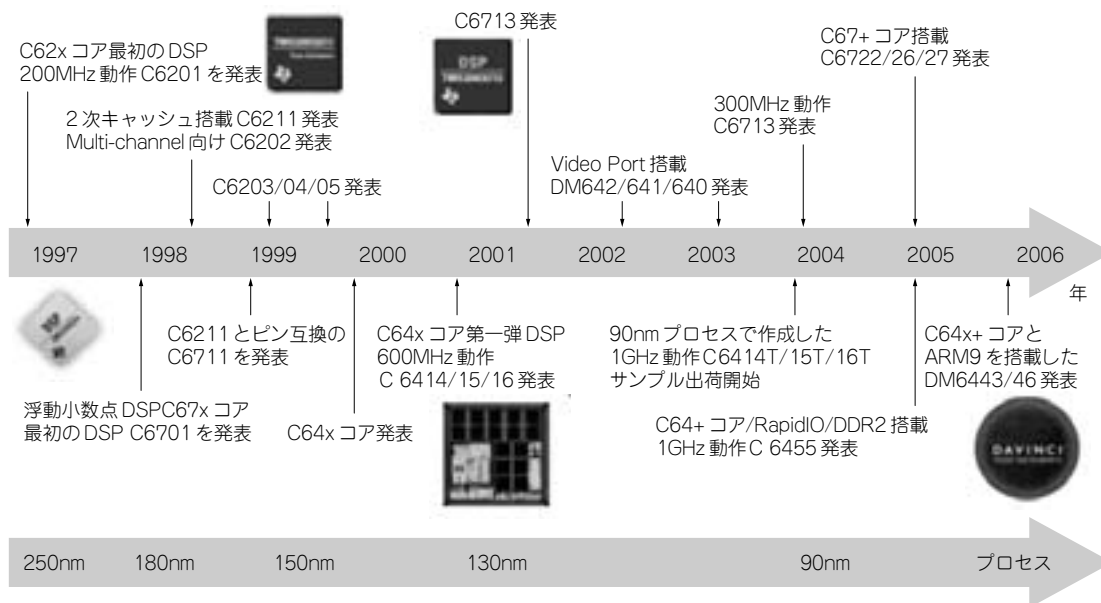


図 3-1 C6000 DSP シリーズの歴史

1997年2月、改良型VLIW (VelociTI)を採用し、動作周波数200MHzを達成したDSPの「C6201」が発表されました。8命令同時実行可能なVelociTIアーキテクチャや動作周波数200MHz、1サイクル2回の16ビット積和演算ができる性能向上などが目を引きました。しかし、そのほかにも、TI社のDSPとしては初の同期式メモリ、シンクロナス・バーストSRAM(SBSRAM)とシンクロナスDRAM(SDRAM)の直接接続、C6201 Rev.2からのフリップ・チップBGAパッケージ採用など、当時の最先端技術を取り入れて製品化されています。

1年後、固定小数点DSPであるC6201とピン互換の浮動小数点デバイスC6701が発表されました。その当時、浮動小数点DSPは価格がまだ高く、浮動小数点DSPでアルゴリズムを開発した後、価格の安い固定小数点DSPへ移植するケースが多数ありました。TI社は、C6201とピン互換で、かつ、すべてのC62xコア命令に加えて浮動小数点命令の実行ができるC67xコア搭載の「C6701」を開発しました。これにより、固定小数点と浮動小数点デジタル信号処理を、同じツールとボード上で開発できるため、さらに研究者が開発したアルゴリズムもいち早くC62xコアに実装できるようになりました。このC67xコアは、1サイクルに2回の32ビット浮動小数点積和演算や64ビット倍精度浮動小数点演算が可能です。

1998年9月、C62xシリーズの低価格品としてC6211が発表されました。これは、DSPとしては初めて2次キャッシュ構成が採用されました。このDSPからやっと、画像処理をしようと感じさせるよう

Column... 3-A

ペリフェラルの略称

TI社のDSPペリフェラルは、名前の頭文字をとった略称で呼ばれます。本書を読むうえで必要なペリフェラルを以下に示します。それぞれのペリフェラルの詳細は、後述します。

EMIF : 「External Memory Interface」、外部メモリ・インターフェース。

AEMIF : 「Asynchronous External Memory Interface」、非同期外部メモリ・インターフェース。

VP : 「Video Port」、ビデオ・ポート。

VPSS : 「Video Processing Sub-System」、ビデオ・プロセッシング・サブシステム。

McBSP : 「Multi-Channel Buffered Serial Port」、マルチチャンネル・バッファード・シリアル・ポート。

ASP : 「Audio Serial Port」、オーディオ・シリアル・ポート。

McASP : 「Multi-Channel Audio Serial Port」、マ

ルチチャンネル・オーディオ・シリアル・ポート。

EMAC : 「Ethernet MAC」、イーサネットMAC

HPI : 「Host Port Interface」、ホスト・ポート・インターフェース。

EDMA : 「Enhanced Direct-Memory-Access」、エンハンスドDMA。

dMAX : 「Dual Data Movement Accelerator」、デュアルデータ・ムーブメント・アクセラレータ。

VCP : 「Vitabi Co-processor」、ビタビ符号コプロセッサ。

TCP : 「Turbo Co-processor」、ターボ符号コプロセッサ。

GPIO : 「General Purpose Input Output」、汎用I/O。

RTI : 「Real-Time Interrupt」、リアルタイム割り込み。

になりました。また、C6701の製品化と同時期にC6211のピン互換デバイスであるC6711も発表されています。

C6211と同時期にC6201の後継としてC6202 DSPが発表されています。このC6202は、その後内部メモリ・サイズの違う製品として発表されたC6203やC6204とピン互換デバイスで、使用するプログラム/データ・サイズによってデバイスの選択ができるようになっています。C6202/03/04は、主に複数チャンネル分の音声圧縮/伸張などに使用されています。C6203は、C62xシリーズ中で最速の300MHz動作です。また、C6204と同時期発表のC6205もあります。これは、TI社DSPシリーズの中で初めてPCIインターフェースをもったDSPです。

3-2 業界初の1GHz DSP : C6414T/15T/16T

2000年最初に、C62xコアの上位互換であるC64xコアが発表されました。このC64xコアは、1サイクルに4回の16ビット積和演算や8回の8ビット積和演算が実行でき、画像処理向けなどに特化した命令もサポートしています。画像圧縮/伸張や画像認識などの処理が高速に演算できるようになりました。

そのC64xコア搭載第一弾の製品として、第3世代携帯電話基地局向けのC6416と、そのピン互換製品であるC6414/C6415 DSPが発表されました。ネットワーク関連の複数チャンネル音声圧縮/伸張はもちろんのこと、画像処理/画像認識/検出などの用途にも使用されています(図3-2)。その後、90nm

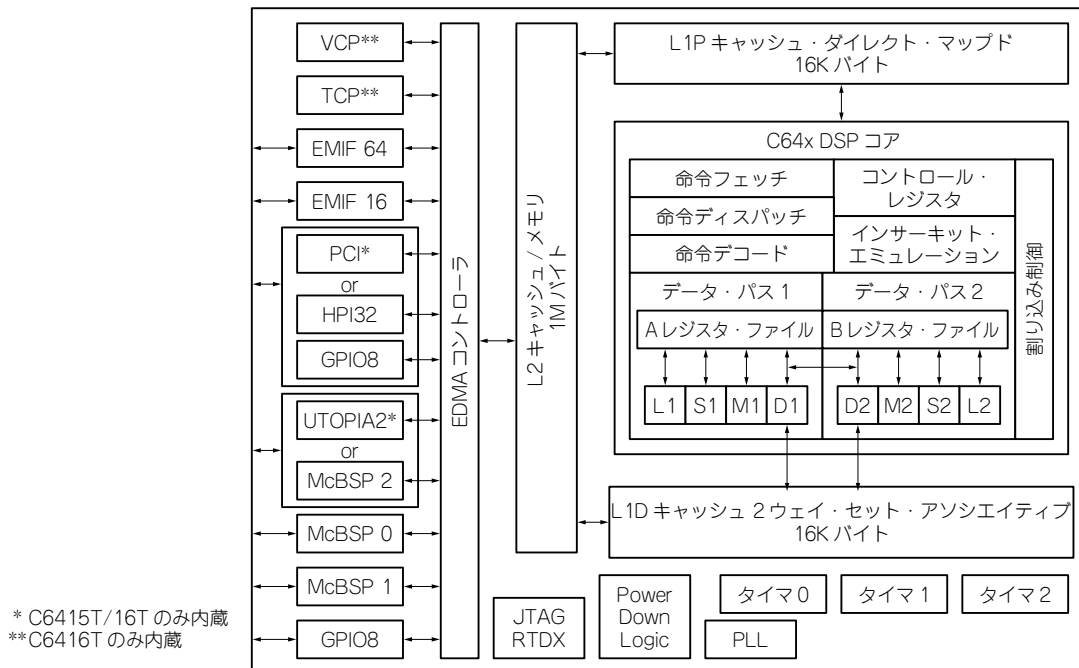


図3-2 C6414T/15T/16T ブロック図

プロセスを使った最大1GHz動作のC6416T/C6415T/C6414Tが出荷されています。

第3世代の携帯電話基地局の処理内容を図3-3に示します。C6416の登場以前は、チップ・レート (Chip Rate)のкориレーション/デスプレディング (Correlation/Despreading)やスプレディング (Spreading)をASICやFPGAで行い、チャネル・エスティメーション (Channel Estimation)からレシオ・コンバイニング (Ratio Combining)までをDSPで処理させるという方式が多くとられていました。その後のシンボル・レート (Symbol Rate)部分はASICやFPGAなどのハードウェアで、その上位の制御はDSPで行われるようになりました。

しかし、この方法ではDSPと外部ハードウェア (ASIC/FPGA)の転送量が多くなってしまい、この転送部がボトルネックとなっていました。そこで、C6416は、シンボル・レート部分の間引き (Interleaving)をC64xのSHRL/DEAL命令によってDSPコアで演算させ、その次のビタビ/ターボ符号はDSP内蔵コプロセッサによって演算することにより、チャネル・エスティメーション以降の処理をすべてDSP内部で実現できるようにしました (図3-4)。これで外部との転送が少なくてすみ、システム全体としても高速に演算できるうえ、ボード構成もシンプルになりました。

C6416Tの場合、チップ・レート部分のASICとは16ビット幅のEMIF Bで接続し、一連の処理を行った後は、UTOPIA/PCI/HPIのどれかを使って外部に出力するような構成となっています。

最新のコアであるC64x+に加え、RapidIOやギガビット Ethernet MACなどを搭載した

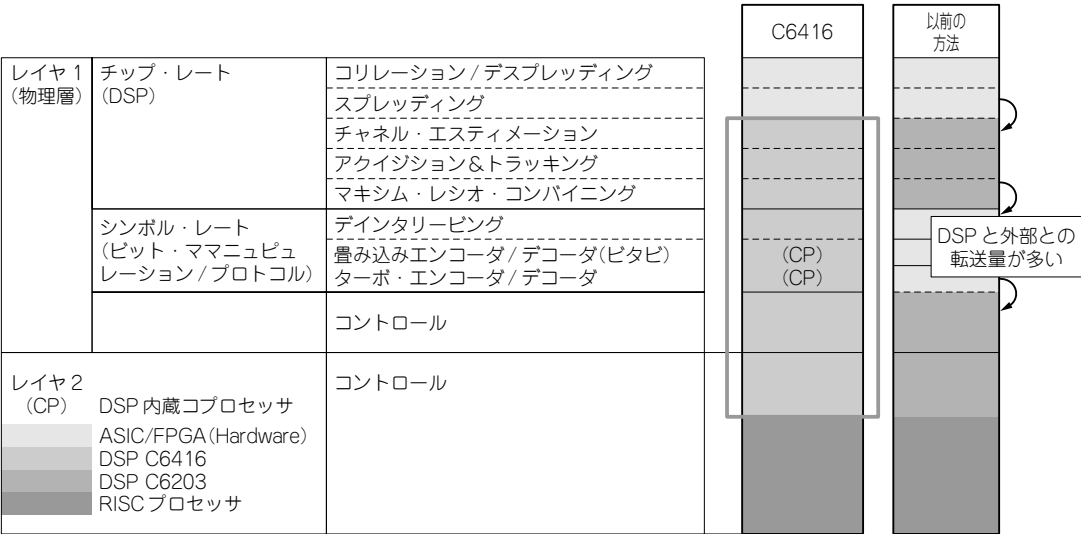


図3-3 第3世代携帯電話基地局のアルゴリズム・フロー

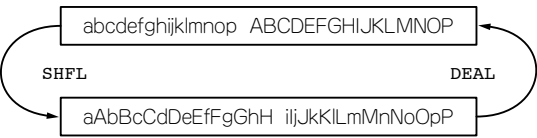


図3-4 C64x コア SHFL/DEAL 命令

TMS320TCI6482を基地局向けのデバイスとして展開しています(非汎用品)。C64x+コアでは、三つの16ビット・データをシャッフルするSHFL3命令がサポートされています。

3-3 さまざまなアプリケーションで使われる浮動小数点DSP : C6711/12/13

2001年末、浮動小数点DSP C67xコア内蔵の225MHzで動作するC6713が発表されました。C6000シリーズでは初めて、McASPというオーディオ用のシリアル・ポートを搭載し、5.1/7.1チャンネルのサラウンド・データの入出力ができるようになりました。McASPを使用しない場合はMcBSPとしても使用できます。

C6713の300MHz版や、C6713とピン互換のC6711D/12Bも製品展開されています。これらはオーディオのみならず、測定機器や医療関連、エコー・キャンセラなどの音声処理といった、単精度/倍精度浮動小数点演算が必要なさまざまなアプリケーションに使われています(図3-5)。

3-4 画像入出力ポート搭載DSP : DM640/DM641/DM642

前述したとおり、C64xコアは画像処理関連の命令セットが追加され、画像の圧縮/伸張などを高速

Column... 3-B

標準規格の略称

本書で使用している規格の名前と簡単な説明を以下に記します。

本書で使用している規格の名前と簡単な説明を以下に記します。

PCI :	パソコンの世界で特に使用されているバス。Intelが提唱。「Peripheral Component Interconnect Bus」の略。	インターフェース。「Inter-IC Sound Bus」の略。	
UTOPIA :	ATMフォーラムで定められたATM層と物理層の受け渡しデータを規定したプロトコル。「Universal Test & Operations PHY Interface for ATM」の略。	SPI :	4線シリアル・インターフェース。「Serial Peripheral Interface」の略。
SRIO :	組み込みの世界でバックプレーンで使用されている高速シリアル転送のプロトコル。「Serial RapidIO」の略。	PWM :	パルス幅変調。「Pulse Width Modulation」の略。
RapidIO :	本書ではSRIOと同じ。	USB :	周辺機器とパソコンとを接続するシリアル・インターフェース。「Universal Serial Bus」の略。
I ² C :	Philips社が提唱している2線シリアル・バス。「Inter-Integrated Circuit」の略。	ATA :	ハード・ディスクとパソコンとを接続する規格。「AT attachment」の略。
I ² S :	ディジタル・オーディオ用シリアル・	MMC/SD :	メモリ・カードの規格。「Multimedia Card(MMC)」の略 / 「Secure Digital (SD) Card」の略。
		UART :	非同期パラレル・インターフェース。「Universal Asynchronous Receiver Transmitter」の略。