

パソコンにH8を接続する

本章では、パソコンにマイクロコントローラを接続して外部制御を行う事例としてH8との接続を紹介します。

10.1 H8の概要

最後はルネサステクノロジ社のH8を紹介します。H8は、ルネサステクノロジ社の母体の一つである日立製作所が開発した国産のCPUです。H8シリーズもいくつかのグループがあり、多くの種類のチップが供給されています。本章では小規模の組み込みシステムやロボコンなどの電子工作でよく使われるH8/300Hシリーズとその機能限定版であるH8/300Htinyシリーズの中から、H8/3052FとH8/3694Fを取り上げます。

H8/300Hシリーズ、H8/300HtinyシリーズはCISCの16ビットCPUです。ですから、これまで紹介した、PIC16F88やATtiny2313と比べるとH8/3694Fでひとまわり、H8/3052Fでふたまわりほど規模が大きくなったといえるでしょう。

それとPICやAVRはプログラム・メモリ空間とI/O(データ)空間が独立しているハーバード・アーキテクチャでしたが、H8は従来のマイクロコンピュータと同様にプログラム・メモリ空間とI/O空間は同一です。また、H8はいわゆる68系の影響を強く受けていますので、複数バイトで構成させるデータがビッグ・エンディアン(big endian)方式であったり、アセンブラの表現で転送先と転送元の記述の順が逆だったりします。それ以外にも異なる点はたくさんありますが、CPUコアはどちらかというともAVRに近い構成といえます。

また、ルネサステクノロジ社にはそのもう一方の母体である三菱電機が開発したCISC型16ビットCPU、M16Cとその縮小版のR8Cシリーズがあります。機能的、性能的な規模はH8シリーズのそれと重なります。いまのところ、H8との守備範囲の切り分けは不透明なようです。

H8のアーキテクチャ

H8は図10.1に示すように、8ビットCPUコアをもつH8/300を出発点に16ビット化、高機能化、高速化が行われました。H8/300HtinyシリーズはH8/300Hシリーズのサブセット的存在なので、H8/300Hシリーズについて解説します。

H8/300Hシリーズのなかで、試作に使用するH8/3052Fのピン配置を図10.2に、内部ブロック図を図10.3に示します。ほかのH8/300Hシリーズ、H8/300Htinyシリーズでも図10.3の周辺機構が変わるだけ

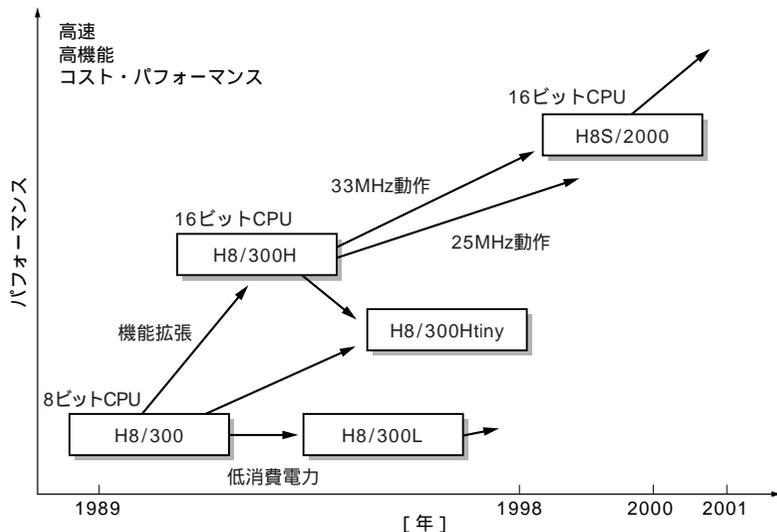


図 10.1 H8 のファミリ
H8/300を出発点に16ビット化，高機能化，高速化が行われた．

で，レジスタやプログラム・メモリなどの基本的な組み合わせは変化しません．ですから，PICやAVRの場合と同様に，一度作成したプログラムはわずかな変更でメモリ規模やI/O構成の異なるチップへの移行を可能にしています．

H8はPICやAVRと異なり，プログラム領域とRAM領域，I/O領域が同じメモリ空間に配置されています．ハード的にもプログラムとデータが同一のバスを使用することになるので，若干高速処理には不利になります．

CPUコアのブロック図を図10.4に示します．H8/300H CPUは，32ビット長の汎用レジスタ8本をもっています．汎用レジスタは，すべて同じ機能をもっており，アドレス・レジスタとしてもデータ・レジスタとしても使用することができます．データ・レジスタとしては32ビット，16ビットまたは8ビット・レジスタとして使用できます．アドレス・レジスタおよび32ビット・レジスタとしては，汎用レジスタER(ER0～ER7)として使用します．16ビット・レジスタとしては，汎用レジスタERを分割して汎用レジスタE(E0～E7)，汎用レジスタR(R0～R7)として使用します．8ビット・レジスタとしては，汎用レジスタRを分割して汎用レジスタRH(R0H～R7H)，RL(R0L～R7L)として使用します．

H8/300HシリーズのH8/3052Fは表10.1に示すように，メモリ空間の大きさ，データ・バスの大きさ，外部バスの有無の組み合わせで，合計七つの動作モードをもちます．H8/300HtinyシリーズのH8/3694Fは，ちょうどH8/3052Fのモード7に特化したチップということになります．モードの切り替えは，リセット後MD₀，MD₁，MD₂ピンでハード的に行います．

H8のソフトウェア

H8/300Hの命令は，表10.2に示す62個の基本命令から構成されます．これらの命令は，すべて16ビットを1ワードとして，1ワードあるいは2ワードで構成されます．アドレッシング・モードは八つあり，さらに演算対象のサイズもバイト(8ビット)，ワード(16ビット)，ロング・ワード(32ビット)の三つ選択できます．ですから，これらを書き分けるアセンブラの表現は，PICやAVRと比べると複雑になります．また，整数積，商を計算する命令も用意されています．

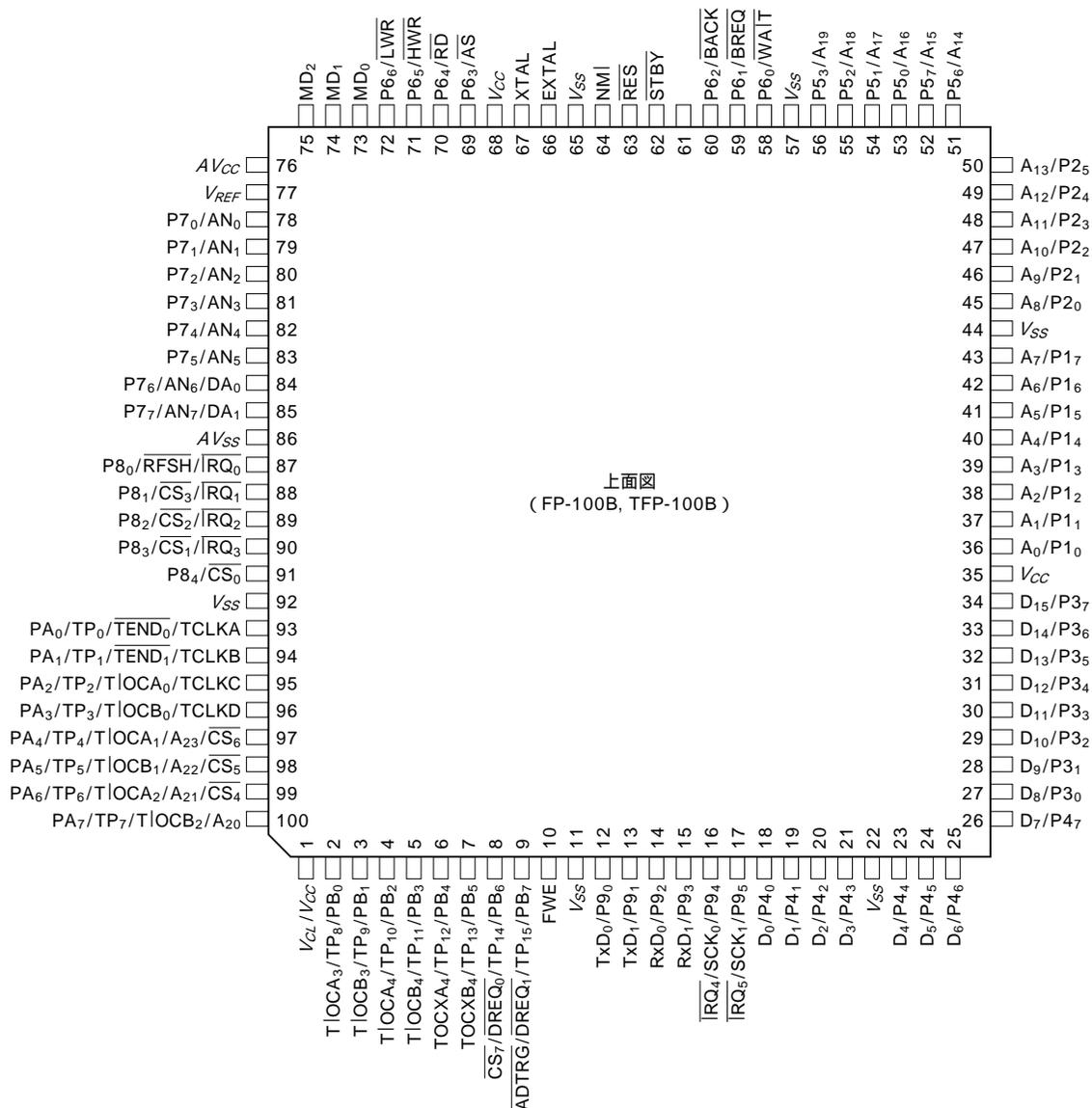


図10.2⁽¹⁹⁾ H8/3052Fのピン配置

100ピンのパッケージの大半のピンは11個のI/Oポートと外部バスを含む各種機能ピンが兼用ピンとして割り当てられている。

スタックは、当然スタック・ポインタで指定されたRAMエリアに配置されます。また、プログラム・エリア(フラッシュROMエリア)とRAMエリアは同一空間に存在しますから、RAMにプログラムを置いて実行させることもできます。ですから、プログラムの開発はフラッシュROMを毎回書き換えて行うのではなく、フラッシュROMには簡単なモニタ・プログラムを置いて、そのモニタによってホスト・マシンからプログラムをRAMエリアにダウンロードして実行させる、といった方法も可能になります。ただし、フラッシュROMよりもRAMのほうがチップに搭載されている容量が少ないですから、チップ単体ではテスト・ランが可能なプログラム・サイズは限定されます。

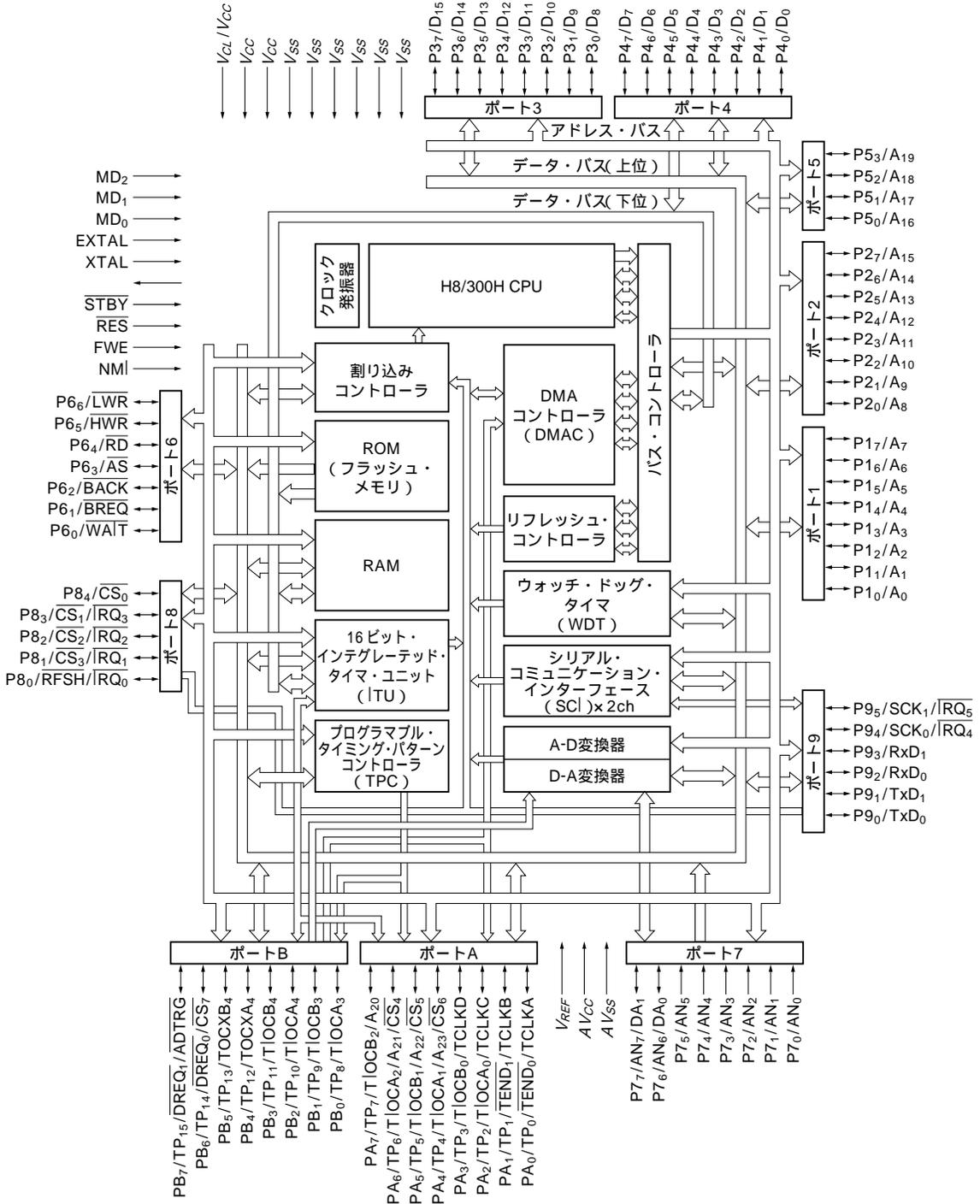


図 10.3⁽¹⁹⁾ H8/3052F のブロック図

H8/300H の 16 ビット CPU コアをもつ。内部は 16 ビットのデータ・バスで構成される。