

第4章

実用回路の設計 1

—— 180秒タイマを作る

第3章で Verilog HDL の基本を学び、1秒ごとに動作する回路を設計できるようになりました。そこで最終的に時計を設計することを考えていきましょう。1秒ごとの動作からいきなり完全な時計を作るのはまだ壁が高そうです。そこで本章では、3分間クッキング用の180秒キッチン・タイマを作ります。

4.1 180秒をカウントする

このキッチン・タイマは、180秒という値があらかじめセットされているものです。また、残り時間を3桁の7セグメントLEDに表示します。そしてスタート・スイッチを押すと1秒ごとにLEDの数字が減少し、180秒後には内部カウンタが0秒になります。このとき人間の目では、始まりの180から、179, 178, 177, …, 000と、1秒ごとに減少するように見えます。0秒になると7セグメントLEDに「-」を点滅し、180秒が経過したことを示します。タイマ動作中にリセット・スイッチを押すと、タイマの値が180に戻り、次のスタート・スイッチが押されるまで待ち続けます。

図4-1に、設計するキッチン・タイマの動作をまとめます。リスト4-1は、180秒キッチン・タイマのVerilog HDL記述です。宣言部(モジュール宣言、ポート宣言、レジスタ宣言)が大きくなっていますが、行数が増えているだけで新しいことはありません。

記述は大きく五つの処理に分かれています。

- タイマ駆動開始フラグ生成
- 1秒タイミング生成
- 180秒タイマ回路
- タイムアウト検出回路
- 7セグメントLED表示部

● 4.1.1 タイマ駆動開始フラグ生成—スイッチの処理

スイッチの押下状態によって、タイマのスタートと、タイマをリセットする機能を実現します。

ここでは、回路のいちばん重要な部分であるタイマ回路に対して適用される、二つのスイッチ状態に応じた「タイマ動作有効フラグ」を作ります(図4-2)。

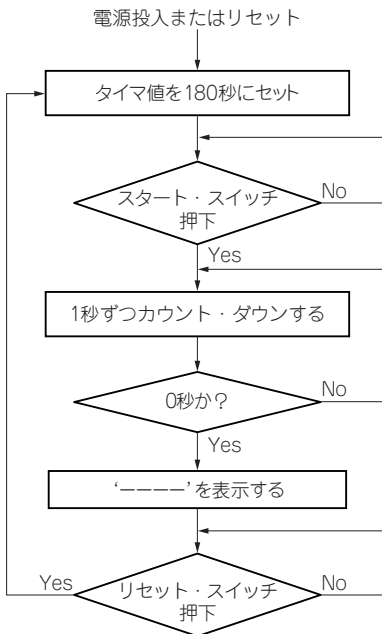


図4-1 設計するキッチン・タイマの動作
180秒という値があらかじめセットされている。スタート・スイッチを押すと1秒ごとにLEDの数字が減少し、0秒になると7セグメントLEDが「-」を点滅する。

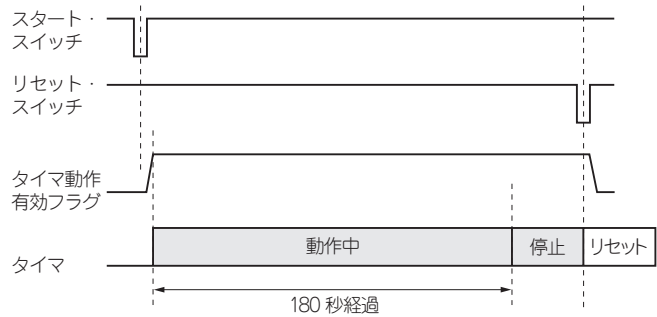


図4-2 タイマ動作有効フラグ

スタート・スイッチを押す("L"になる)と、タイマ動作有効フラグが"H"になる。リセット・スイッチを押すと、タイマ動作有効フラグが"L"になる。

リスト4-1 180秒キッチン・タイマのVerilog HDL記述

```

module TIM180(
// 入力ピン
  CLK_I,
  SW_START_I,
  SW_RESET_I,

// 出力ピン
  SEG_O ,

  DP1OEN_O ,
  DP2OEN_O ,
  DP3OEN_O ,
  DP4OEN_O ,

  LED1_O ,
  LED2_O ,
  LED3_O ,
  LED4_O

);

// 入出力ピンの定義

```