

CLRT		0→T	0000000000001000		1	0	○	○	○
NOP		無操作	0000000000001001		1-	-	○	○	○
RTS		遅延分岐、PR→PC	0000000000001011		2-	-	○	○	○
SETT		1→T	0000000000001000		1-	1	○	○	○
DIVOU		0→M/Q/T	00000000000011001		1-	0	○	○	○
SLEEP		スリープ	00000000000011011	3*3	-	-	○	○	○
CLRMAC		0→MACH、MACL	00000000000101000		1-	-	○	○	○
RTE		遅延分岐、スタック領域→PC/SR	00000000000101011		4	LSB	○	○	○
BSRF	Rm	遅延分岐、PC→PR,Rm+PC→PC	00000mmmm00000011		2-	-	○	○	○
GRAF	Rm	遅延分岐、Rm+PC→PC	00000mmmm00100011		2-	-	○	○	○
STC	SR,Rn	SR→Rn	0000nnnn00000010		1-	-	○	○	○
STS	MACH,Rn	MACH→Rn	0000nnnn00001010		1-	-	○	○	○
STC	GBR,Rn	GBR→Rn	0000nnnn00010010		1-	-	○	○	○
STS	MACL,Rn	MACL→Rn	0000nnnn00011010		1-	-	○	○	○
STC	VBR,Rn	VBR→Rn	0000nnnn00100010		1-	-	○	○	○
MOVT	Rn	T→Rn	0000nnnn00101001		1-	-	○	○	○
STS	PR,Rn	PR→Rn	0000nnnn00101010		1-	-	○	○	○
STC	MOD,Rn	MOD→Rn	0000nnnn01010010		1-	-	-	-	○
STC	RS,Rn	RS→Rn	0000nnnn01100010		1-	-	-	-	○
STS	DSR,Rn	DSR→Rn	0000nnnn01101010		1-	-	-	-	○
STC	RE,Rn	RE→Rn	0000nnnn01110010		1-	-	-	-	○
STS	A0,Rn	A0→Rn	0000nnnn01111010		1-	-	-	-	○
STS	X0,Rn	X0→Rn	0000nnnn10001010		1-	-	-	-	○
STS	X1,Rn	X1→Rn	0000nnnn10011010		1-	-	-	-	○
STS	Y0,Rn	Y0→Rn	0000nnnn10101010		1-	-	-	-	○
STS	Y1,Rn	Y1→Rn	0000nnnn10111010		1-	-	-	-	○
MOV.B	@(R0,Rn)	Rm→(R0+Rn)	0000nnnnnnnnm0100		1-	-	○	○	○
MOV.W	@(R0,Rn)	Rm→(R0+Rn)	0000nnnnnnnm0101		1-	-	○	○	○
MOV.L	@(R0,Rn)	Rm→(R0+Rn)	0000nnnnnnnm0110		1-	-	○	○	○
MUL.L	Rm,Rn	Rn×Rm→MACL,32×32→32ビット	00000nnnnnnnm0111	2~4*1	-	-	○	○	○
MOV.B	@(R0,Rm)	(R0+Rm)→Rn	00000nnnnnnnm1100		1-	-	○	○	○
MOV.W	@(R0,Rm)	(R0+Rm)→Rn	00000nnnnnnnm1101		1-	-	○	○	○
MOV.L	@(R0,Rm)	(R0+Rm)→Rn	00000nnnnnnnm1110		1-	-	○	○	○
MAC.L	@Rm+,@Rn+	符号付きで(Rn)×(Rm)+MAC→MAC,32×32+64→64ビット	0000nnnnnnnm1111	3/(2~4)*1	-	-	○	○	○
MOV.L	Rm,@(disp,Rn)	Rm→(disp×4+Rn)	0001nnnnnnnnmmddd		1-	-	○	○	○
MOV.B	Rm,@Rn	Rm→(Rn)	0010nnnnnnnm0000		1-	-	○	○	○
MOV.W	Rm,@Rn	Rm→(Rn)	0010nnnnnnnm0001		1-	-	○	○	○
MOV.L	Rm,@Rn	Rm→(Rn)	0010nnnnnnnm0010		1-	-	○	○	○
MOV.B	Rm,@Rn	Rn→(Rm)	0010nnnnnnnm0100		1-	-	○	○	○
MOV.B	Rm,@Rn	Rn→1-Rn,Rm→(Rn)	0010nnnnnnnm0100		1-	-	○	○	○
MOV.W	Rm,@Rn	Rn→2-Rn,Rm→(Rn)	0010nnnnnnnm0101		1-	-	○	○	○
MOV.L	Rm,@Rn	Rn→4-Rn,Rm→(Rn)	0010nnnnnnnm0110		1-	-	○	○	○
DIVOS	Rm,Rn	RnのMSB→Q,RmのMSB→M,M^Q→T	0010nnnnnnnm0111		1	計算結果	○	○	○
TST	Rm,Rn	Rn&Rm,結果が0のとき1→T,0でないとき0→T	0010nnnnnnnm1000		1	テスト結果	○	○	○
AND	Rm,Rn	Rn&Rm→Rn	0010nnnnnnnm1001		1-	-	○	○	○
XOR	Rm,Rn	Rn^Rm→Rn	0010nnnnnnnm1010		1-	-	○	○	○
OR	Rm,Rn	Rn Rm→Rn	0010nnnnnnnm1011		1-	-	○	○	○
CMP/STR	Rm,Rn	いずれかのバイトが等しいとき1→T,そうでないとき0→T	0010nnnnnnnm1100		1	比較結果	○	○	○
XTRCT	Rm,Rn	RmとRnの中央32ビット→Rn	0010nnnnnnnm1101		1-	-	○	○	○
MULU.W	Rm,Rn	符号なしでRn×Rm→MAC,16×16→32ビット	0010nnnnnnnm1110	1~3*1	-	-	○	○	○
MULS.W	Rm,Rn	符号付きでRn×Rm→MAC,16×16→32ビット	0010nnnnnnnm1111	1~3*1	-	-	○	○	○
CMP/EQ	Rm,Rn	Rn=Rmのとき1→T,≠のとき0→T	0011nnnnnnnm0000		1	比較結果	○	○	○
CMP/HS	Rm,Rn	無符号でRn≥Rmのとき1→T,<のとき0→T	0011nnnnnnnm0010		1	比較結果	○	○	○
CMP/GE	Rm,Rn	有符号でRn≥Rmのとき1→T,<のとき0→T	0011nnnnnnnm0011		1	比較結果	○	○	○
DIV1	Rm,Rn	1ステップ除算(Rn÷Rm)	0011nnnnnnnm0100		1	計算結果	○	○	○
DMULUL	Rm,Rn	符号なしでRn×Rm→MACH,MACL,32×32→64ビット	0011nnnnnnnm0101	2~4*1	-	-	○	○	○
CMP/HI	Rm,Rn	無符号でRn>Rmのとき1→T,≤のとき0→T	0011nnnnnnnm0110		1	比較結果	○	○	○
CMP/GT	Rm,Rn	有符号でRn>Rmのとき1→T,≤のとき0→T	0011nnnnnnnm0111		1	比較結果	○	○	○
SUB	Rm,Rn	Rn-Rm→Rn	0011nnnnnnnm1000		1-	-	○	○	○
SUBC	Rm,Rn	Rn-Rm-T-Rn,ボロー→T	0011nnnnnnnm1010		1	ボロー	○	○	○
SUBV	Rm,Rn	Rn-Rm→Rn,アンドフラ→T	0011nnnnnnnm1011		1	アンドフラ	○	○	○
ADD	Rm,Rn	Rn+Rm→Rn	0011nnnnnnnm1100		1-	-	○	○	○
DMULSL	Rm,Rn	符号付きでRn×Rm→MACH,MACL,32×32→64ビット	0011nnnnnnnm1101	2~4*1	-	-	○	○	○
ADDC	Rm,Rn	Rn+Rm+T-Rn,キャリ→T	0011nnnnnnnm1110		1	キャリ	○	○	○
ADDV	Rm,Rn	Rn+Rm→Rn,オーバフロー→T	0011nnnnnnnm1111		1	オーバフロー	○	○	○
LDS.L	@Rm+,MACH	(Rm)→MACH, Rm+4→Rm	0100mmmm000000110		1-	-	○	○	○
LDC.L	@Rm+,SR	(Rm)→SR, Rm+4→Rm	0100mmmm000000111		3	LSB	○	○	○
LDS	Rm,MACH	Rm→MACH	0100mmmm00001010		1-	-	○	○	○
JSR	@Rm	遅延分岐、PC→PR,Rm→PC	0100mmmm00001011		2-	-	○	○	○
LDC	Rm,SR	Rm→SR	0100mmmm00001100		1	LSB	○	○	○
SETRC	Rm	RE→RSの演算結果（リピート状態）→RF1, RF0,Rm[11:0]→RC[0:10]	0100mmmm00001100		1-	-	-	-	○
LDS.L	@Rm+,MACL	(Rm)→MACL, Rm+4→Rm	0100mmmm00010110		1-	-	○	○	○
LDC.L	@Rm+,GBR	(Rm)→GBR, Rm+4→Rm	0100mmmm00010111		3-	-	○	○	○
LDS	Rm,MACL	Rm→MACL	0100mmmm00011010		1-	-	○	○	○
LDC	Rm,GBR	Rm→GBR	0100mmmm00011110		1-	-	○	○	○
LDS.L	@Rm+,PR	(Rm)→PR, Rm+4→Rm	0100mmmm00100110		1-	-	○	○	○
LDC.L	@Rm+,VBR	(Rm)→VBR, Rm+4→Rm	0100mmmm00100111		3-	-	○	○	○
LDS	Rm,PR	Rm→PR	0100mmmm00101010		1-	-	○	○	○
JMP	@Rm	遅延分岐、Rm→PC	0100mmmm00101011		2-	-	○	○	○
LDC	Rm,VBR	Rm→VBR	0100mmmm00101110		1-	-	○	○	○
LDC.L	@Rm+,MOD	(Rm)→MOD, Rm+4→Rm	0100mmmm01010111		3-	-	-	-	○
LDC	Rm,MOD	Rm→MOD	0100mmmm01011110		1-	-	-	-	○
LDS.L	@Rm+,DSR	(Rm)→DSR, Rm+4→Rm	0100mmmm01100110		1-	-	-	-	○
LDC.L	@Rm+,RS	(Rm)→RS, Rm+4→Rm	0100mmmm01100111		3-	-	-	-	○
LDS	Rm,DSR	Rm→DSR	0100mmmm01101010		1-	-	-	-	○
LDC	Rm,RS	Rm→RS	0100mmmm01101110		1-	-	-	-	○
LDS.L	@Rm+,A0	(Rm)→A0, Rm+4→Rm	0100mmmm01110110		1-	-	-	-	○
LDC.L	@Rm+,RE	(Rm)→RE, Rm+4→Rm	0100mmmm01110111		3-	-	-	-	○
LDS	Rm,A0	Rm→A0	0100mmmm01111010		1-	-	-	-	○
LDC	Rm,RE	Rm→RE	0100mmmm01111110		1-	-	-	-	○
LDS.L	@Rm+,X0	(Rm)→X0, Rm+4→Rm	0100mmmm10000110		1-	-	-	-	○
LDS	Rm,X0	Rm→X0	0100mmmm10001010		1-	-	-	-	○
LDS.L	@Rm+,X1	(Rm)→X1, Rm+4→Rm	0100mmmm10010110		1-	-	-	-	○
LDS	Rm,X1	Rm→X1	0100mmmm10011010		1-	-	-	-	○
LDS.L	@Rm+,Y0	(Rm)→Y0, Rm+4→Rm	0100mmmm10100110		1-	-	-	-	○
LDS	Rm,Y0	Rm→Y0	0100mmmm10101010		1-	-	-	-	○

