

実践的 PowerPC 活用テクニック



第4回

最新 Power アーキテクチャ Power ISA 2.03 詳解

春木 大, 安藤 穰

1. Power アーキテクチャと Freescale Book E インプリメンテーション仕様

1990年代後半に、組み込み市場は著しい成長をとげました。これまでデスクトップ・コンピュータ向けに改良を重ねてきた PowerPC アーキテクチャは、Book E と呼ばれる組み込み機器に必要な機能を発展させたアーキテクチャ仕様になりました。Book E は、組み込み機器用プロセッサに求められる要件を満たすために、仮想環境アーキテクチャ (VEA) および動作環境アーキテクチャ (OEA) で定義した割り込みモデルとメモリ管理モデルを、組み込み用に特化したモデルに拡張定義しています。Freescale Semiconductor 社は、Book E アーキテクチャに準拠した e500, e200 SoC コアのインプリメンテーションを行う際に、機能の取捨や拡張を明確にした Freescale Book E インプリメンテーション仕様 (以降 EIS) を定義し、公開しています。

Book E における機能拡張

Book E アーキテクチャの設計思想では、体系的にアーキテクチャの機能拡張を行うことを前提としています。機能拡張は、補助プロセッシング・ユニット (APU: Auxiliary Processing Unit) という単位をもって行われます。一つの命令またはレジスタを新たに定義したり、既に定義されているレジスタにビット・フィールドを追加するといった小さな拡張から、AltiVec

に代表される大規模なベクタ演算ユニットの追加まで、すべて APU 単位の拡張として定義されます。このような拡張は、PowerPC アーキテクチャではユーザ命令セット・アーキテクチャ (UISA) や VEA, OEA の三つに分かれて定義されていました。Book E では APU 単体で定義されます。例えば、命令コードの割り当てや命令の実行に必要なとされる、レジスタといったリソースの拡張がすべて Book E において定義されています。

また Book E では、再利用可能な命令コード領域を定義しており、複数の APU で使用できます。例えば、Alti Vec および e500, e200 で実装されている信号処理エンジン (SPE: Signal Processing Engine) は、命令コードの一部を共有しています (従って、それらが同時に実装されることはない)。

Power ISA 2.03 への統合

図1に示すように、Power ISA 2.03 は統合アーキテクチャと呼ばれ、Book E/EIS, PowerPC 2.02 で定義されているすべてのリソースを統合する形で再定義しています。リソースの統合に際し、Power ISA 2.03 では Book E における APU という考え方をより一般的にした“カテゴリ”と呼ばれる概念を導入してアーキテクチャの定義を行っています。

例えば PowerPC アーキテクチャにおいて UISA で定義されていた add 命令は、Power ISA 2.03 では汎用レジスタ (GPR) やコンディション・レジスタ (CR), リンク・レジスタ (LR) などとともに、基本カテゴリ (Category: B) の一部として分類されます。さらに同カテゴリには、VEA で定義されていたタイム・ベース機能や OEA で定義されていた割り込みリソースなども分類されています。インプリメンテーションでは、カテゴリ別に取り捨選択を行えるため、以前は複数のアーキテクチャ定義をもって行われていた仕様定義を、単一のアーキテクチャで行えるようになりました。

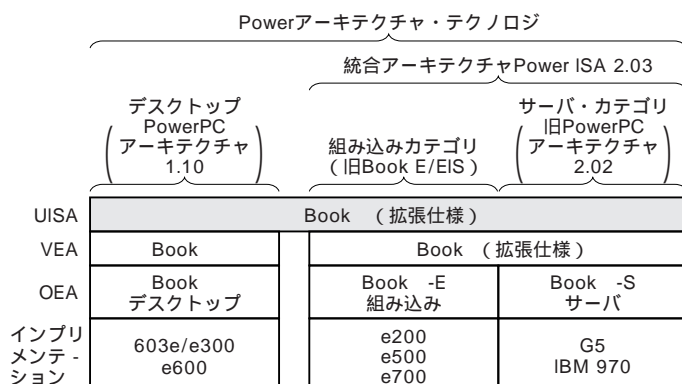


図1 Power アーキテクチャ・テクノロジー関係図

2. Power ISA 2.03 詳細

ここでは、Power アーキテクチャ 2.03 として定義されるプログラミングや割り込み、キャッシュ、メモリ管理モデルについて、EIS で定義される部分を中心に解説します。

表1 Power ISA 2.03 カテゴリ一覧

カテゴリ名称(英語表記)	略号	各カテゴリの概要
Base	B	すべてのインプリメンテーションに必要とされるベース・カテゴリ
Server	S	すべてのサーバ・インプリメンテーションに必要とされるカテゴリ
Embedded	E	すべての組み込みインプリメンテーションに必要とされるカテゴリ
Alternate Time Base	ATB	拡張タイム・ベース・カテゴリ
Cache Specification	CS	特定のキャッシュ命令に必要とされるカテゴリ
Embedded.Cache Debug	E.CD	キャッシュ・データおよびディレクトリに直接アクセスするためのデバッグ仕様
Embedded.Cache Initialization	E.CI	キャッシュ全体を無効化(初期化)するための命令を定義
Embedded.Enhanced Debug	E.ED	組み込み用拡張デバッグ・カテゴリ
Embedded.External PID	E.PD	組み込み用外部 PID 機構カテゴリ
Embedded.Little-Endian	E.LE	組み込み用リトル・エンディアン属性カテゴリ
Embedded.MMU Type FSL	E.MF	Freescale 形式の組み込み用メモリ管理ユニット・カテゴリ
Embedded.Performance Monitor	E.PM	組み込み用パフォーマンス・モニタ・カテゴリ
Embedded.Processor Control	E.PC	組み込み用プロセッサ・コントロール・カテゴリ
Embedded Cache Locking	E.CL	組み込み用キャッシュ・ロック・カテゴリ
External Control	EXC	外部コントロール・カテゴリ
External Proxy	EXP	外部プロキシ・カテゴリ
Floating-Point	FP	浮動小数点演算カテゴリ
Floating-Point.Record	FP.R	浮動小数点演算レコード・カテゴリ
Legacy Move Assist	LMV	旧ムーブ・アシスト(<code>d1mzb</code> 命令)カテゴリ
Legacy Integer Multiply-Accumulate	LMA	旧整数 MAC 演算命令カテゴリ
Load/Store Quadword	LSQ	4ワード・ロード/ストア命令カテゴリ
Memory Coherence	MMC	メモリ・コヒーレンスの実装に必要とされるカテゴリ
Move Assist	MA	ムーブ・アシスト命令カテゴリ(<code>lswi</code> , <code>lswx</code> 命令など)
Signal Processing Engine	SP	信号処理エンジン・カテゴリ
SPE.Embedded Float Scalar Double	SP.FD	倍精度演算用カテゴリ
SPE.Embedded Float Scalar Single	SP.FS	2並列単精度浮動小数点演算カテゴリ
SPE.Embedded Float Vector	SP.FV	単精度浮動小数点演算カテゴリ
Stream	STM	ストリーム・カテゴリ(<code>dcbt</code> 命令など)
Trace	TRC	トレース・カテゴリ
Variable Length Encoding	VLE	可変長命令カテゴリ
Vector	V	ベクタ演算カテゴリ
Vector.Little-Endian	V.LE	リトル・エンディアン・ベクタ演算カテゴリ
Wait	WT	<code>wait</code> 命令カテゴリ
64-Bit	64	64ビット・インプリメンテーション・カテゴリ, 32ビット・インプリメンテーションでは使用不可

カテゴリ

Power ISA 2.03におけるカテゴリの分類について、代表的なものを表1に示します。この表において、あるカテゴリはサポートされている場合のみ定義されるといった依存関係を伴います。このような依存関係はカテゴリ表記において、“.”(ドット表現)を用いて表されます。例えば、浮動小数点演算レコード・カテゴリは Category : FP.R で表され、依存関係の上位に当たる浮動小数点演算カテゴリ(Category : FP)とともに実装されます。

(1)基本カテゴリ(Category : B)

Power ISA 2.03に準拠するプロセッサのインプリメンテーションには基本カテゴリが必須とされています。同カテゴリには、GPR やロード/ストア命令、整数演算命令といった、アーキテクチャの核である構成要素が分類されます。これらはすべて UISA で定義されていますが、OEA や VEA で定義されているマシン・ステータス・レジスタ(MSR)やタイム・ベース、割

り込み時のセーブ/リストア・レジスタ、およびそれらのレジスタにアクセスするための専用命令なども、このカテゴリで定義されています。

(2)組み込みカテゴリ(Category : E)

Power ISA 2.03への統合において、Book E および EIS で定義される組み込み用途の拡張機能の大半は、この組み込みカテゴリに分類されます。同カテゴリには、

- システム・レジスタにアクセスするためのムーブ命令、例えば MSR の外部割り込み有効ビット(MSR[EE])をほかのステータス・ビットに影響を与えずに変更する `wrtee` 命令
- ソフトウェア用途のスペシャル・パーパス・レジスタ群 (SPRG4 ~ 7)
- プロセス・アイデンティフィケーション・レジスタ(PID0)
- デバイス・コントロール・レジスタ群 DCRs (e200 コアで実装)

などが分類されます。表1に示すように、組み込みカテゴリに