

お待ちせ
しました!

付属基板を120%使いこなすために

V850付属基板用 JTAGデバッガが登場!!

内藤 竜治

本誌2007年5月号付属のV850ES/JG2マイコン基板に対応したJTAGデバッガが完成しました。内蔵フラッシュROM空間に直接プログラムをダウンロード可能なので、ROM化プログラムのデバッグが手軽に行えます。GDBやInsightなどの高性能デバッガと連携ができるので、より本格的なデバッグを行うことも可能です。(筆者)

1 JTAG デバッグとは何か

JTAGとは4線式の同期型シリアル通信のことです。ICの中に作られたテスト回路を操作するためによく使われる規格です。FPGAやCPLDの書き込みで利用している方も多いでしょう。

V850ES/JG2ではJTAGを使って、CPUの中にあるレジスタを参照したり、メモリの内容を書き換えたり、CPUをステップ実行させたり、プログラムをダウンロードするという操作を行うことができます。ツールの画面例を図1に示します。

作成したプログラムの動作を確かめるためのツールをデ

バッガと呼びます。また、特にJTAGを使ってターゲットCPUと接続するものをJTAGデバッガと呼びます。

V850ES/JG2におけるJTAGデバッグのメリット
V850ES/JG2にはオンチップ・デバッグ機能を実現するためのDCU(デバッグ・コントロール・ユニット)というユニットが内蔵されています。DCUはDRSTやDCK、DMS、DDI、DDOといった5本の信号を使ってアクセスできます。これらの信号を決められた手順で操作することによって、DCUを通じてCPU内部の動作を制御することができますという仕組みです。

ところで、本誌2007年5月号でもデバッグ方法を紹介しましたが、それは非同期シリアル通信を使ったものでした。シリアル方式のデバッグとJTAGを使ったデバッグに



表1
V850ES/JG2におけるJTAG デバッグ
とシリアル通信デバッグの比較

	JTAG 方式	シリアル通信方式
使用する信号	DRST, DCK, DMS, DDI, DDO	RXDA0, TXDA0 または SIB0, SOB0, SCKB0, HS または SIB3, SOB3, SCKB3, HS 上記のいずれか一つから選択可能
内蔵ROM/RAM	ユーザ資源を使用しない	ユーザ資源の一部をデバッグが使用する
付録基板において	USBポートはユーザ使用可	USBポートはデバッグと共用

は表1に示すような相違点があります。

シリアル通信方式のデバッグでは、内蔵ROMや内蔵RAMの一部の領域(図2)をデバッグが使用するため、ユーザが使用できないという制限がありました。また付録基板においては、USB-シリアル変換ICを通じたシリアル・ポートを使ってデバッグを行うようになっているため、ユーザ・プログラムでもRXDA0, TXDA0のシリアル・ポートを使う場合のデバッグは大変面倒なものでした^注。

注：RXDA0やTXDA0ではなく同期シリアル通信ポートを使えばよいという話もあるが、それには専用のハードウェアを用意しなければならない。

それに対してJTAG方式によるデバッグでは、内蔵ROMやRAMを使用しないばかりか、RXDA0やTXDA0のシリアル通信ポートがユーザに開放されます。付録基板のUSB-シリアル通信ポートをユーザ・アプリケーションで100%活用できるようになるという嬉しい点です。

シリアル方式デバッグの方が便利な場合もある
ただし、JTAGデバッグにもデメリットはあります。
DRST, DCK, DMS, DDI, DDOの5本の信号線はV850ES/JG2の内蔵周辺機能信号と共用されています(表2)。従ってこれらの内蔵周辺機能を使いたい場合には、シ

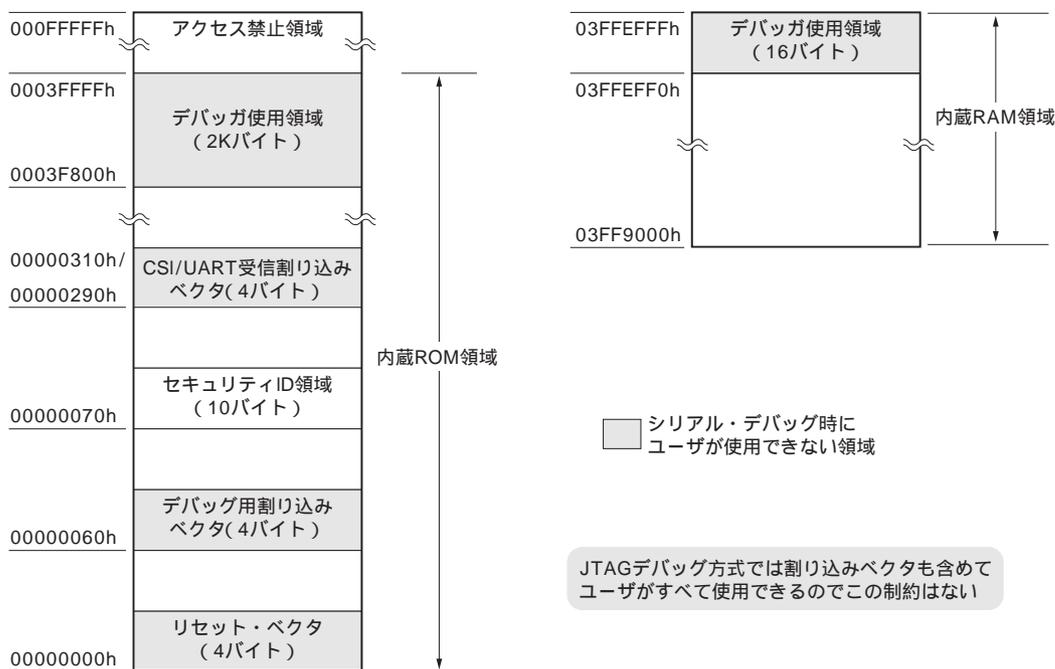


図2
シリアル・デバッグではユーザが使用できない領域がある

表2 JTAG デバッグ端子と共有される内蔵ペリフェラル機能

V850ESの信号名	機能	共有される内蔵周辺機能	JTAG信号名
DRST	デバッグ・リセット	INTP2	TRST
DCK	デバッグ・クロック	SOB2/KR4/RTP04	TCK
DMS	デバッグ・モード・セレクト	SCKB2/KR5/RTP0	TMS
DDI	デバッグ・データ入力	TIQ03/KR2/TOQ03/RTP02	TDI
DDO	デバッグ・データ出力	SIB2/KR3/TIQ00/TOQ00/RTP03	TDO

内蔵周辺機能の信号は下記のとおり
INTP2 : 割り込み入力
S'B : 3線式シリアル通信
KR* : キー入力端子
RTP* : リアルタイム出力
TIQ*/TOQ* : タイマ入出力