

第1回

SPICEシミュレータのしくみ

浅井秀樹, 渡邊貴之

ここでは回路シミュレータ^{SPICE}の利用技術について、連載形式で解説していきます。連載1回目の今回は、まずSPICEの役割と歴史について紹介します。また、SPICEによる直流解析、交流解析、過渡解析の簡単な例を示します。さらに、過渡解析の手法を中心に、SPICEの内部処理についてお話します。ネットリストを用意すればSPICEシミュレーションを実行できます。しかし、SPICEをブラックボックスとして扱うのではなく、しくみを理解するように努力してみてください。動作原理を知ることは、SPICEの利用法とその限界を把握するうえでとても重要です。(筆者)

本連載では、回路シミュレータ「SPICE (Simulation Program with Integrated Circuit Emphasis)¹⁾」の利用技術について解説していきます。これまでもSPICEについては数多くの記事が掲載されてきましたが、ここでは高速デジタル回路設計への適用を念頭に置いて、お話しいこうと考えています。すなわち、デジタルのLSI設計者やボード設計者にも理解していただけるように説明していきます。これまでSPICEは、規模の比較的小さい集積回路のアナログ的なふるまいを検証するために利用されてきました。しかし最近では、回路実装技術の進歩に伴って、ボード設計者にとっても利用価値が高まりつつあります。

回路動作の検証は、昔は、実際に回路をボード上に試作してその電気的特性を測定するという、いわゆるブレッドボード方式が主流でした。しかし、現在は、ブレッドボードによる検証では時間とコストの両面で不利になることが多く、計算機上のシミュレーションを併用して検証の効率化を図るようになってきています。特に、LSI内部のトラ

ンジスタや配線にかかわる寄生素子の影響を検証する場合、ブレッドボード方式では対応できません。一方、回路の動作クロック周波数の上昇とともにプリント基板(PCB: printed circuit board)上の配線長が相対的に長くなったため、ボード上の回路解析にも回路シミュレーションが利用されています。そして回路シミュレーションに、これまでもっとも頻繁、かつ、標準的に用いられてきたシミュレータがSPICEなのです。

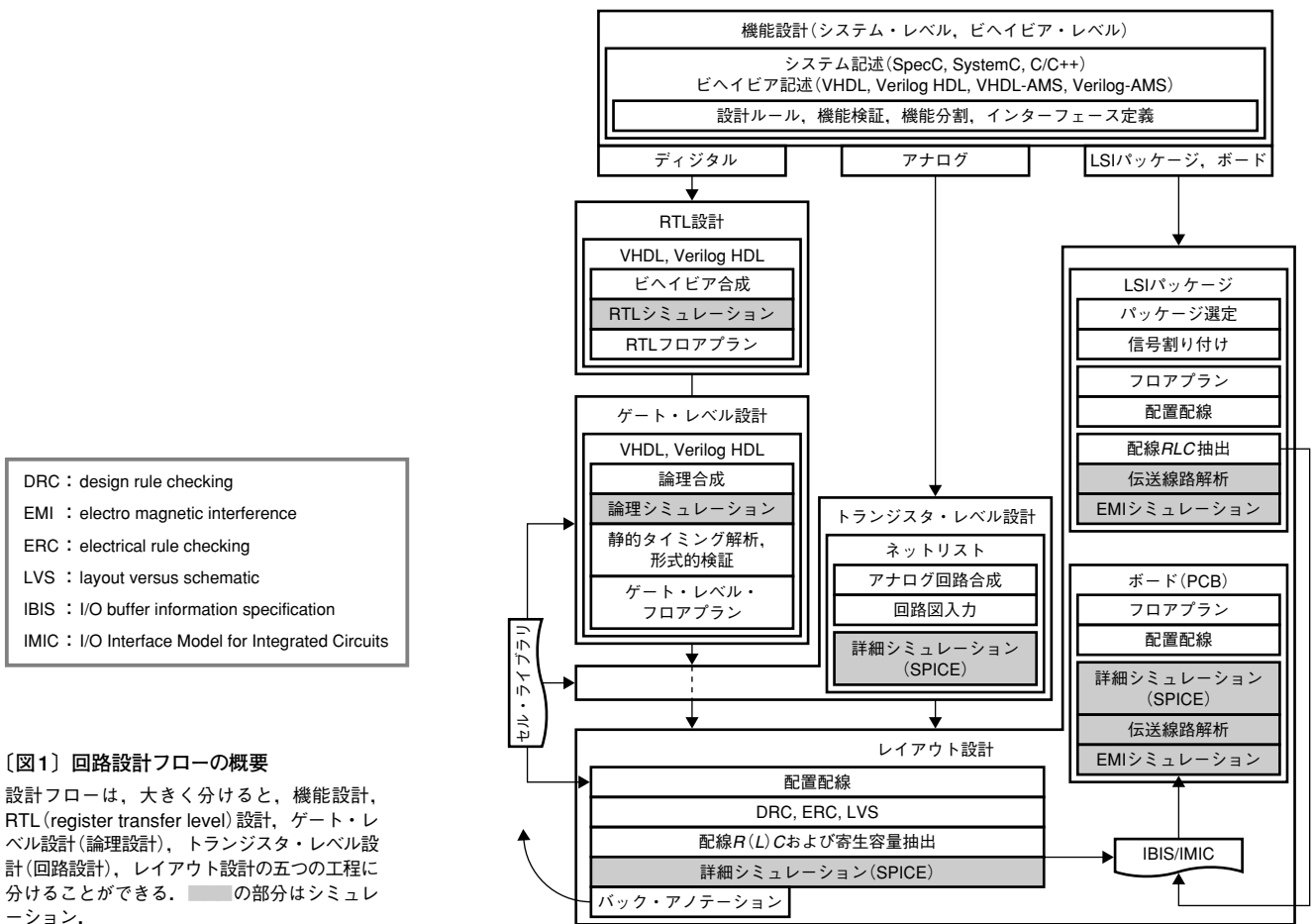
連載1回目の今回は、主にこのSPICEのしくみについて説明します^{2), 5)}。

●回路設計フローを構成する五つの工程

はじめに、アナログ集積回路、デジタル集積回路、LSIパッケージ、ボードを含むハードウェア全体の設計フローについて説明します(図1)。設計フローは、以下の五つの工程に分けることができます。

- 機能設計
- RTL (register transfer level) 設計
- ゲート・レベル設計(論理設計)
- トランジスタ・レベル設計(回路設計)
- レイアウト設計

まず、デジタル集積回路の設計フローについて説明します。機能設計の工程では、どのような機能を実装するかを決定します。次に、各機能を実装するために、どのような論理モジュールが必要であり、それらのハードウェア・アルゴリズムを実現するためにどのような操作がどのような順序で実行されればよいかを考える段階がRTL設計です。RTL設計で制御手順まで決まると、その次に、具体的に論理ゲートやフリップフロップなどの論理素子を使って



〔図1〕回路設計フローの概要

設計フローは、大きく分けると、機能設計、RTL (register transfer level) 設計、ゲート・レベル設計 (論理設計)、トランジスタ・レベル設計 (回路設計)、レイアウト設計の五つの工程に分けることができる。■の部分にはシミュレーション。

回路を構成するゲート・レベル設計 (論理設計) を実施します。さらに、論理素子のマスク情報や電気的情報などを格納したセル・ライブラリ (一種の回路データベース) を参照しながら、レイアウト設計を行います。この段階では素子の大きさや配線構造などを考慮しながら設計を進めます。

アナログ集積回路の設計フローでは、機能設計工程でどのような機能を実装するかを決定した後、トランジスタ・レベル設計に移ります。トランジスタ・レベル設計では、トランジスタやダイオードといった能動素子、および、抵抗やキャパシタ、インダクタといった受動素子を結線します。その後、素子の大きさや配線構造を決定するレイアウト設計に移ります。

LSIパッケージやボードの設計は、レイアウト設計 (基板のパターン設計) 工程が中心になります。デジタル信号の動作クロック周波数が高い場合には、信号の反射やクロストーク・ノイズ、電磁放射ノイズ (EMI: electromagnetic interference)などを考慮しながら設計を行う必

要があります。

●トランジスタ・レベル設計とレイアウト設計で利用

各設計工程には、それぞれ対応した検証作業が存在します。例えばRTL設計の検証では、ハードウェア記述言語 (HDL: hardware description language) とRTLシミュレーションが利用されます。また、ゲート・レベル設計の検証では論理シミュレーションが利用されます。論理シミュレーションでは、信号をデジタル値とみなして、'1', '0', 'Z (ハイ・インピーダンス)' などの信号レベルをもとに回路動作を模擬します。この場合、実際の回路動作のうち論理レベルのふるまいだけを模擬するわけですから、検証速度はかなり高速です。しかし、アナログ・レベルの詳細なタイミングや電圧の変動を求めることはできません。

これに対して、トランジスタ・レベル設計の検証ではアナログ信号としての回路のふるまいを正確に模擬しなければなりません。ここで使用されるのが回路シミュレーション