

# 機能分散型マルチコアLSIを設計してみよう

本誌7月号付属FPGA基板に2個のMicroBlazeを実装する

松本康明

ここでは、米国Xilinx社のソフト・マクロのCPU「MicroBlaze」を活用したマルチコアLSIの設計法を解説する。まず、FPGAに複数のプロセッサを実装する際のシステム設計法を解説する。MicroBlazeでは、二つのプロセッサ・コア間で通信を行うための専用インターフェースを利用できる。このインターフェースを使って、2個のMicroBlazeを使ったシステムを設計する。  
(編集部)

近年設計される非常に多くのシステム(製品)にマイクロプロセッサが使用されています。また、FPGAもシステム設計時の必須部品として、多くのシステムで利用されるようになっていきます。

表1 MicroBlaze 6.0の主な仕様

項目	仕様
コア・アーキテクチャ	32ビットRISC
命令長	32ビット固定長
命令セット体系	独自
汎用レジスタの構成	32ビット×32本
バス構成	ハーバード・アーキテクチャ(命令, データ分離)
アドレス・バス	32ビット(4Gバイト)
データ・バス	32ビット
データ配置	ビッグ・エンディアン
割り込み機能	コアに割り込み入力1ポート 専用コントローラで割り込み数を拡張可能
メモリ管理機能	MMU未実装
浮動小数点演算	単精度FPUを実装可能(オプション)
キャッシュ機能	キャッシュ・メモリの設定可能(オプション)
その他	プロセッサ・コア間通信用のFSLインターフェースを最大8ポート設定可能(オプション) シフト命令を高速に処理するパレル・シフト回路を設定可能(オプション)

この状況に対応するため、FPGAメーカーは自社のFPGA向けにソフト・マクロのCPUを開発しました。現在では、FPGAの性能向上やCPUコア自身の改良などにより、処理性能も向上しています。また、FPGA内部にハード・マクロでCPUを組み込んだ製品もあります。用途によっては、汎用マイコンを置き換えることができるまでになっています。

本稿では、FPGA向けに提供されるソフト・マクロのCPUの応用例として、1個のFPGAに2個のCPUコアを実装するマルチコアLSIの設計を行います。使用するCPUコアは、米国Xilinx社の「MicroBlaze」です。本誌2007年7月号に付属のFPGA(Spartan-3E)ボードを利用します。

## 1. MicroBlazeの概要

今回は、Xilinx社のMicroBlazeを使用します。そこで、MicroBlazeとその開発ツールについて簡単に説明します。本稿執筆時点の最新版はMicroBlaze 6.0です。

表1にMicroBlazeの主な仕様を示します。一般的な32ビットRISCプロセッサの機能を持ちます。また、FPGAの特徴を生かし、一部機能の有り無しを設定できます。

### ● 2種類のオンチップ・バスを持つ

オンチップ・バスの構成を図1に示します。バスとしてLMB(Local Memory Bus)、OPB(On-chip Peripheral Bus)の2種があります(それぞれ命令用とデータ用がある)。LMBは主にFPGA内部のメモリ・ブロック(Block RAM)

### Keyword

ソフト・マクロ, マルチコア, MicroBlaze, FPGA, CPUコア, Spartan-3E, オンチップ・バス, LMB, OPB, マルチプロセッサ, 共有メモリ, FSL, LCD

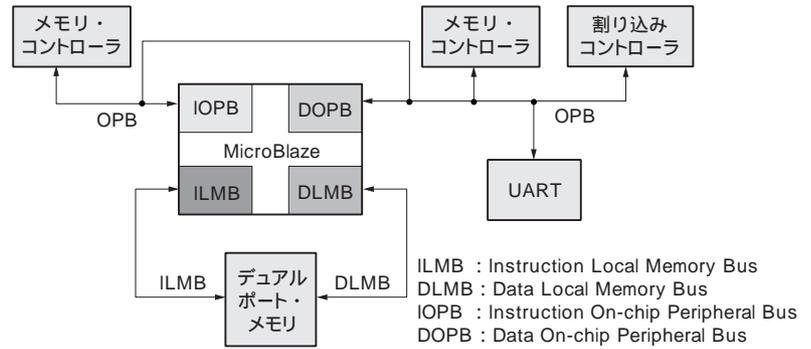


図1 MicroBlaze のオンチップ・バスの構成

LMBは主にFPGA内部のメモリ・ブロック( Block RAM )に高速に(2クロックで)アクセスするためのバス。OPBは周辺機能のIP コアを接続するためのバス。いずれも命令用(I)とデータ用(D)がある。

に高速に(2クロックで)アクセスするためのバスです。OPBは周辺機能のIP コアを接続するために使用します。

LMBではデュアルポート・メモリの各ポートをILMB用, DLMB用とすることで, OPBではIOPBとDOPBを接続することで, ハーバード・アーキテクチャのプロセッサで問題となるプログラムを, プロセッサが書き換えられないという問題に対処しています注1。

MicroBlaze を利用したシステムの例を図2に示します。この例では, LMB上のメモリにプログラムを配置し, DOPB上にUART やGPIO( 汎用パラレルI/O )を接続し, FPGA の外部インターフェースとしています。

● FPGA 内蔵メモリ・ブロックを使って動作

MicroBlaze システムでは, ソフトウェア・コードはLMB上のメモリ・ブロックに配置することを基本としています。しかし, FPGA が内蔵するメモリ・ブロックだけでは, 大きな容量をとれません。そのため, LMB上のメ

モリで容量が不足する場合は, 命令用OPB( IOPB )上にメモリ・コントローラを実装し, 外部メモリにプログラムを配置する方法をとります。

ソフトウェア・コード用のメモリを実装する場合, LMB用メモリ・コントローラとメモリ・ブロックをペアで使用します注2。

Spartan-3E をターゲットにする場合に使用可能なメモリ容量を図3に示します。一つのLMBメモリ・コントローラで実現できるメモリ容量は, 8K バイト, 16K バイト, 32K バイト, 64K バイトの4種類です注3。Spartan-3E の

注1: ハーバード・アーキテクチャのプロセッサでは, 命令用バスは読み出し専用なので, そこに置かれるソフトウェア・コードも読み出ししかできないことになる。そのため, ソフトウェア・デバッグなどでコードの書き換えができない。  
 注2: 開発ツールではOPB接続のメモリ・コントローラも用意している。このコントローラで使用できるメモリ容量設定もLMBの場合と同様である。この部分にソフトウェア・コードを配置することも可能だが, 読み出し速度(クロック数)がLMBを使用する場合に比べ2~3倍以上速くなる。  
 注3: 一つのLMBメモリ・コントローラで設定できるメモリ容量は, Virtex-4では最大128Kバイト, Virtex-5では最大256Kバイト。

図2 MicroBlaze を使ったシステムの例

LMB上のメモリにプログラムを配置し, DOPB上にUART やGPIO( 汎用パラレルI/O )を接続している。

