

電源とシステムの挙動を監視して安定度を高めるシステム設計技法

Power Manager IIの 電源管理機能を使いこなす

井倉将実

ここでは、米国 Lattice Semiconductor 社の「Power Manager II ファミリ」に注目する。この LSI は、複数の電源の監視機能を持ち、電源投入シーケンスや電源異常時の動作を PLD ブロックを使って任意に決定できる。近年の複雑化したシステムでは、電源投入シーケンスが複雑になっている。また、低電圧化が進んだことで電源に高い安定性が求められるようになった。システムを確実に動作させ、高い信頼性で運用するためには、電源管理機能が役に立つ。 (編集部)

CPU やメモリ、クロックなど、ボード上で動作するすべてのデバイスは原則として「電源が安定的であること」を前提に動作します。そこで、高度な機能を持つ組み込みシステムでは、電源を監視する機能を搭載することが一般的になっています(図1)。

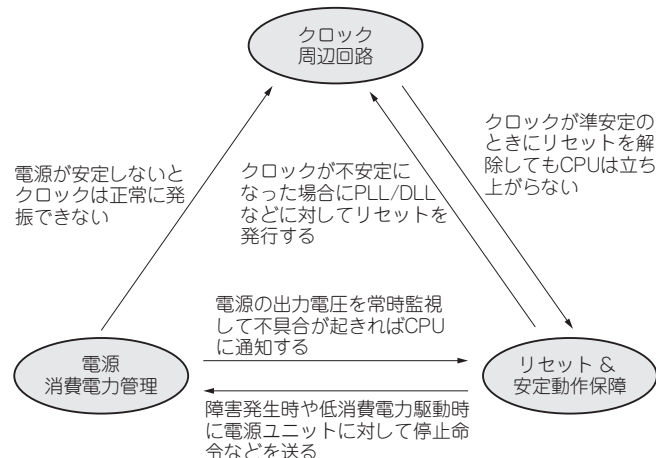


図1 システムを安定して動作させるための要素

電源、リセット、クロックの3要素が重要で、それぞれが連携する必要がある。

電源を監視するデバイスは従来から存在します。例えば、電源が規定の電圧以下に下がったときにリセットを発行するリセットICなどが、それに類します。

しかしながら、大規模な組み込みシステムでは、多くの電源が使われており、リセット先の系統も複数に分かれているのが普通です⁽¹⁾。そのため、個々のICによる状態監視では、実装面積や部品数の増加するという欠点のみならず、「特定の条件が一致したときに何かを起こす」というようなことはできません。

そこで、これらの監視を統合的に行うための電源管理LSIが登場しました。今回、米国 Lattice Semiconductor 社の電源管理デバイス Power Manager II ファミリを評価する機会がありましたので、特徴や使い勝手を紹介します。

1 ispPAC-POWR607の特徴

Power Manager II ファミリの概要を表1に示します。今回筆者が評価した ispPAC-POWR607 の機能ブロック図を図2に示します。

● デジタル信号入力部

ispPAC-POWR607 は、2 チャンネルのデジタル入力を持ちます。

これらの信号のうち IN1_PWRDWN* は、内部のパワー・ダウン回路の制御も可能です。パワー・ダウン・モードでは、マイコンなどによる電力制御要求によって、外部から本 LSI の機能を停止させられます。

Keyword

Power Manager II, 電源管理, シーケンス制御, イベント・リスト, PAC-Designer, エクセプション処理

表1
Power Manager II
ファミリの概要

型 名	POWR1220AT8	POWR1014A	POWR1014	POWR6AT6	POWR607
アナログ入力ピン	12	10	10	6	6
コンパレータ	24	20	20	—	6
検出点数	368	368	368	—	192
検出精度	0.20%	0.30%	0.30%	—	0.5%
最小モニタ電圧	0.7V	0.7V	0.7V	—	0.7V
パワー OFF 検出	75mV	75mV	75mV	—	75mV
CPD マクロ	48	24	24	—	16
出力ピン	20 + 8Trim Outputs	14	14	6Trim Outputs	7
FET ドライバ	4	2	2	—	2
トリム出力	8	—	—	6	—
A-D コンバータ	10 ビット	10 ビット	—	10 ビット	—
I ² C	あり	あり	—	あり	—
動作電圧	2.8V ~ 3.9V	2.8V ~ 3.9V	2.8V ~ 3.9V	2.8V ~ 3.9V	2.6V ~ 3.9V
パッケージ	100ピン TQFP	48ピン TQFP	48ピン TQFP	32ピン QFN	32ピン QFN

● アナログ電圧信号入力部

ispPAC-POWR607は、6チャンネルのアナログ入力を持ちます。チャンネルごとに、コンパレータとグリッジ・フィルタが用意されています。コンパレータは、0.667V ~ 5.811Vの範囲で約26.8mV単位で192段階の切り替え可能なファレンス電圧源が接続されています。

通常はこのアナログ入力端子に、DC-DCコンバータやリニア・レギュレータなどから供給される電源電圧を接続します。コンパレータで供給された電圧と設定されたファレンス電圧を比較します。設定された電圧を上回ったかどうか(OV:オーバ・ボルテージ)、または下回ったかどうか(UV:アンダ・ボルテージ)を判断できます。

コンパレータ自身は1%のヒステリシス特性を持ちます。さらにコンパレータの出力は6 μ sと48 μ sの時間枠を持つグリッジ・フィルタに接続されています。これにより、DC-DCコンバータから回り込む急しゅんな電圧変動は無視して、DC電源の本質レベルの変動/変化を検出して後段のシーケンス制御部に伝えます。

初期設定は、アンダ・ボルテージかつ48 μ sのグリッジ・フィルタに設定されており、多くの場合は変更なしに

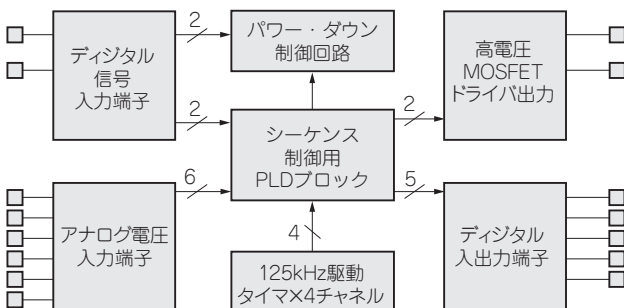


図2 ispPAC-POWR607の機能ブロック図

使えます。検出したい電圧だけを設定します(図3)。

● タイマ部

ispPAC-POWR607は、4チャンネルのタイマを持ちます。また、8MHzの発振回路を内蔵します。32 μ s ~ 1966.08msの間で、4 μ s単位で設定が可能です。

タイマの使用に関しては、基本的にはシーケンス制御部で回路記述を行っている限り、特に意識せずに「x時間の周期を持つタイマnを使用する」という宣言だけで起動、タイムアウトの検出と停止を自動的に行ってくれます。

4チャンネルのタイマは、各々任意の値に設定することができます。例えば4系統のDC-DCコンバータの電源を順に投入するときのインターバル(遅延時間)を個々に設定するような用途が可能です。

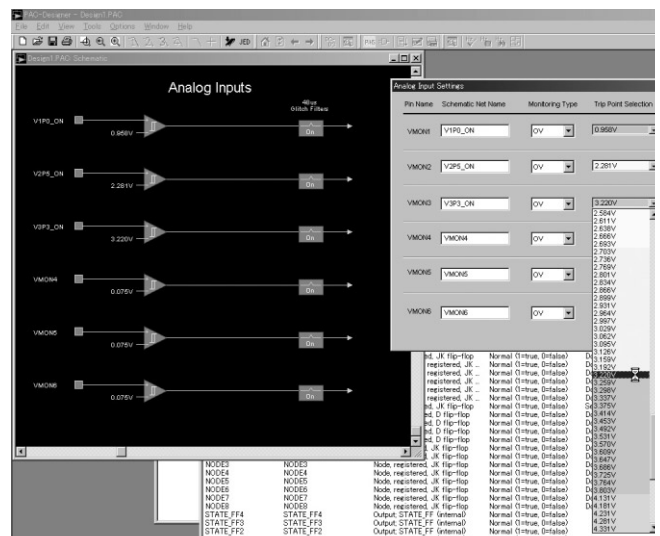


図3 検出電圧の設定

3.3V系統の比較電圧を選択している画面。3.220Vを選択中。