重点企画

## 高集積化・高機能化・高速化・低価格化の波に対応する

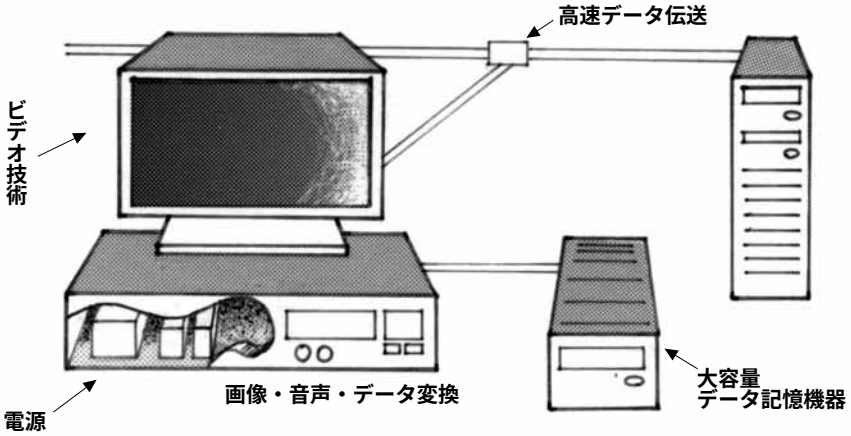
# アナログICの現状と今後の発展

宇田 達広

最近では，文字，音声，画像などの情報を，ディジタル・データに統合化し，一括処理するマルチメディアがキーワードとして社会に浸透しています．マルチメディアをハードウェア的に支える技術は高性能マイクロプロセッサのほかにも多方面にわたります．

中でも高速データ伝送技術，HDTVに代表される高品位ビデオ処理技術，DVDに代表される大容量データ記憶技術などは，高速なディジタル処理に加え，データの形式(アナログ，ディジタル)を問わず，いずれも高速で高精度なアナログ信号の増幅および加工をともなうという共通性があります(**図1**)．

システム内にアナログ信号処理とディジタル信号処理が混在するミックスト・シグナル・プロセッシング・システムにおいては，それぞれの信号処理の特徴を活かすシステム設計が優れたコスト・パフォーマンスを実現するための要となります．




〔図1〕マルチメディア時代のアナログ技術

システムの機能や情報処理能力はディジタルICにより決定されます．そして多くの場合，システムの総合的な精度はアナログ世界とのインターフェースを行うOPアンプやA-Dコンバータなどのアナログにより決定されます．

本稿では，アナログICの高精度化，高速化，低消費電力化，低価格化を実現したCMOSアナログIC技術，コンプリメンタリ・バイポーラICプロセス，誘電体分離ICプロセス，およびGaAsなどの先端技術を応用した最新のアナログICと，ミックスト・シグナルLSIのようなディジタルICとの融合による高機能化への傾向など，アナログICを取り巻く現在の状況と将来の技術動向について紹介します．

### アナログICの発展をうながす技術

ディジタル回路に比較して集積化が遅れていたアナログ回路のIC化も，集積回路技術の発展にともない，近年では新たな発展の時期を迎えています．

具体的には，まずサブミクロンCMOSプロセスの持つ優位性を利用した回路技術の出現として，

(1) スイッチト・キャパシタ回路に代表

されるCMOSアナログ回路技術やオーバ・サンプリング・データ変換技術
などがあり，そしてバイポーラICプロセス技術の進化の結果として，
⑵ チップ上に電気的特性がほぼ等しい数GHzのしゃ断周波数を持つ縦構造NPNトランジスタと縦構造PNPトランジスタを組み込むコンプリメンタリ・バイポーラICプロセス
⑶ サブストレート(基板)とトランジスタの分離を逆バイアスされたPN接合の代わりに酸化膜で電気的に絶縁し，入力バイアス電流の低減と高速動作を実現する誘電体分離プロセス
などが挙げられます．

以下では，代表的なデバイスごとに最近の技術的な動向を述べます．

## バイポーラOPアンプ

アナログICの誕生はバイポーラ・プロセスを使用した世界初のモノリシック型OPアンプICであるμA702が世に出た1963年のことです．

1965年には改良版のμA709が発表され，さらに1967年には現在でもよく知られている内部位相補償型のμA741が発表されています．

OPアンプ(演算増幅器)はもともと，アナログ計算機において加減算回路，積分回路，微分回路などのアナログ機能回路を構成するために必要な高利得アンプとして開発されたものです．理想OPアンプとμA741の基本特性を比較すると，**表1**に示すようにスルーレートとバンド幅以外は，実用上ほぼ支障のない水準にあることがわかります．

スルーレートとバンド幅が狭いのは，内部で使用されているラテラル(横方向)PNPトランジスタのしゃ断周波数が低いことに起因しています．これは，通常のバイポーラICプロセスでは，**図2**に示すように，マスク枚数を少なくしてスループットと歩留まりの向上を図る目的で横方向に電流が流れるラテラルPNPトランジスタが使用されているからです．

汎用OPアンプICの場合は40V程度のコレクタ-エミッタ間耐圧が要求されるため，ラテラルPNPトランジスタの最小ベース幅は8μm程度必要となり，多数キャリアであるホールのベース走行時間$\tau_f$は下式に示すように32nsくらいになります．

$$\tau_f = \frac{W_b^2}{2D_p} = \frac{8(\mu m)^2}{2\times 10(cm^2/s)} = 32ns$$

$W_b$ ：ベース幅
$D_p$ ：ベース領域におけるホールの実効的な拡散定数

したがって，PNPトランジスタのしゃ

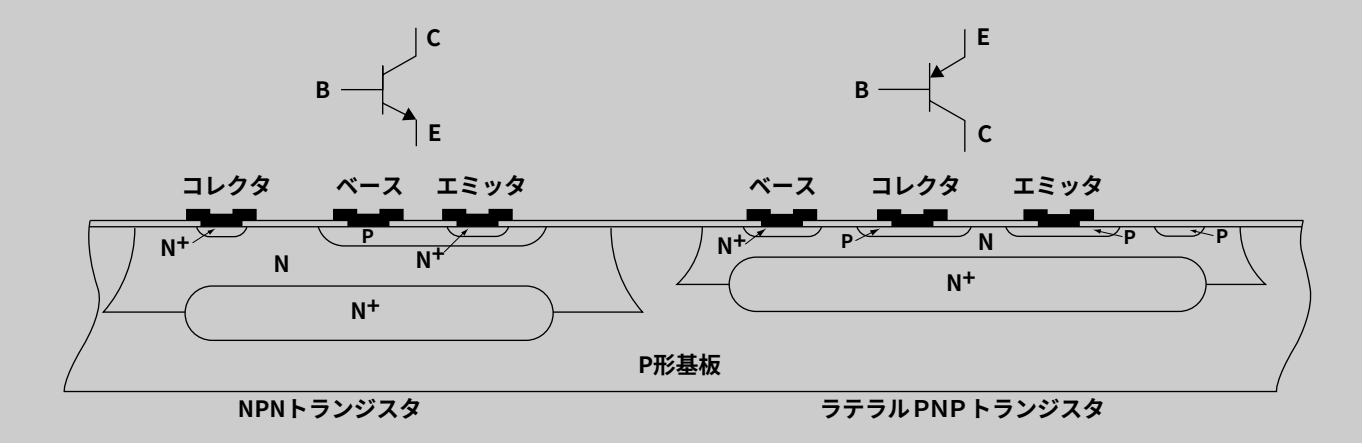
〔表1〕理想OPアンプとμA741の特性比較

| パラメータ | | 理想OPアンプ | μA741 |
|---|---|---|---|
| オープン・ループDCゲイン | $A_O$ | 無限 | 120dB |
| 入力インピーダンス | $R_{in}$ | 無限 | 2MΩ |
| 出力インピーダンス | $R_{out}$ | 0 | 75Ω |
| スルーレート | $SR$ | 無限 | 0.5V/μs |
| バンド幅($A_O$=0dB) | $BW$ | 無限 | 1MHz |

〔表2〕NPN，PNPトランジスタの代表的な特性

| パラメータ | | NPN | ラテラルPNP |
|---|---|---|---|
| 電流増幅率 | $h_{FE}$ | 200 | 50 |
| しゃ断周波数 | $f_t$ | 500MHz | 5MHz |
| アーリ電圧 | $V_A$ | 130V | 50V |
| 降伏電圧 | $BV_{CBO}$ | 90V | 90V |
| コレクタ接合容量 | $C_{JC}$ | 0.3pF | 1pF |
| サブストレート接合容量 | $C_{JS}$ | 3pF | 3pF |
| ベース拡がり抵抗 | $R_b$ | 200Ω | 300Ω |

（コレクタ-エミッタ間耐圧40Vのバイポーラ ICプロセスの例）




〔図2〕バイポーラICプロセスの断面