

完全GUI環境を実現したザイリンクスの新しいIFPGA設計ツール

XACTstep 6.0のデザイン環境と FPGA開発手順

・富田かおり・

XACTstep 6.0は回路図入力、論理記述入力などから出力されるネットリストをザイリンクス社のFPGA(フィールド・プログラマブル・ゲートアレイ)あるいはEPLD(イレーザブル・プログラマブル・ロジック・デバイス)のコンフィグレーション・データに変換する部分をサポートするソフトウェアです。

XACTstep 6.0の概要

XACTstep 6.0は以下の六つのツールから構成されます。

- ・デザイン・マネージャ
- ・フロー・エンジン
- ・フロア・プランナ
- ・タイミング・アナライザ
- ・ハードウェア・デバッグ

・PROMフォーマッタ

XACTstep 6.0でサポートされる予定のデバイスと動作環境は以下の通りです。サポートされるデバイスはFPGAのXC2000, XC3000A, XC3100A, XC4000, XC5000ファミリとEPLDのXC7000ファミリです。動作環境はWindowsでHPやSUNなどのワークステーション版も予定されています。

XACTstep 6.0のツール群

それではXACTstep 6.0の六つのツールについて解説します。

デザイン・マネージャ

インストールが終了すると、図1に示すようにXACTstep 6.0グループ・アイコン

内にデザイン・マネージャのアイコンが作成されます。

作業を始める場合、まずデザイン・マネージャを起動します。

デザイン・マネージャで使用する各ツールは図2に示すデザイン・マネージャ・ウィンドウのToolsフィールドにあるアイコンをクリックすることで起動できます。

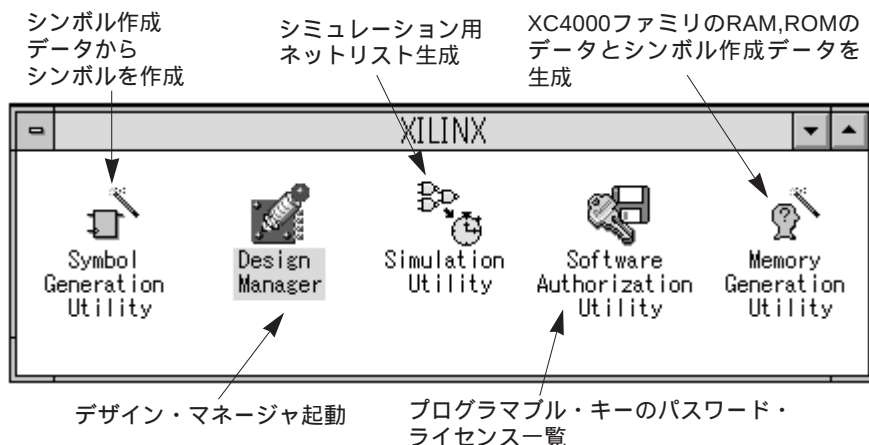
設計をスタートするには、まずプロジェクト設定のコマンドを実行し、ワーク・ディレクトリをプロジェクトとして登録することで、繰り返し設計やデバイスのリターゲット設計の場合の設計バージョンを管理できます。

また、LCA(ロジック・セル・アレイ)にロジックを分割/配置/配線する際の環境設定が簡単に行え、あらかじめ任意の設定でテンプレート・ファイルを作成して使用することもできます。

テンプレート・ファイルは、分割/配置/配線に関するものとコンフィグレーション・データを作成する際のコンフィグレーションに関するものの二つがあり、どちらのテンプレート・ファイルもウィンドウで簡単に作成できます。

フロー・エンジン

図3がフロー・エンジンの画面です。開発フローがわかりやすいようにインジケータ付きのグラフィック表示になっています。環境設定を行うことで、グラフィ



〔図1〕XILINXグループ・アイコンとツール群

ック表示の部分をフラッシュさせて開発フローの実行経過を視覚的に見ることができます。

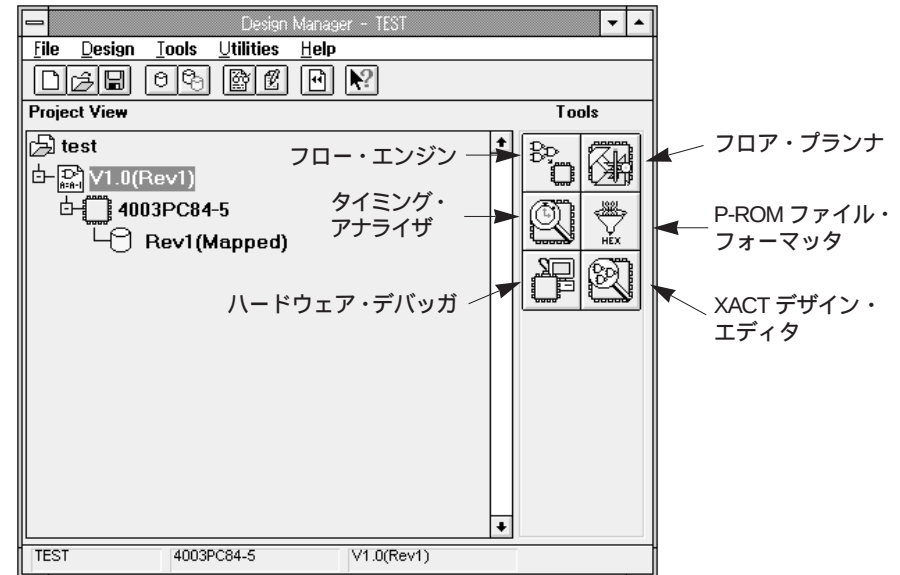
フロー・エンジンは、回路図入力あるいは論理入力で作成したネットリスト・フォーマットから、LCAに分割/配置/配線されたあとのLCAファイルやBitstreamで作られたコンフィグレーション・データのBITファイル、そしてタイミング情報を作成します。

図3に示すようにStopAfterで選択することによって開発フローを途中で止めることができます。たとえば、Routeを選択するとBitstreamの前にSTOPマークが表示され、RUNをクリックすると配線が完了した時点で停止します。ただし、開発フローの実行中にエラーが発生したときにも途中で停止します。

このほか配置/配線プログラムには希望タイミングをタイム・スペック・シンボルやオプションで設定できるXACTパフォーマンス機能がサポートされています。

フロア・プランナ

回路設計後のロジックからLCAへの分



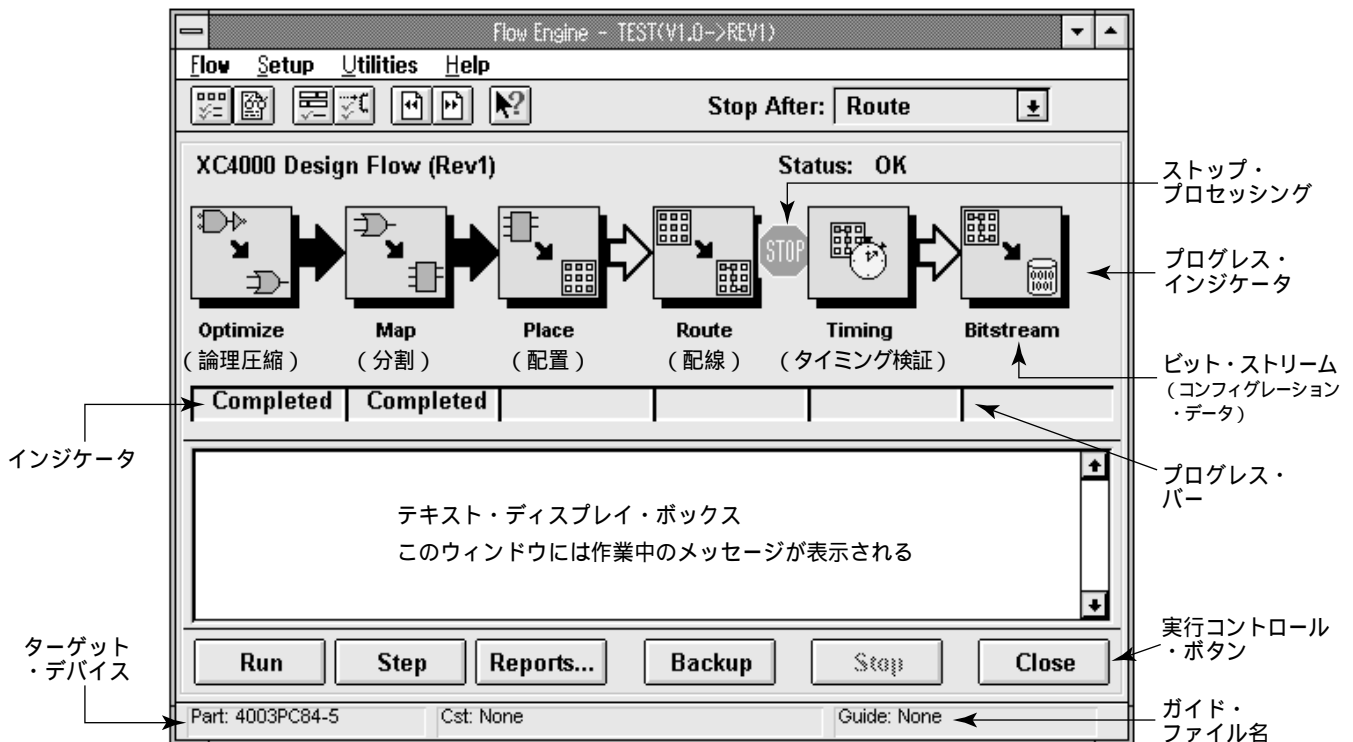
〔図2〕デザイン・マネージャ・ウィンドウ

割/配置作業のすべてをフロー・エンジンに任せることもできますが、分割/配置に対してユーザーのフロア・プランを反映させたいときにフロア・プランナを使用します。

図4にフロア・プランナの画面を示します。左のデザイン・ウィンドウにはデザ

インの階層構造がグラフィック表示され、右のフロア・プラン・ウィンドウにはデバイス内部の配置図が表示されています。

フロア・プランナは配置/配線の前後に使用し、高速なタイミングが要求されるロジックや領域をグループ化しておくことで、他の関係のないロジックと分けて



〔図3〕フロー・エンジン