

パソコン用VHDLシミュレータの登場

富田 幹貴

Windows 95が昨年発売され、今までワークステーションでなければできなかったようなことが、目の前にあるパソコンで簡単にできるようになりました。

いろいろな業務がパソコンでできるようになり、それとともなって関連するソフトウェア、ハードウェアとも価格・品質ともある程度の基準と言えるものが確立しました。EDAの分野も例外ではなく、パソコンのCPUパワー、OSの能力などの環境が整い、そのような基準化の動きが始まっています。米国では、いくつかのEDAツールが\$1,000前後の価格で標準を目指しています。

今回紹介する米国Accolade Design Automation社が開発したAccolade VHDLは、このような標準をめざすVHDLシミュレータです。

HDLシミュレータの役割

HDLシミュレータは、HDL設計において必要不可欠なツールです。HDL記述はテキスト・エディタさえあれば可能です。

テキスト・エディタを用いて機能/動作/構造記述と、記述を確認するためのテスト・ベンチを作成します。そして記述したHDLが設計の仕様を満たしているかどうかをシミュレータで検証するわけですが、一度でパスすることはまれなので、HDL記述を変更・修正してシミュレーシ

ョンするという作業を根気よく繰り返します。

遅延が比較的容易に計算できる中規模なPLDであれば、ここでシミュレータの仕事が終わらせることもできますが、大規模なPLDやFPGA/ASICではターゲット・デバイスにマッピングした後のタイミング・シミュレーション(ゲート・レベル・シミュレーション)を行うことが不可欠です。

その際、各マッピング・ツールにより生成される遅延情報を含んだVHDLやVerilog-HDLのネットリストを用いて先に作成したテスト・ベンチを利用してシミュレータで再度シミュレーションを行います。

このようにHDLシミュレータは、設計の初期段階から実デバイスの遅延を考慮したシミュレーションまで多岐に渡って活躍する重要なツールです。

Accolade VHDLの特徴

HDLの事実上の標準はVHDLとVerilog-HDLだと言ってもさしつかえないでしょう。

両方とも名前は非常によく知られていますが、なかなか導入に踏み込めないという話をよく耳にします。導入できない理由はさまざまだと思いますが、ツール

の値段的な面で容易に導入できないという例も多いかもしれません。

そして、もう一つの理由は「ツールやHDLを習得する時間がない」、あるいは別の言い方をすると、「これ以上仕事を増やしたくない」ということではないかと思えます。

Accolade VHDLは使いやすいユーザー・インターフェースを備えています。特に階層設計においてはVHDLのソース・ファイルを登録するだけで階層構造を自動的に認識し、最下位モジュールから自動的にコンパイルを行います。

Accolade VHDLには、パーソナル版とプロフェッショナル版の2種類があります。両者はサポートしている機能に若干の差があるので、その違いを表1に示します。今回はこの2種類のうち、パーソナル版について紹介します。

付属CD-ROMに収録のバージョン

付属CD-ROMに収録してあるAccolade VHDL規模限定版の仕様は以下に示す通りです。

- ・モジュールは5個まで
 - ・各ソース・ファイルは70行まで(コメントは除く)
 - ・一つの信号に対して100イベントまでのシミュレーションが可能
- また、システム条件は、

- ・OS Windows 3.1 / Windows95 / Windows NT 3.51
- ・CPU 486またはPentium
- ・RAM容量 8Mバイト以上 (推奨16Mバイト以上)
- ・ディスク容量 10Mバイト
- ・CD-ROMドライブとマウス

なお、このバージョンは最終ベータ版を元にしてはいますが、出荷バージョンを元にしたバグの少ないそして制限の少ない、たとえばもっとイベント数の多い、バージョンが予定されています。これは、Accolade社のホーム・ページからダウンロードできるはずですが、

URL: <http://www.acc-eda.com>

インストール時の注意

インストールの手順は「付属CD-ROMの使い方」を参照してください。

Windows 3.1で使用するときに限り、Accolade VHDLをインストールする前に付属CD-ROMに収録してあるOLE32sをセットアップする必要があります。かならず「付属CD-ROMの使い方」を参照してください。

Accolade VHDLの操作方法

これから実際にAccolade VHDLを使用

〔表1〕二つのAccolade VHDL の相違点

機能	パーソナル版	プロフェッショナル版
自動階層構築・表示機能		
波形表示機能		
VHDLテキスト・エディタ		
ソース・コード・デバッガ	—	
IEEE 1076-1987		
IEEE 1076-1993	—	
IEEE 1164 (std_logic)		
IEEE 1076.3 (numeric_std)		
IEEE 1076.4 (VITAL)	—	



〔図1〕 Accolade VHDL のツール・バー

し8ビット・シフトレジスタの設計と簡単なテスト・ベンチを作成します。

Accolade VHDLでは、使用頻度の高いコマンドが図1のようにツール・バーに登録されています。

Accolade VHDLの設定とデザインの入力
 (1) 起動する前に、任意のドライブに作業用のディレクトリ(フォルダ)を作成してください。なお、ここではcドライブにtestという作業用のディレクトリを作成したという前提で次に進みます。

(2) Accolade VHDLプログラム・グループ内の"Accolade VHDL Demo"をクリ

ックします。

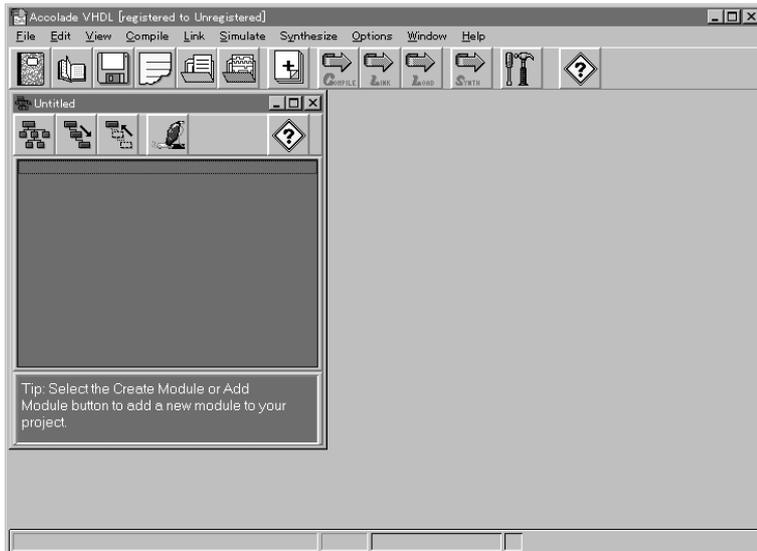
(3) ツール・バーの一番左側のアイコン(ノート)をクリックします。または、Fileコマンド内の"New Project"をクリックします。すると図2の画面が表示されます。

(4) まだソース・ファイルは記述していませんが、はじめにプロジェクトをセーブします。Fileコマンド内の"Save Project As..."をクリックします。するとダイアログ・ボックスが表示されるので、作業用のドライブとディレクトリ(c:\test)を選択したのちにshifter.accと入力してOKボタンを押します。

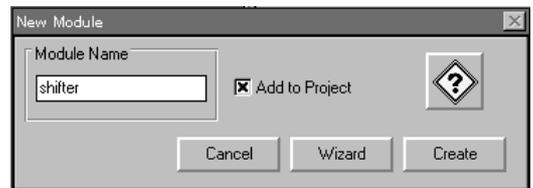
(5) これからシフトレジスタのVHDLソース・ファイルを記述します。

ツール・バーの左から4番目のボタン(レポート用紙の角)をクリックします。または、Fileコマンド内の"New Module..."をクリックします。すると図3のダイアログ・ボックスが表示されるので、"module name"部にshifterと入力し、下部のWizardボタンを押して次に進みます。

(6) New Entity Wizardダイアログ・ボック



〔図2〕 Accolade VHDL の初期画面



〔図3〕 入力するモジュールの登録