

# 第4回『デザインウェーブ技術研究会』報告

## デザインウェーブ企画室

第4回『デザインウェーブ技術研究会』が1月22日、小社 세미나・ルームで開催されました。

今回のテーマは『HDLによる論理LSIの開発環境』でした。表1に発表者と発表タイトルを示します。

### 基調発表

今回の基調発表は設計コンサルタントの鳥海佳孝氏(写真1)で、発表は「パーソナル設計環境構築のすすめ」でした。

メーカーから独立して個人でHDLによる開発を主流とする設計コンサルティングを行うにあたり、自宅の開発環境の構築過程を解説していただきました。

また、

パソコン版EDAツールの普及と低価格化

パソコンおよびメモリ、周辺機器の高性能・低価格化

インターネットの急速な普及などにより、個人でも開発環境を整備すれば自宅でのLSI開発も可能な時代になったことを示されました(図1)。

つぎに、各種パソコン用EDAツールを用いてLSIを設計した例を挙げていただきました。

最後に、パーソナルEDAツールによるLSIの開発を行ううえで、パソコンは

CPUより、むしろメモリ(少なくとも64Mバイト以上)を多く搭載したほうが効率がよいこと、スキャナ、プリンタなどは解像度のよいものを使うこと、電源は一般家庭の100V、30Aでは不足してしまうことなど、発表者の経験に基づいて、具体的に開発に必要な機器の仕様を示していただきました。

### 一般発表

第1発表

第1発表は(有)インターリンクの富田幹貴氏(写真2)による、「低価格論理合成ツールによる32ビット加算器の設計例」でした。

Altera社と小社の共催で開催されたデザイン・コンテストの課題である、32ビット加算器の設計を行った結果の報告がありました。

VHDLによりさまざまな記述を行って



写真1 鳥海佳孝氏

表1 第4回『デザインウェーブ技術研究会』次第

基調発表	パーソナル設計環境構築のすすめ 設計コンサルタント 鳥海 佳孝氏
第1発表	低価格論理合成ツールによる 32ビット加算器の設計例 有限会社インターリンク 富田 幹貴氏
第2発表	パソコン用論理合成ツールによる 回路設計手順 株式会社アルティマ 技術部 応用技術3課 佐藤 尚績氏
第3発表	PARTHENONを用いたFPGA設計 と開発環境について 豊田工業高等専門学校 情報工学科 助教授 仲野 巧氏
第4発表	システム機器開発者からみたHDL の活用方法 システムエンジニア 坂本 慎一郎氏

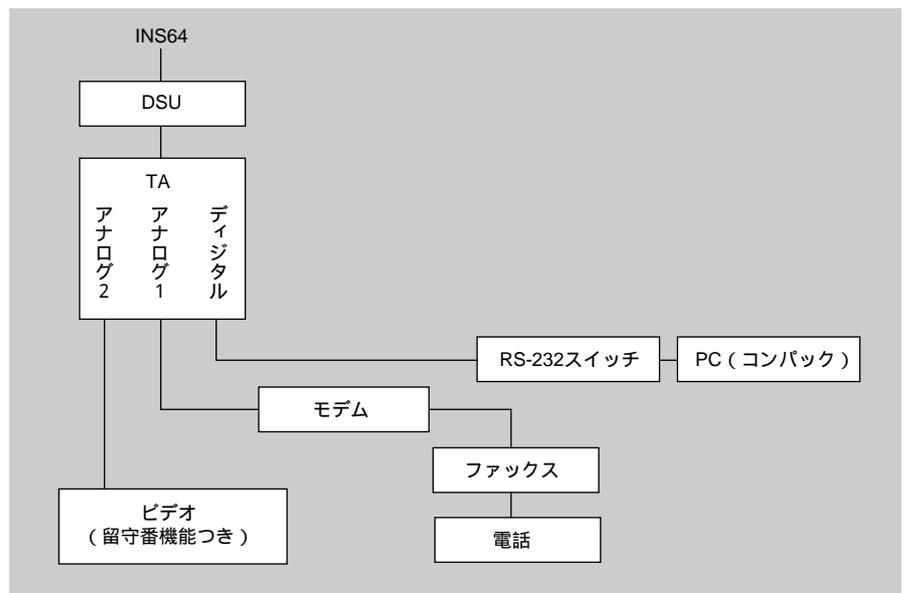


図1 パーソナル設計環境構築の例



写真2 富田幹貴氏

設計をした結果、設計者自身が詳細部分まで設計するより、むしろ論理合成ツール側にまかせたほうがもっとも速く動作するICができたことを発表していただきました。

また、安価なパソコン用EDAツールでも実設計上では問題なく利用できることも発表していただきました。

#### 第2発表

第2発表は(株)アルティマの佐藤尚績氏(写真3)による「パソコン用論理合成ツールによる回路設計手順」でした。

Pentium 90MHz、64Mバイトのメモリ搭載のパソコンでEDAツールを用いて2,000ゲート・クラスのFPGAを開発したときの手順を解説していただきました。

VHDLで記述し、シミュレーションを行った後、論理合成を行い、FPGAにマッピングする過程を解説していただきました。

HDLによる設計では、記述のしかたにより論理合成後に性能や配線効率が大きく影響を与えること、EDAツールによる配置・配線後には必ずバック・アノテーションを行うことを発表していただきました。

#### 第3発表

第3発表は豊田高専の仲野巧氏(写真4)による「PARTHENONを用いたFPGA



写真3 佐藤尚績氏

設計と開発環境について」でした。

PARTHENONの持っている機能を有効に活用するために各種コマンドを自作しCPU設計の教育に利用していることを紹介していただきました。

さらに、Altera社、Xilinx社のFPGAに対応するライブラリを自作し、容易にFPGAに展開できるようにしたことも解説していただきました。

最後に、学校教育において、学生が設計したCPUを簡単にFPGAに展開できる環境を整備すること、またネットワークを整備し、エンジニアが活発な技術討論ができる環境を充実していきたいことを発表していただきました。

#### 第4発表

第4発表はシステム・エンジニアの坂本慎一郎氏(写真5)による「システム機器開発者からみたHDLの活用法」でした。

HDLによる開発は単にICの設計のみ用いるのではなく、むしろ、“システム”を開発するときの仕様の設計にも利用しなければならないことを発表していただきました。

仕様の段階で記述言語により設計し、シミュレーションを行うことでよい製品が作れることを解説していただきました。

記述言語はその場に合った最適なものを利用すること、モデルの作成はシステムをいざばんよく知っている設計者みず



写真4 仲野 巧氏



写真5 坂本慎一郎氏

からが行うこと、ツールに凝るより最終目的である製品そのものに注力しなければならないことを発表していただきました。

#### おわりに

今までワークステーション上でしか動作しなかった論理合成ツールも、最近ではパソコン上で動作する安価なものが普及し始めてきました。

パソコン版の論理合成ツールはワークステーション版に比べられるとハード、ソフトともにまだまだ不満な点もありますが、環境を充実することにより、実用上問題なく活用できる時代になったことを感じました。

今回の研究会の予稿集の内容は付録のCD-ROMに収録してありますのでご参照ください。