

特集

設計者のための論理合成 — その過去・現在・未来

導入のための基礎/FPGAでの活用/システム・オン・チップ時代への対応

ハードウェアをHDLで記述し、それを論理合成ツールに入力して回路を自動生成するという設計パラダイムは、ASIC開発では市民権を得た。というより、大規模な回路設計を効率的に行うには他の手法を考えにくい。ASIC開発だけではない。PLD/FPGAの世界でも、数万ゲート規模以上のものが普及し、「HDL+論理合成」が基本開発環境になってきた。論理合成は、多くのハードウェア設計者の基本ツールとなっている。しかし、論理合成はまだ発展期であり、ハードウェア設計者の理想的な環境とはなっていない。現状では、論理合成ツールを使いこなすノウハウが必要とされ、敷居は低くない。

特集の前半は入門編で、論理合成導入時に戸惑わないための基礎知識と、身近なPLD/FPGAでの論理合成活用ノウハウを取り上げる。後半は、論理合成ツールの最前線的话题を紹介する。システム・オン・チップに対応して、論理合成ツールも世代交代が起こりつつある。（編集部）

CONTENTS

- 第1章 体験的「HDL+論理合成」パラダイム・シフト論 石井健裕/ 28
- 第2章 論理合成パラダイム・シフトへの異論 畔津明仁/ 36
- 第3章 大規模PLD/FPGA デバイスの設計手法 Tom Hill/ 41
- 第4章 システム・オン・チップのための論理合成手法 Thomas L. Anderson/ 59
- 第5章 変貌する合成技術、フロアプランと融合へ 編集部/ 68