

—技術者不足の時代を乗り切るための処方せん

設計再利用のインフラとなる 高位合成手法を提案(前編)

Daniel D. Gajski/Viraphol Chaikul/Allen C. H. Wu

設計再利用の要求が高まっている。設計対象が複雑になる一方で、設計技術者の数はそれほど増えていない。今後、設計技術者の不足が深刻な問題となることはまちがいない。ただし、設計再利用のための環境をどのように構築すればよいか、という課題に対する解答はまだ見えていない。とくに、コアやメガセルと呼ばれる大規模回路ブロックの再利用がなかなか進んでいない。ここでは、コアの再利用を前提として考案された「Pセントリック設計手法」と、そのための回路合成ツールを、今号と次号の2回に分けて解説する。既存の論理合成ツールやビヘイビア合成ツールがコアの再利用を考慮して開発されていない点に問題がある、と筆者は主張する。(編集部)

1.はじめに

半導体技術の進歩により、今日の設計技術者は数百万トランジスタのチップを開発することが可能になっている。今後も技術革新は続き、さらに集積される回路の規模は増大していく。やがて、大規模なシステムを1個のシリコン・チップの上に構築できるようになるだろう。

また同時に、市場競争が激化して、一つの製品の寿命(製品サイクル)が1年を切るようになってきている。そのため、設計サイクルもまた、短く設定することが求められている。そのうえ、最近では開発する新製品の数が増加する一方で、設計技術者の数はそれほど増えていない。機器メーカーはこのような環境に順応していかなければならない。

こうした問題に対する解決策は、昔も今も変わらない。すなわち、設計の抽象度を引き上げて、システム・オン・シリコンの設計や検証の過程で設計者が扱うオブジェクトの数を減らしていく以外に解決策はない。

設計の抽象度を引き上げるには、設計プロセスのあらゆる面、すなわち、

- 設計仕様とアルゴリズム
- 設計記述とアーキテクチャ
- コンポーネントとライブラリ
- テストと検証

に配慮する必要がある。また、抽象度の高い設計への移行に際して、業界全体が設計言語やモデル、アーキテクチャ、インターフェース、プロトコル、そのほかの抽象的な概念の標準化を進める必要がある。

2.背景となるビジネス動向

設計サイクルの短縮や世界的な設計者の不足が半導体を取り巻く業界に影響を与え、さらに設計プロセスや企業戦略をも変え始めている。

機器メーカーは、ある特定のアプリケーションに特化した、とても優秀な人材をそろえている。彼らは機器を短期間で設計・製造することに関心がある。しかし、必ずしもすべての設計業務を社内で抱え込むべきだとは考えていない。一方、半導体メーカーは、より多くの顧客を取り込むために、チップの製造能力を拡大することに努めている。

こうした背景から、機器メーカーと半導体メーカーは、システム・オン・シリコンの設計に大規模なメガセルやIPコアを利用

できないかと考えている。

●社内外からのコア調達が必要に

米国にはソフト・コアやハード・コアの開発・販売を行う数百社の企業がある。ソフト・コアとは合成可能なハイレベルの記述で、製造技術や製造会社に依存しない。対照的に、ハード・コアは製造技術や製造会社に依存するものの、性能に関する特性が保証されている。ソフト・コアの場合、製造時に性能要求が満足されない可能性がある。反面、ソフト・コアには、ある製造技術(や製造手法)から別の製造技術へ移行しやすいといった利点がある。

日本では、現在、各メーカーの機器設計グループはおもに社内の回路設計者が開発した回路ブロック(コア)を利用している(図1(a))。こうした回路ブロックはハード・コアである場合が多いようだ。ときには、機器設計グループが外部の企業に回路ブロックの開発を委託する場合もある。

世界の競合メーカーを相手に優位に、そして効率よく戦うために、設計サイクルの短縮と設計生産性の向上が求められている。そのために、

- 既存のコア(設計資産)を最大限に活用する
- 社内のほかの設計グループや外部のIPベンダからコアを調達する

といった取り組みを推し進めていく必要がある(図1(b))。

こうしたコア・ベースの(コアの再利用を前提とした)設計環境を採用することによって、機器設計グループは短期間に設計を完了したり、新しいコアを開発で

きるようになる。

●設計現場の役割が二つに分化

図1(b)のようなコア・ベースの設計手法が成功するかどうかは、以下のキー・プレーヤーの連携にかかっている。すなわち、

●**コア・プロバイダ**(コアを開発・供給する側)

●**システム・インテグレータ**(コアを統合して、システム・オン・シリコンを開発する側)

である(図2)。

コア・プロバイダの役割は、コアの開発、保守、サポートに加えて、コアの流通管理を行うことである。一方、システム・インテグレータは、仕様の記述、技術調査、コアのインプリメンテーションを担当する。

●供給側でコア流通を管理

コア・プロバイダ側には、コアの開発に際して、以下のような解決すべき課題がある。すなわち、

●**業界標準のプロセッサやプロトコル、符号化/復号化の標準規格、頻繁に使われるマルチメディア関係のアルゴリズムなど、再利用性が高いとみられるコアを明確にすること**

●**それぞれのマーケット・セグメントに幅広く対応できるように、適切にパラメータ化されたコアを開発すること**

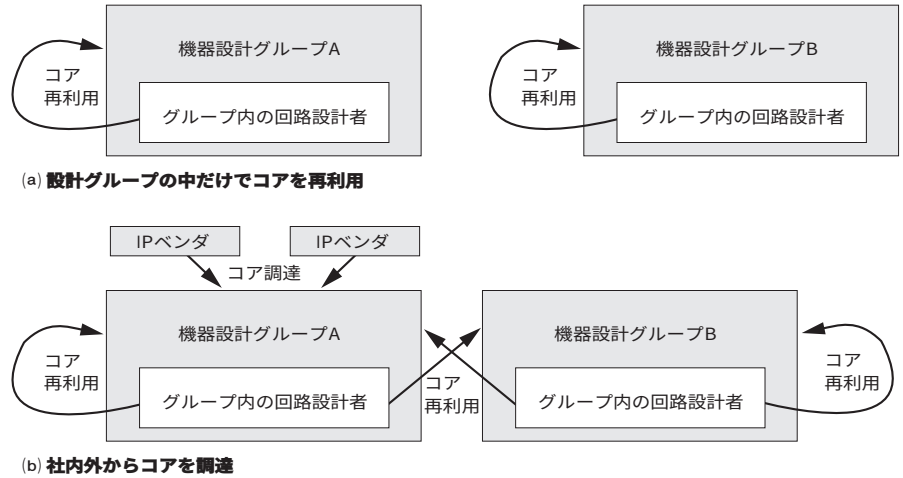
●**コア本体だけでなく、コアを利用しやすくする適切なインターフェースとドキュメントをいっしょに提供すること**

●**標準的な設計フローのなかに簡単に取り込めるコアの再利用の手法(いわゆるIP コアのプラグ・アンド・プレイ)を開発すること**

●**適切なコアの流通モデルや利用モデルを考案すること**

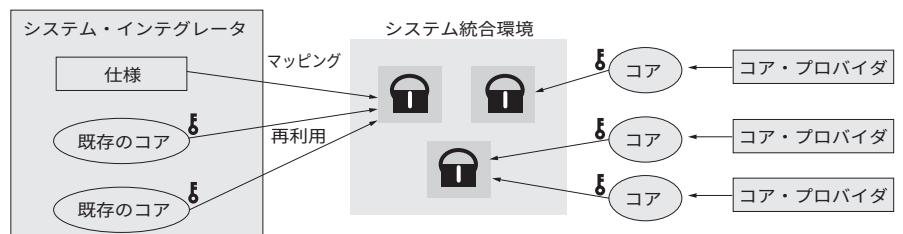
である。

コアをサポートするには、機能や電気的特性、物理的特性、タイミング特性といった各種パラメータの規定、それらの特性の検証、ほかのツールやライブラリ、設計者がよく参照するユーティリティの供給が必要になる。つまりコア・プロバ



(図1) コア流通のモデル

現在、機器メーカーの設計グループは、(a)のようにおもに社内の回路設計者が開発したコアを利用している。しかし、世界の競争メーカーを相手に優位に、そして効率よく戦うために、設計サイクルの短縮と設計生産性の向上が求められる。そのために、既存のコアを最大限に活用したり、(b)のように社内のほかの設計グループや外部のIP プロバイダからコアを調達していく必要がある。



(図2) コア・ベースの設計手法を利用したシステム・オン・シリコンの開発

コア・ベースの設計手法が成功するかどうかは、コア・プロバイダとシステム・インテグレータの連携にかかっている。コア・プロバイダは、コアの開発、保守、サポート、コアの流通管理を担当する。システム・インテグレータは、仕様の決定、調査、コアのインプリメンテーションを担当する。

イダは、検証やシミュレーション、テストの工程で、システム・オン・シリコンのデザインのなかに簡単に取り込めるコアのモデルを開発していかなければならない。さらに、コアとその周辺回路の間のインターフェースを用意したり、プロセッサ・コア向けのソフトウェア開発環境なども供給していかなければならない。

また、コアの保守には、機能や特性のアップグレードや、異なる製造技術への移植(テクノロジー・マイグレーション)なども含まれる。

コアの流通管理業務としては、コアの普及推進活動、会計管理、コア・ユーザに対する再利用技術のトレーニング(コアごとのトレーニングや応用分野ごとのトレーニング)などがある。さらに、外部のサード・パーティからIP コアを調達する

場合、流通管理業務の担当者がユーザとサード・パーティの間に立って、知的財産権やライセンス、ロイヤリティといった問題を仲介してやる必要がある。

●調達側は設計インフラ整備を

システム・インテグレータ側は、コアを利用するにあたって、仕様決め、技術調査、再利用、検証の工程をサポートするインフラストラクチャや設計環境を整備する必要がある。

ここで必要不可欠となる作業は、

- 仕様の記述**
- 設計上の課題の調査**
- 社内の回路設計部門や外部のIPベンダから調達したコアの評価**
- 回路合成**
- 検証とテスト**