

ウェアラブルPCを実現した ベアチップ実装技術とビルドアップ基板の全貌

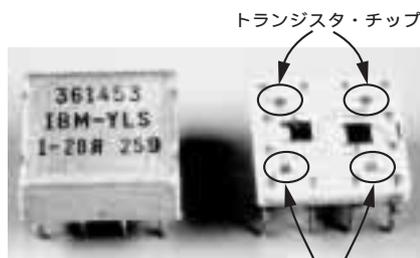
塚田 裕

「次世代携帯機器開発のヒント」と題したシリーズの第3回は、実装技術の最新動向に焦点をあてる。家庭用ビデオ・カメラやPCカードなどへの採用が進んでいるベアチップ実装とビルドアップ基板を取り上げる。ここではフリップチップ実装技術やビルドアップ基板の開発をリードしてきた筆者が、これらの技術の基本原則と、利用上の注意事項などを解説する。エレクトロニクスの実装技術はいくつかの部品を組み合わせる「アセンブリの時代」から、接合・接着で工程が完了する「プロセスの時代」に移っていくと、筆者は語る。

(編集部)

1. 大型汎用機から ウェアラブルPCへ

トランジスタが発明されてから50年。今日では1チップに数百万個のトランジスタを集積して使用されるようになった。



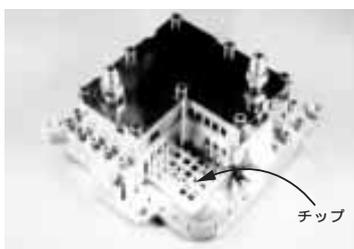
【写真1】SLTモジュール

12.7mm角のPGA (pin grid array)。セラミック基板の表面に4個のトランジスタ・チップとレーザ・トリミングした抵抗器が見える。トランジスタをほかの回路部品といっしょにセラミック基板に搭載しただけなので、ハイブリッドICと呼ばれた。

LSIの実装手法も大きく変化した。次世代携帯機器の実装技術を解説する導入として、まず高密度実装技術の歴史を簡単に紹介する。今でこそ家庭用ビデオ・カメラや携帯電話、ノート・パソコンなど、広く利用されている高密度実装技術だが、もともとは汎用大型コンピュータ(メインフレーム)の要素技術として誕生した。

60年代、フリップチップ登場

まず、1964年に発表された商業用の汎用大型コンピュータの草分けである米国IBM社の「システム/360」は、写真1に示すICモジュールを使用していた。このモジュールはSLT (Solid Logic Technology) と呼ばれ、わずか0.7mm角の4個の半導体チップを、フリップチップ接合によって12.7mm角のセラミック基板に実装していた¹⁾。チップの機能面を上に向けて基板に取り付ける、いわゆるワイヤボン



【写真2】TCMモジュール

写真では内部が見えるように、モジュールの1/4をカットしている。基板には多数のチップ(7.5mm角、高速バイポーラ技術)が搭載されており、断面部分にはピストンと冷却水の通る間隙が見える。最新のTCMモジュールでは、1個あたりの発熱量が2.5kWにも達する。

実装方式ではなく、チップをひっくり返し(これを「フリップする」と言う)、機能面を下にして取り付けるフリップチップ実装方式である。写真1の右側のモジュールの四すみにある小さな四角(それぞれ3本の配線が出ている)が、1トランジスタを内蔵するチップである。

このフリップチップ実装方式は汎用大型コンピュータとともに進化し、1980年に発表されたIBM社の「システム/3081」のマルチチップ・モジュールTCM (Thermal Conduction Module) の実用化で頂点を迎えた。写真2は、90mm角、35層のセラミック基板に最大131個のチップをフリップチップ実装方式で取り付けられたTCMモジュールである。チップからの発熱は、チップ背面に接触したアルミニウム・ピストンに伝わり、最終的にシステムの冷却水に放熱している。



【写真3】QFP

チップをリードフレームに接着してワイヤボンドで接続した後、かたい樹脂でモールドする。搭載する基板との熱膨張係数の差が大きいが、基板との寸法変化を金属のリード部分で吸収している。

70年代後半、樹脂封止が普及

一方、低コストの実装方式として、1970年代後半から広く使われ始めたのが、**プラスチック・モールド・パッケージ**である。

今日では、写真3のように、4方向に金属のリードがでるQFP(quad flat package)が一般的である。チップとリードフレームの間は金線を使用したワイヤボンデで接続されている。プリント基板に接触するリード部分を残して、かたいプラスチックでモールドされている。この方式はメモリ・カードやパソコンなどのアプリケーションで利用されており、今日においても代表的な低コストの実装技術である。

90年代、ベアチップ実装へ

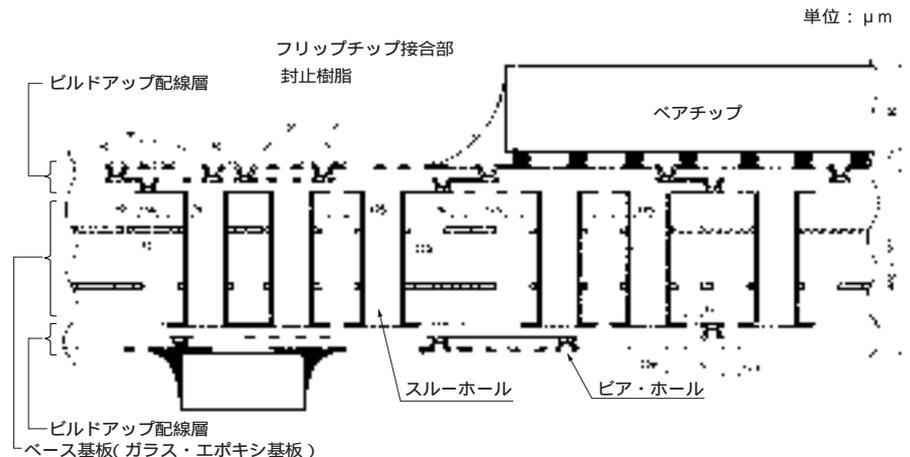
今日の高性能な半導体チップの実装に対する要求には、以下のものがある。

- 数百MHzを越すクロックで動作すること
- 1,000を越す入出力端子を備えること
- 数百のドライバの同時スイッチングが可能であること
- 数十Wの発熱量を放散すること
- 小型化、軽量化が進む市場を支えられるように、低コストで製品に適用できること

こうした数多くの要求に応えるべく1991年に発表されたのが、フリップチップ接合を使ってプリント基板に直接、裸のチップ(ベアチップ)を搭載する**ベアチップ実装方式**である²⁾。

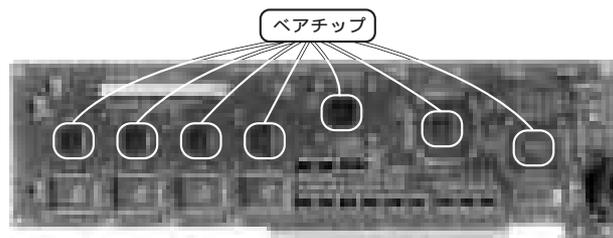
それまでのフリップチップ実装方式の基板には、接合部の寿命を確保するため、半導体チップと熱膨張係数の近いセラミック基板(アルミナが一般的)が使用されていた。これに対してプリント基板の熱膨張係数は、アルミナの約3倍と非常に大きい。そこで、チップと基板の間隙をエポキシ樹脂で封止することによって、熱膨張の問題を解消した。

また、ベアチップを搭載するための低コストの基板として**ビルドアップ基板**も開発された。これはベースとなるガラス・エポキシ基板に、導体層と絶縁層を交互



【図1】ベアチップ実装とビルドアップ基板

半導体チップ(ベアチップ)は、樹脂封止で保護されたフリップチップ接合によって、ビルドアップ基板に接続されている。半導体チップの電源線は、ビルドアップ基板の中心にあるベース基板の電源層に接続される。そのほかの信号線は高密度のビルドアップ配線層を使って結線される。チップの電源層と基板の電源層の距離は1mm以下。電源端子の数を多くすることによって、インダクタンスを小さくしている。



【写真4】2Dグラフィックス・カード

7個のベアチップを実装している。基板の表面層はメッシュのグラウンド層である。チップの端子ピッチをプリント基板の最適ピッチに合わせるため、チップの配線層を1層使用している。基板のサイズは8.8×29.2cm。写真では取り外してあるが、右側の3個のベアチップ上にはヒートシンクを装着する。

に積み上げて作るプリント基板である(詳細は後述する)。

図1に、ビルドアップ基板にベアチップを実装した場合の断面図を示した³⁾。現在では、セラミック基板と同じレベルの配線密度が、従来の1/2～1/3のコストで利用できるようになっている。

着実に実績を積む新方式

今後の半導体チップの実装方式は、ビルドアップ基板を使用したベアチップ実装が主流となるだろう。多数のチップを搭載しながら、アプリケーションに対していかに実装方法を最適化するかが課題となる。

次に、具体的な適用製品を紹介する。アダプタ・カードやPCカード、BGAな

どにビルドアップ基板とベアチップ実装技術が利用されている。

▶2Dグラフィックス・カード

写真4は、1994年に発表されたワークステーション用の2Dグラフィックス・カードである。7個のベアチップを実装している。75MHzのクロックで動作する128ビット・バスの高密度配線はビルドアップ配線層で行っている。写真では取り外してあるが、右側の3個のチップにはヒートシンクを装着する。プリント基板は8層で、そのうちの2層がビルドアップ配線層である。チップの入出力端子は最大376である。

▶モデムPCカード

写真5は、1995年に発表されたモデムPCカードである。3社の半導体メーカーが