

高性能LSI向け オンボード電源回路集

井倉将実

デジタル回路の電源は、かつては5V単一か、5Vと3.3Vの2電源程度ですむ場合が多かった。しかしLSIの低電圧化が進み、いまでは一つのプリント基板上で、5電源以上が必要になることさえ珍しくなくなった。特に2.5V以下で、大電流を供給できる電源回路が求められている。しかし、デジタル回路設計者が電源回路の設計技術を基礎から身につけるのは容易ではない。本稿では、最近の高性能LSIに適した電源回路を紹介する。
(編集部)

昨今のマイクロプロセッサやFPGAは、低電圧化が加速しています。すでに1.5V以下で動作するシステム設計を行う機会も出てきています。今後は、1.2V、1.0V、さらには0.8Vと、いっそう低電圧化が進むでしょう。0.8Vというと、TTLの“L”レベル電圧の最大値と同じぐらいですから、これが電源電圧と言われても、想像しにくい世界です。当然、電源回路をどのようにすればよいかと頭を悩ませるところです。

本稿では、低電圧駆動のFPGAに注目して、いくつかの電源回路を紹介します。

いま求められる 電源回路とは

図1は、筆者が設計した画像処理ボードのブロック図です。4個のFPGAは、米国Xilinx社のVirtex-IIファミリーのうち100万ゲート規模のものです。また、ボード全体の制御を行うマイクロプロセッサとして、日立製作所のSH-4を用いています。

●多くの電圧が必要になる

FPGAのコア電圧は1.5Vです。I/Oはバンクごとに設計でき、複数のインターフェースを用いることができます。ここでは、2.5V動作のDDR-SDRAMを接続しています。DDR SDRAMは、SSTL-IIインターフェースであり、リファレンス電圧となる1.25Vが必要になります。FPGA間はLVTTTLインターフェースで接続します。したがって、I/O電圧は、1.25V、2.5V、3.3Vの3種類が必要になります。

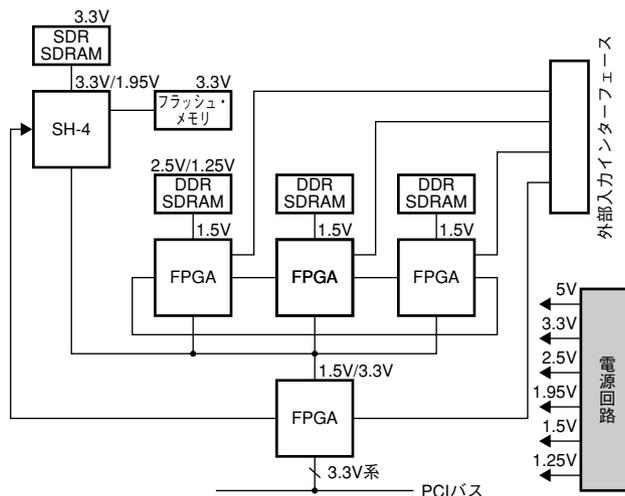
FPGA以外のLSIの動作電圧について見てみると、SH-4

プロセッサのコア電圧は1.95V、SH-4のローカル・メモリとして用いているSDRAMやフラッシュ・メモリの電源電圧は3.3Vです。ビデオ用D-Aコンバータ(SH-4内蔵)は5Vで使用します。

つまり、このボードは、5.0Vから1.25Vまで、表1に示す5種類の電圧が必要になります。

この例でまだ救われていることは、1.8Vを必要としないことです。設計時には、ほんとうは1.8Vのフラッシュ・メモリを使いたかったのですが、すでに電源部の設計で頭を悩ませていたので、3.3V品にしたくらいです(p.106のコラム「電源電圧を変えることはできるか」を参照)。

最新の低電圧動作のLSIを使おうとすると、複数の電源



〔図1〕 画像処理ボードのブロック図
4個のFPGA、SH-4マイクロプロセッサ、DDR SDRAMなどで構成される。5.0Vから1.25Vまで、5種類の電圧が必要。

〔表1〕 画像処理ボードに必要な電圧

電圧(V)	用途
5.0	主電源, ビデオ用D-Aコンバータの電源電圧
3.3	SH-4とVirtex-IIのI/O電圧, SDRAMなどの電源電圧
2.5	DDR SDRAMの電源電圧
1.95	SH-4のコア電圧
1.5	Virtex-IIのコア電圧
1.25	DDR SDRAM用リファレンス電圧

回路を搭載せざるをえないのが現状です。

●巨大化する電源部

ハードウェアの設計を行ってれば、だれでも簡単な電源回路くらいは設計したことがあると思います。しかしバツと頭に思い浮かぶような回路で5~6種類の電圧を作り出そうとしたら、どのくらいの回路規模になるのでしょうか。PCIショート・サイズの基板に実装できるでしょうか。プリント基板の電源層の層数を考えるだけでもたいへんなことになります。電源電圧が増えるということは、意外なほど「おそろしいこと」なのです。

実際に、5電源の回路をPCIショート・サイズの基板に載せることは難しく、結果的にPCIショート・サイズよりも2cm程度長くなりました。

これは、筆者がたまたま設計した特殊なシステムではありません。例えば、PC/AT用の最新のグラフィックス・ボードでも同様に5~6種類の電圧を使用しているものがあります。やはり実装面積が不足するようで、一般のAGPバス・カードよりも長めに作られています。プリント基板は電源層だけで4~6層も必要になります。

●大電流に対応する必要性

昨今の低電圧LSIを使う場合には、複数の電源電圧を用

意しなければならないだけでなく、大電流への対応が求められます。電流についても、図1の画像処理ボードを例に考えてみましょう。

200MHzで動作するSH-4プロセッサの場合、コア電圧は1.95Vで、消費電流は最大800mAです(古いデータシートでは1200mAだった)。この電流は、特別大きなものではありません。例えば米国AMD(Advanced Micro Devices)社の組み込み用プロセッサAu1500の場合、500MHz動作時の消費電流は、標準値で1Aです。

2.5V動作のDDR SDRAMでは、ランダム・アクセス時の消費電流が、標準値で270mAです(米国Winbond社のW942516AHの場合)。標準値しか規定されていないので、設計時には余裕が必要です。筆者はピーク時400mAぐらいと見込んでいます。8個では3.2Aにもなります。ただし、非アクセス時(CS*が“H”)の場合には1個当たり35mA程度、8個で280mAということになります。

FPGAの消費電流は、見積もりが困難です。実装する機能の回路構成や動作周波数によって、まったく変わってしまうからです。筆者の経験では、DDR SDRAMインターフェースとデジタル・フィルタ回路を実装し、200MHz駆動させたときのFPGA単体の消費電流は、実測値で800mA程度でした。これには外部LSIをいっさい接続せず、I/Oバッファのドライブをダミーで行っていた状態ですから、この2倍の1.6Aくらいは見込んでおく必要があるでしょう。4個のFPGA4個なら6.4Aの電源容量が必要になると考えられます。

大電流が必要なLSIを表2にまとめます。

大電流の電源回路には、さらなる要求があります。

DDR SDRAMは、アクセス時は約3.2Aですが、待機時

column

電源電圧を変えることはできるか

必要になる電圧の種類を減らすために、コア電圧1.95VのSH-4を1.8Vで動作させることはできないか、もしくは電源電圧1.8Vのフラッシュ・メモリを1.92Vで動作させられないか、と考えたことがあります。

フラッシュ・メモリは、データシートで規定される動作範囲を超えてしまうので、かりに動作しても実際に採用することはできません。しかしSH-4は推奨動作範囲に収まるので、実機で評価してみました。

結果として、133MHzと166MHzで動作させたときは、問題なく動作しました。しかし200MHzで動作させたときに、CPUが誤動作してしまいました。電源が原因なのかどうかまでは追求しませんでした。やはり規定の電圧で使うべきという結論に達しました。

なお、この問題と関係があるかどうか定かではありませんが、SH-4は、データシートのリビジョンによって電源電圧が変更されていた経緯があります。