

TSMCやIBM 社などの製造ラインを使い、 1/5～1/10の費用でLSIを試作



——複数ユーザが1枚のウェハに相乗りして試作コストを低減

森下弘章

ここでは、複数ユーザが1枚のウェハに相乗りしてLSI試作の費用を削減する「マルチプロジェクト・ウェハ方式」のLSI試作サービスについて紹介する。プロセス技術の微細化とともに、LSIの試作にかかる費用が高くなってきている。マルチプロジェクト・ウェハ方式では複数のユーザで費用を分担するため、量産試作の場合と比べて1/5～1/10の費用でLSIを試作できる。最近では台湾TSMCのミックスド・シグナル・プロセスや米国IBM社のSiGeバイポーラCMOSプロセスなどを利用してLSIを試作することも可能となってきた。(編集部)

「LSIの試作をもっと安価に、そしてもっと簡単にできたら…」と思っているLSI開発技術者の方は少なくないと思います。半導体プロセス技術の進歩とともに、LSIの開発費は高騰しており、LSI試作のしきいも高くなってきています。

しかし、「マルチプロジェクト・ウェハ方式」や「乗り合いバス方式」、「シャトル便」などと呼ばれるチップ試作サービスを利用すると、比較的安価にLSIを試作することができます。これは、複数のユーザが1枚のウェハに相乗りする方式で、従来から大学や企業の研究・開発のためのLSI試作によく利用されてきた方法です。デジタルLSIだけでなく、アナログLSIやミックスド・シグナルLSI、MEMS (micro electro mechanical system) デバイスなどの試作も行われています。最近ではLSIを開発しているファブレスのスタートアップ企業や中小企業だけでなく、大手半導

体メーカーが利用する例も増えています。

ここでは、こうしたマルチプロジェクト・ウェハ方式のチップ試作サービスの詳細について解説します。

●LSIの試作費用を1/5～1/10に

半導体プロセスの微細化はとどまるところを知りません。MOSトランジスタのゲート長は0.13 μ mから90nm、65nmへと移行しようとしています。一方、ウェハの口径は8インチから12インチへと移りつつあります。このため、LSIの製造に必要なマスクやウェハの費用が上昇しています。また、LSI製品の寿命がどんどん短くなっており、それに比例して、新たなLSIを開発する頻度も上がっています。

このように、トータルのLSI開発コストが上昇していることから、カスタムLSIの開発はファブレスのスタートアップ企業や機器メーカーのASICユーザなどにとっては、手の届かないところへ行ってしまったような気がしてしまいがちです。しかし、LSIの試作に限れば、必ずしも悲観する必要はありません。

マルチプロジェクト・ウェハ方式のチップ試作サービスを利用すると、マスクやウェハの費用を複数のユーザで分担することから、試作費用を通常(量産試作の場合)の1/5～1/10に引き下げることができます。すなわち、これまでは費用の関係であきらめざるをえなかった小さなデザイン・ハウスや機器メーカーであっても、比較的容易にカスタ

〔表1〕
LSI試作の目的と方式

目 的	必要なチップの数	チップ試作の方式
LSIの研究・開発	数個～十数個	マルチプロジェクト・ウェハ
IPコアの検証	数個～十数個	マルチプロジェクト・ウェハ
LSIの機能検証	数個～十数個	マルチプロジェクト・ウェハ
LSIのサンプル評価	数百個～1,000個前後	マルチプロジェクト・ウェハ、専用ウェハ
LSIの量産試作	ウェハ12枚または24枚	専用ウェハ

ムLSIを試作できるのです。表1にマルチプロジェクト・ウェハ方式の試作サービスが、現在、どのような目的で利用されているかをまとめました。

半導体の製造では、回路パターンをウェハに焼き付けるために「ステッパ」と呼ばれる露光装置を用います。ステッパは、ウェハ上の約20mm角ほどの領域を繰り返し露光していきます。マルチプロジェクト・ウェハ方式では、この20mm角の領域を複数のLSIに割り当てます。写真1はマルチプロジェクト・ウェハの例です。8インチ・ウェハの場合、1枚のウェハから約40～50個のチップを取ることができます。写真1の例では、約20社の28チップが同一マスクに含まれています。このウェハはチップごとに切り出され、ユーザに納品されます。

マルチプロジェクト・ウェハ方式では、多くの場合、製造のスケジュールがあらかじめ決められています。つまり、「毎月1日と15日にマスク・データを受け渡し」といったぐあいに、決められたスケジュールに合わせて“乗り合いバス”や“シャトル便”が運行されます。スケジュールの融通はきかないので注意してください。

現在、LSIの試作サービスを提供している企業や組織としては、台湾のCIC (Chip Implementation Center) やカナダのCMC (Canadian Microelectronics Corp.)、フランスのCMP (Circuits Multi-Projects)、欧州のEUROPRACTICE^{注1}、韓国のIDEC (IC Design Education Center)、米国のMOSIS、日本のVDEC (東京大学大規模集積システム設計

教育研究センター) などがあります。また、台湾のTSMC (Taiwan Semiconductor Manufacturing Co.)^{注2}などのファウンドリ企業も同様のサービスを提供しています。

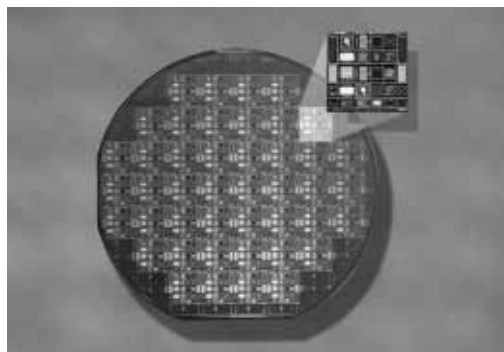
●マスク・レイアウトを受け渡す

次にマルチプロジェクト・ウェハ方式を利用してLSIを試作する場合の一般的な作業手順を説明します。作業手順は、以下のようになります。

- 1) 開発するLSIの概略仕様を決める。
- 2) LSIを製造するプロセス技術 (CMOS, バイポーラ, SiGeなど) を決める。
- 3) 所望のプロセス技術による試作を提供できるサービス提供者 (MOSIS, VDECなど) と基本契約や秘密保持契約などを結ぶ。必要に応じてLSI試作の申し込みの手続きをとる。
- 4) 上記の契約に基づいて、設計に必要な情報 (設計ルールやSPICEパラメータなど) を入手する。
- 5) 回路設計やレイアウト設計を行い、マスク・データを作成する。
- 6) マスク・データの検証を行う。
- 7) 作成したマスク・データをサービス提供者に送付する。マスク・データのフォーマットはGDS II。暗号化して送付することもできる。

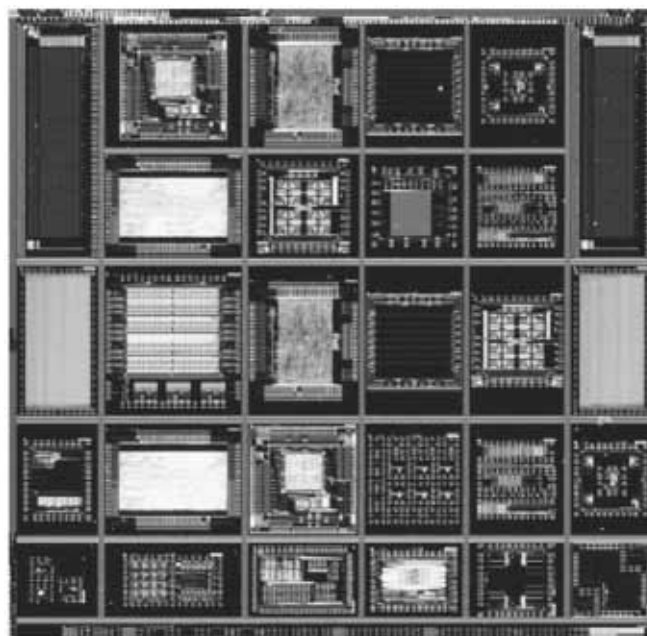
注1：1995年にEC (欧州共同体) が設立したLSI試作サービスのプロジェクト。ベルギーの研究機関であるIMEC (Interuniversity MicroElectronics Center) などが中心となってサービスを提供している。

注2：台湾のファウンドリ企業であるTSMCは、IPベンダや設計会社などと「CAP (CyberShuttle Alliance Partner)」と呼ばれる提携を結んでいる。



(a) ウェハ

〔写真1〕マルチプロジェクト・ウェハの例



(b) 約20mm角領域の拡大図