

● 差動 ●



デバイスの記事



ボードの記事

インターフェースを 手軽に使う

数百Mbps通信に低コストFPGAを活用する

差動インターフェースというと、数 Gbps の高速伝送というイメージを持つ方もいるようです。しかし、実際には数百 Mbps 程度の速度でもよく使われています。また、1 チャンネルだけで高速に通信するよりも、複数チャンネルを使ってほどほどの速度で通信したほうが設計・製造の容易性やコストの点で優位なケースが多いようです。数百 Mbps の速度であれば、低コスト FPGA を使うことができます。Gbps 伝送のような設計の難しさはありません。そして、差動インターフェースが持つさまざまなメリットを享受できます。本特集では、おもに低コスト FPGA で差動インターフェースを活用するための技術について解説します。

第 1 章

差動インターフェース活用のメリットを見る

—— クロストーク・ノイズが抑えられるわけを理解する

小暮裕明

第 2 章

低コスト FPGA による 640Mbps LVDS インターフェースの実現

—— 簡単！差動インターフェース設計

西本桃子

第 3 章

高速シリアル通信を行う際の SerDes 機能の実現法

—— 外付け SerDes チップ vs. FPGA 内蔵 SerDes マクロ

皆川 翔