

ここでは、ADuC7026のPLA(プログラマブル・ロジック・アレイ)機能の使いかたを紹介します。まず、簡単な回路をPLA Toolで設計します。生成したC言語のソース・リストから、PLAとMMR(メモリ・マップド・レジスタ)の関係やMMRの設定の方法などを理解します。(筆者)

● PLAの構成

ADuC7026が備えるPLAは、論理素子とフリップフロップをそれぞれ16個ずつ備える小規模なものです。回路は、2本の入力信号、論理機能、フリップフロップを基本にしたエレメント(Element)を使って設計します。

PLAは図1に示すように、独立した二つのブロックで構成されています。Block 0にはElement 0～7、Block 1にはElement 8～15のそれぞれ8個ずつのエレメントがあります。

二つのブロックを使うと、最大16段のシフト・レジスタやカウンタを構成できます。Block 0のElement 7の出力がBlock 1のElement 8の入力に、また、Block 1のElement 15の出力がBlock 0のElement 0の入力に接続されています。

外部入出力には、GPIOピンを利用します。あらかじめGPIOピンをPLAピンとして定義する必要があります。

PLA内の機能や配線はレジスタの設定で定義します。

PLAは、出力設定ブロックによって、外部割り込みやA-DコンバータのCONVSTART信号、レジスタ、16個のElement出力などに配線できます。

● エレメントの構成

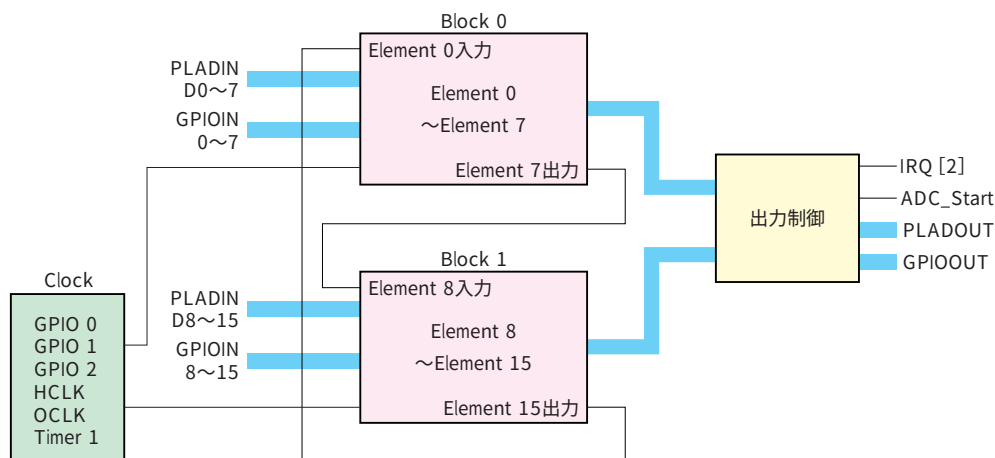
エレメントには、あらかじめ決められたいくつかの配線があります。その中から使用する配線を選択しながら回路を設計します。

Element 14とElement 15を詳細に示したものを図2に示します。ルックアップ・テーブル(LUT)への入力は、AとBの2本です。Aを選択するのがMUX(0)とMUX(2)で、Bを選択するのがMUX(1)とMUX(3)です。図2の中で、MUX(0)とMUX(1)の入力線は4本あります。これは、Element 0～15出力からのフィードバックです。

MUX(0)とMUX(1)への入力信号の接続をまとめたのが表1です。表1から、Element 14のMUX(0)への入力信号はE8、E10、E12、E14であり、それぞれ00、01、10、11という番号が付いていることがわかります。信号線E8はElement 8の出力と接続されていることを示します。MUX(2)への入力信号は、MUX(0)の出力かPLADINのどちらかです。PLADINは、PLAのためにデータを書き込むレジスタです。各エレメント番

図1 PLAのブロック構成

独立した二つのブロックで構成される。Block 0にはElement 0～7、Block 1にはElement 8～15のそれぞれ8個ずつのエレメントがある。



注：Exは各エレメントxの
出力を示す

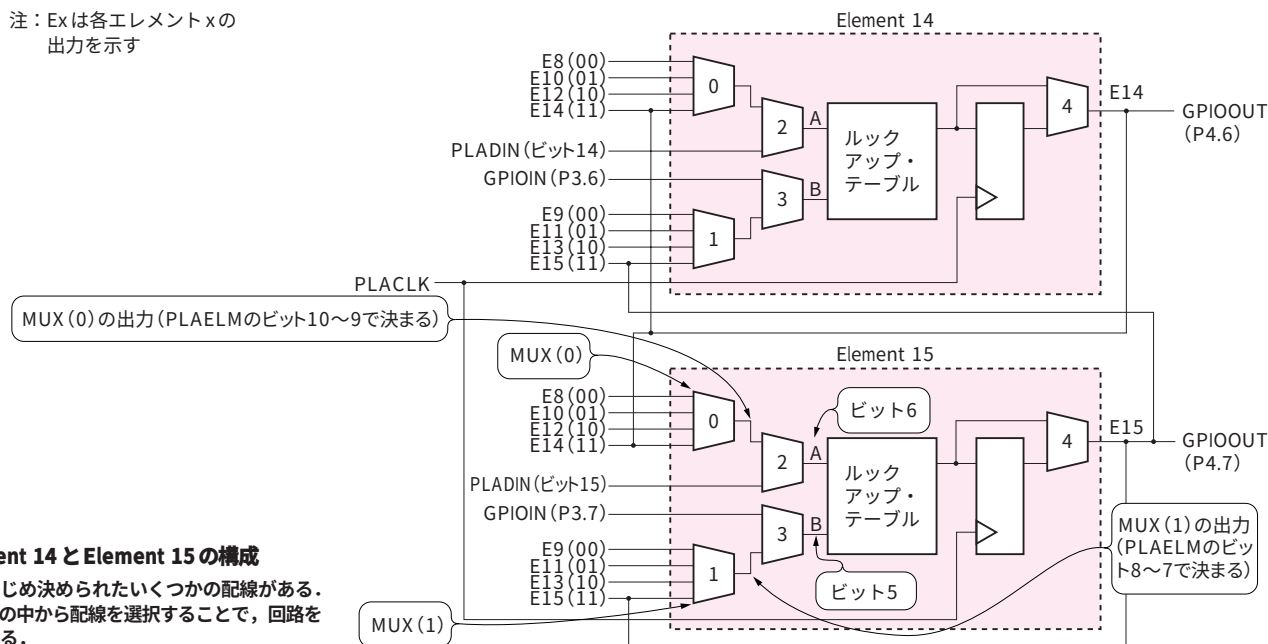


図2
Element 14 と Element 15 の構成

あらかじめ決められたいくつかの配線がある。
これらの中から配線を選択することで、回路を
設計する。

表1 MUX (0) と MUX (1) への入力信号

	値	Element 0	Element 1 } Element 7	Element 8	Element 9 } Element 15
MUX (0)	00	E15	E0	E7	E8
	01	E2	E2	E10	E10
	10	E4	E4	E12	E12
	11	E6	E6	E14	E14
MUX (1)	00	E1	E1	E9	E9
	01	E3	E3	E11	E11
	10	E5	E5	E13	E13
	11	E7	E7	E15	E15

表2 GPIO との接続

PLA Block0			PLA Block1		
Element	Input	Output	Element	Input	Output
0	P1.0 (62)	P1.7 (51)	8	P3.0 (24)	P4.0 (55)
1	P1.1 (61)	P0.4 (40)	9	P3.1 (30)	P4.1 (56)
2	P1.2 (60)	P0.5 (41)	10	P3.2 (31)	P4.2 (63)
3	P1.3 (59)	P0.6 (21)	11	P3.3 (32)	P4.3 (64)
4	P1.4 (58)	P0.7 (43)	12	P3.4 (38)	P4.4 (65)
5	P1.5 (57)	P2.0 (42)	13	P3.5 (39)	P4.5 (66)
6	P1.6 (52)	P2.1 (49)	14	P3.6 (46)	P4.6 (18)
7	P0.0 (20)	P2.2 (50)	15	P3.7 (47)	P4.7 (19)

注：() 内はADuC7026ピン番号

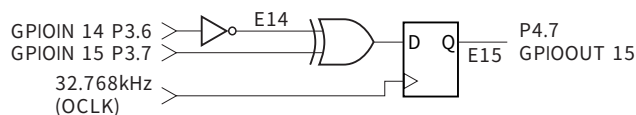


図3 簡単な論理回路

この回路をPLA Toolで入力する。

号に対応するデータ・ビットの値が入力されます。

MUX(1)には、E9, E11, E13, E15が接続されています。
また、Element 14のMUX(3)に入力されるGPIOINは、表2
からP3.6であることがわかります。

● PLA Tool による設計

図3の回路をPLA Toolで設計します。また、ツールが出力
するC言語のコードを使って、エレメントの配線をMMRで設

定する方法を説明します。

PLA Toolは、図4のように、選択したい信号線をマウスで
クリックするだけで回路を設計できるツールです。C言語のソ
ース・コードも自動生成されます。

図3の回路から生成されたCソース・コードをリスト1に示
します。

● MMR によりPLA 配線を指定

リスト1のソース・コードには、

```
PLAELM14 = 0x002B;
```

という記述があります。これは、PLAELM14レジスタ(アド