

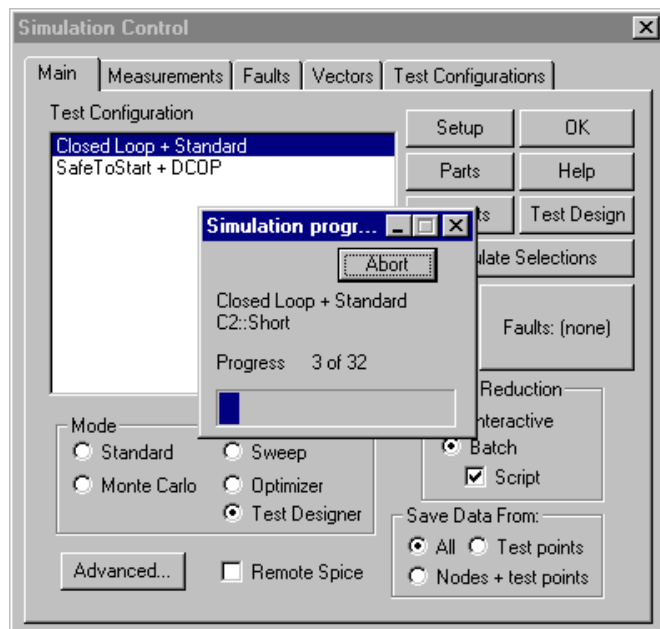
アナログ・デジタル混在回路テストツール **Test Designer™**

Intusoft社製 **Test Designer™**はデジアナ混在信号や回路の故障解析、テストプログラムの開発に威力を発揮する製品です。

Test Designer はフロントエンドツールで、多種多様なテスト機器向けに Fault Dictionary とテスト手順情報を作成します。これらの機能は回路シミュレーションを使用します。**Test Designer** は Intusoft 社の Unparallel -SPICE テクノロジーを基に構築されており、さらに故障解析、ストレス解析、製品受入テスト、故障診断に SPICE をベースとした **ICAP/4 Windows™** が解析エンジンとして組み込まれています。

【テストプログラムデザイン】

Test Designer は各回路でのノードの測定値(DC 電圧、RMS, P-P, 最大値、立上がり時間、周波数、etc)をユーザが定めたスティミュラスに自動的に記録することができます。**Test Designer** はモンテカルロ法を使用してそれぞれのテスト結果の予測値を計算し、設計者に対して妥当な PASS/FAIL 基準作成の手助けをします。

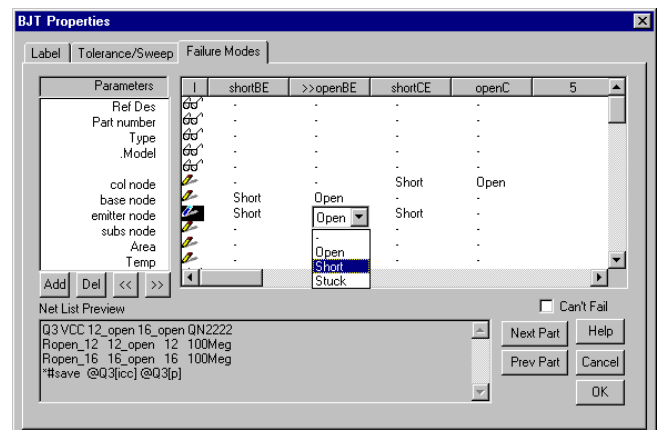


【スティミュラス選択】

ユーザは様々な電圧、電流波形を設定することができます。また事前に定義されている広範囲の電圧、電流スティミュラスから選び出すことも可能です。

【PASS/FAIL 基準定義】

ユーザが最初テスト対象製品に対してテストパラメータを確立すると、PASS/FAIL 範囲が割り当てられます。これらの PASS/FAIL 範囲の数値は固定されたものとなります。またユーザが **Test Designer** を利用してコンポーネントのばらつきを考慮したテストパラメータの期待値の範囲を計算し表示させることができます。ユーザはユニークな機能である [Expand Pass] を使用して PASS/FAIL の上限・下限を環境の変化やテスト条件の変化により変更させることができます。



【テスト検出、認識】

それぞれのテスト定義（パラメータ、スティミュラス、PASS/FAIL 基準）において **Test Designer** は許容範囲を超えた、またはストレスに関する条件[Stress Alarm]に当てはまるすべての故障箇所を認識します。

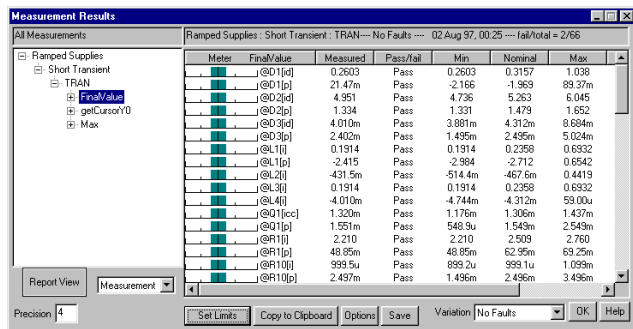
【故障検出レポート】

Test Designer は下記をレポートします。

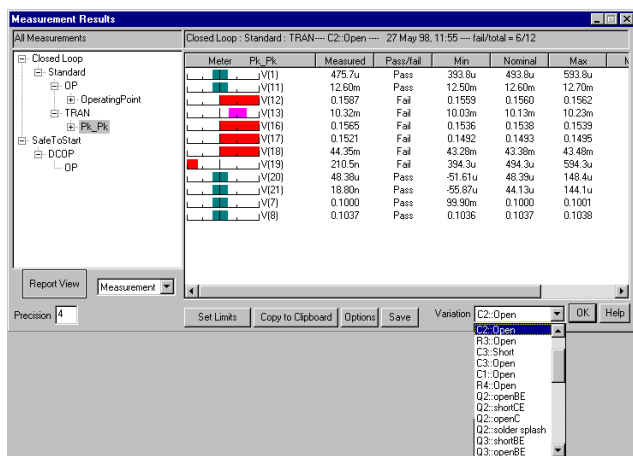
- ・ 個別テストで検出された故障箇所
- ・ 個々のテストで検出された選択された故障箇所（マルチ故障解析の場合）
- ・ すべてのテストで検出された故障箇所
- ・ 検出されなかった故障箇所
- ・ 故障検出率と Ambiguity Group サイズ

【故障箇所と結果の解析】

Test Designer は正常に動いている回路と故障が発生している回路両方の、一部またはすべてのデフォルトとユーザ定義の故障箇所を表示します。



Meter	Final Value	Measured	Pass/Fail	Min	Nominal	Max
V@01[d]	0.2503	Pass	0.2503	0.3157	1.038	
V@01[p]	21.47m	Pass	-2.166	-1.969	89.37m	
V@02[d]	4.951	Pass	4.736	5.263	6.045	
V@02[p]	1.334	Pass	1.331	1.479	1.652	
V@03[d]	4.010m	Pass	3.897m	4.312m	8.894m	
V@03[p]	2.402m	Pass	1.495m	2.456m	5.024m	
V@L1[i]	0.1914	Pass	0.1914	0.2358	0.6932	
V@L1[p]	-2.415	Pass	-2.984	-2.712	0.6542	
V@L2[i]	-431.5m	Pass	-514.4m	-467.6m	0.4419	
V@L2[p]	0.1914	Pass	0.1914	0.2358	0.6932	
V@L3[i]	4.010m	Pass	4.744m	4.312m	59.00u	
V@L3[p]	1.320m	Pass	1.176m	1.306m	1.437m	
V@Q1[cc]	1.551m	Pass	548.9u	1.549m	2.549m	
V@Q1[p]	2.210	Pass	2.210	2.509	2.760	
V@R1[i]	48.85m	Pass	48.85m	62.95m	69.25m	
V@R10[i]	989.5u	Pass	989.2u	989.1u	1.058m	
V@R10[p]	2.497m	Pass	1.496m	2.496m	3.496m	

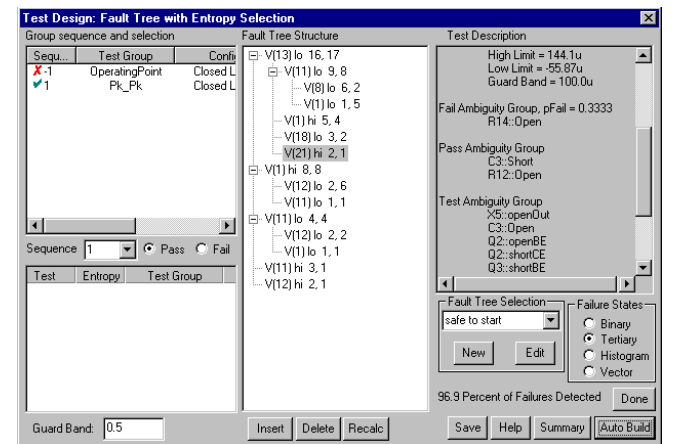


Meter	Final Value	Measured	Pass/Fail	Min	Nominal	Max
V@11	475.7u	Pass	393.8u	493.8u	593.8u	
V@11	12.60m	Pass	12.50m	12.60m	12.70m	
V@12	0.1587	Fail	0.1559	0.1560	0.1562	
V@13	10.32m	Fail	10.03m	10.13m	10.23m	
V@16	0.1595	Fail	0.1536	0.1539	0.1539	
V@17	0.1521	Fail	0.1492	0.1493	0.1495	
V@18	44.35m	Fail	43.28m	43.38m	43.48m	
V@19	210.5n	Fail	394.3u	494.3u	594.3u	
V@20	48.38u	Pass	51.61u	48.39u	148.4u	
V@21	19.80m	Pass	55.97u	44.13u	144.1u	
V@7	0.1000	Pass	99.90m	0.1000	0.1001	
V@8	0.1037	Pass	0.1036	0.1037	0.1038	

【テストシナセシスと手順】

Test Designer は徹底的なシミュレーションを行って Fault Dictionary をコンパイルします。次にテストの品質により分類されているテストリストを作成するために結果を利用します。ユーザは手動または自動でテストツリーの中にテストを手順化することができます。Ambiguity Group の結果に添ったそれぞれのテストのために完全なテスト説明書（許容範囲、プ

ローブ箇所、etc）が作成されます。最終結果はユーザのテスターで使用される ATE pseudo-code になります。



Test Designer はテストプログラム開発の効率を先例のないほど大幅に改善させます。ユーザが製品開発エンジニアあるいはテストエンジニアであればテスト開発を行う際に Test Designer はコスト削減、開発期間短縮、生産性向上に絶大な効果を発揮します。

【製品構成】

Test Designer は次の製品から構成されています。必要な製品、機能はすべてパッケージに入っており、追加購入の必要はありません。

1. ICAP/4Window(回路図入力、IsSpice4 Spice シミュレータ、Waveform アナライザ)
2. Model Library(13,000+、SPICE Model)
3. Automated Failure Analysis、SpiceFarm™
4. Automated Design Validation、Measurement
5. Fault Dictionary
6. Test Sequence Generators
7. Test Summary and ATE Pseudo-code Reports

【Intusoft 社 Home Page】

<http://www.intusoft.com>

【Test Designer サポート】

(株)アイヴィスでは、ICAP/4ユーザに必要なテクニカル・サポートを、電話、FAX、電子メールにより行っています。

株式会社アイヴィス

〒240-0005 横浜保土ヶ谷区神戸町 134 横浜ビズパーク イースター 11F

TEL: (045) 332-5381 (代) FAX: (045) 332-5391 email: sales@i-vis.co.jp

