

課題抽出チャート



Module Based Array



Module Based Array (MBA)は、“Time-to-Production”をキーワードに開発された、新しいデバイスです。FPGAは、納期の早さ・発注量の柔軟性という圧倒的な強みを持っています。しかし、システムLSI化が進む今、キャパシティやパフォーマンスの面での不足は否めません。MBAは、FPGAの良さをそのまま生かし、さらに、ハイキャパシティ、ハイパフォーマンスも実現します。また、MBAの開発元であるLightSpeed社は、各種IPベンダーと提携を進めており、FPGAでは不可能だった高機能IPが使えるようになります。実動作検証済みの“使える”IPを、ファームIPの形でお届けします。IPのソリューションとしても、FPGAライクの柔軟性をもつ優れたプラットフォームです。

■ 短納期

(プロトタイプを2週間で、量産品を3週間でお手元に)

- 100MHz以上(0.35 μ mシリーズ)、
200MHz以上(0.25 μ mシリーズ)のシステムスピード
- ユーザブルゲート40万(0.35 μ mシリーズ)、
80万(0.25 μ mシリーズ)
- 全使用ゲートを自動テスト・フォルトカバレッジ100%
- 20万ゲートを1日で配置・配線・遅延抽出
- 小～中規模の生産に柔軟に対応
- 既存のFPGAとピンコンパチブルなパッケージを用意
既存のFPGA用基板を無駄にしません
- FPGA→MBAのコンバージョンサービス受託可能
- 1394、SDRAMコントローラ、PCI(66)など、
実動作検証済みのIPコアをファームIPでご提供

実例1

ギガビット・イーサネット(60Kロジックゲート：ギガビット/8=126MHz)

ハイエンドFPGA	Module Based Array
パフォーマンス 87MHz	パフォーマンス 129MHz
プログラミング期間：数ヶ月	RTL～マスクデータ：3日

実例2

グラフィックス&ビデオプロセッサ(220Kロジックゲート+RAM、44MHz)

ハイエンドFPGA	Module Based Array
パフォーマンス 25MHz以下	パフォーマンス 44MHz以上
インプリメントに数個のFPGA必要	RTL合成～チップ製造：7週間

実例3

インターネットルータ(75Kロジックゲート+RAM、100MHz以上)

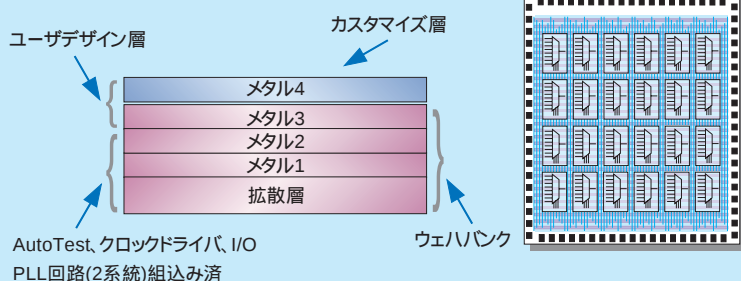
ハイエンドFPGA	Module Based Array
パフォーマンス 75MHz	パフォーマンス 110MHz
プログラミング期間：5ヶ月	RTL～マスクデータ：5日

● 新アーキテクチャー Module Based Array 独自の技術、TopMetal と AutoTest ●

TopMetal™

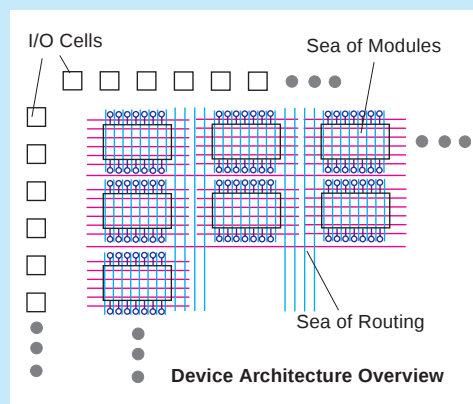
4層メタル構造(0.35ルールの場合)のうち、カスタマイズはワンメタルのみで実行します。残りの3層は、半完成品としてファブに保管されています。従って、配置・配線が速く(20万ゲートを1日で配置・配線・遅延抽出)製造面でも短納期でお届けできます。

また、小～中規模の生産量にも柔軟に対応できます。



AutoTest™

特許技術により、ユーザネットはすべて自動でテストされ、フォルトカバレッジは100%です。DFTルールや、テストベクターの生成は不要なので、FPGAからの移行にも抵抗がありません。



Module Based Array

3G Family (0.35μmプロセス)

LSS 3G Device	Usable Gates* ¹	Available Gates	Available Signal I/O pads* ²	Predefined Vdd/Vss pads	50% of core as Memory* ³	Modules	Package Type		Pin Count
							PQFP	BGA	
3G19132	131,712	188,160	238	102	19K bits	18,816	160, 208, 240	225, 292/256, 313, 352	
3G28194	194,180	277,440	259	112	28K bits	27,744	160, 208, 240	225, 292/256, 313, 352	
3G39275	275,520	393,600	276	120	39K bits	39,360	160, 208, 240	225, 292/256, 313, 352,356	
3G58406	406,112	580,160	538	201	58K bits	58,016	208, 240	352,432,456/420,480,560,600	

*1: 実際のUsable Gate数は、デザインのアーキテクチャや手法によって異なります。使用可能数はAvailable Gate数の60～70%と見積もっています。

*2: 固定I/Oピンが13本含まれます。(JTAG/5本、PLL/4本、クロック入力/4本)

*3: メモリーの最大値は、使用するLSSデバイスにより、19Kbit～58Kbitの幅があります。

4E Family (0.25μmプロセス、エンベデッドRAM)

LSS 4E Device	Usable Gates	Available Gates	Available Signal I/O Pads	Predefined Vdd/Vss Pads	Embedded Memory	Modules	Package Type & Pin Count
4EZ144K145	145,460	207,800	320	129	144K-2P	20,780	BGA : 352, 432, 456, 480
4E256K323	323,050	461,500	432	174	256K-2P	46,150	BGA : 352, 456, 480
4EZ256K538	537,614	768,020	554	222	256K-2P	76,802	BGA : 352, 432, 456, 480, 560, 672FP, 680FP, 728
4E896K624	624,420	899,740	564	226	896K-2P	89,974	BGA : 456, 480, 560 672FP 680FP, 728

FPGA → MBAピンコンパチブルパッケージ対応表

EPF10K シリーズ		
FPGA	MBA	
10K250A	3G58406	600pin BGA
10K130V	3G58406	600pin BGA
10K100A	3G58406	600pin BGA, 484pin BGA

XC4000 シリーズ		
FPGA	MBA	
4052XLA	3G58406	352pinBGA
4062XLA	3G58406	432pin BGA
4085XLA	3G58406	560pin BGA
40110XV	3G58406	560pin BGA
40125XV	3G58406	560pin BGA
40200XV	3G58406	560pin BGA
40250XV	3G58406	560pin BGA

Virtex シリーズ		
FPGA	MBA	
XCV150	4EZ144K145	352pin BGA
	4EZ256K538	352pin BGA
XCV200	4EZ144K145	352pin BGA
	4EZ256K538	352pin BGA
XCV300	4EZ144K145	352pin BGA, 432pin BGA
	4EZ256K538	352pin BGA, 432pin BGA
XCV400	4EZ144K145	432pin BGA
	4EZ256K538	432pinBGA, 560pinBGA
XCV600	4EZ144K145	432pin BGA
	4EZ256K538	432pinBGA, 560pin BGA, 680pin FPBGA
XCV800	4EZ144K145	432pin BGA
	4EZ256K538	432pin BGA, 560pin BGA, 680pin FPBGA
XCV1000	4EZ256K538	560pinBGA, 680pin FPBGA

IPリスト 30日間の評価用無償ライセンスをご提供致します。



CAST Inc.

C8051 uC	16450 UART
29116A 16-Bit uP	16550 UART
ATAPI-4	8250 UART
Real Time Clock	HDLC Controller
2901 uP Slice	Viterbi Decoder
2910A u Prog. Controller	DSP Function Library
49402 uP Slice	Discrete Cosine
49410 u Prog. Controller	Huffman Decoder
6845 CRT Controller	JPEG Codec
8254 Timer/Counter	JPEG Encoder
8255A Interface	
8259A Interrupt Controller	
Memory Access Controller	



Stargate Solutions Inc.

USB 12 Mbits/sec.
USB 1.5 Mbits/sec.
USB 4-Port HUB
USB Test Environment
Firewire 1394
PCI 33MHz/32bit
PCI 66MHz/33MHz, 64bit/32bit
10/100 MBit MAC
Ethernet Test Environment
SDRAM Controller (High performance)
SDRAM Controller (Low performance)



iREADY Corp.

Network Stack
Network & Email
Network & Web
i-1000

その他、各種IPを揃えております。

お問い合わせを
お待ちしております。

Module Based Arrayに関するお問い合わせ



株式会社 図研 SoC 事業部

〒222-0033 横浜市港北区新横浜3-1-1

Tel: 045-473-9131 Fax: 045-473-8771

e-mail: lss@zuken.co.jp http://www.zuken.co.jp/

株式会社図研は、LSS社に資本参加するとともに日本国内の販売総代理店として、Module Based Arrayの普及のため、販売・マーケティング・サポート活動を行っております。

図研は、2000社以上のエレクトロニクス系製造業のお客様に、プリント基板用EDAシステムおよび関連ツールの提供とともに、ASIC設計分野においてもユーザーニーズに対応したソリューションを提供してきました。

92年には米国Aptix社と業務提携・資本参加し、同社が開発したASICエミュレータ（検証/デバッグシステム）の共同マーケティング、コンサルティング、ツール販売を開始し、ASICやシステムLSIのプロotyping市場に多数の実績を蓄積しています。

さらに、短期間で設計/製造可能な新ASIC技術（Module Based Array）の提供に続き、99年、デザインセンターを発足し、SoB、FPGA、ASICの設計受託可能な半導体ソリューションがご提供できるようになりました。



株式会社 図研 SoC 事業部

〒222-0033 横浜市港北区新横浜 3-1-1

Tel: 045-473-9131 http://www.zuken.co.jp e-mail: lss@zuken.co.jp



LightSpeed Semiconductor Corporation

1995年設立。本社：米国カリフォルニア。ASICの「劇的な設計/製造期間の短縮」をコンセプトに新手法を開発。図研は資本参加し、国内総代理店。

*製品の性能向上のため、仕様・外観などを予告なく変更することがあります。

*このカタログに記載された会社名、製品名は、各社の商標または登録商標です。