

ネットワーク・プロセッサ ARTESSOの概要

清野 有介

高速なネットワーク機能と低消費電力・低価格を両立するのは難しい。現在までにマルチコアやTCP/IP機能のハードウェア化などの解法が示されているが、プログラムの複雑化や柔軟性の欠如などの問題が存在する。そこで筆者らは既存のネットワーク機能を分析し、ホット・スポット(CPUパワーを大量に消費する部分)のみをピン・ポイントでハードウェア化したネットワーク・プロセッサARTESSOを開発した。これにより、メモリ・コピーなどの単純だが負荷の高い処理を簡単にハードウェアで実行できる。本稿では、ARTESSOの概要について紹介する。
(編集部)

1. 組み込み機器での 高性能ネットワーク需要

近年のブロードバンド・ネットワークの普及に伴い、動画や高品質なオーディオ・データなどがIP (Interconnect Protocol) によって伝送されるようになりました。さらにGigabit Ethernet (以下GbE) 対応機器の低価格化が進み、一般家庭内でのGビット転送が当たり前になりつつあります。このような状況を背景に、組み込み機器のネットワーク処理性能を高めたいという要望が大きくなっています。

筆者の所属する会社(ネットクリアス システムズ)では、早くから組み込み機器に高いネットワーク性能が必要とされることを予測していました。そして、ただ高性能化するだけでなく、消費電力を抑えながら高性能化できないか? という視点で技術開発を進め、ARTESSO (Advanced Real Time Embedded System Operator) という技術を開発しました。

今回はこの技術を、従来技術と比較しながら紹介します。

2. ARTESSOの開発方針 ——性能と柔軟性を両立

筆者らはARTESSOを技術開発するに当たり、ターゲットをいわゆる情報家電や情報端末と呼ばれている組み込み機器に設定しました。これらの機器のネットワーク性能を高めることにより、新たな製品やサービスの実現を可能とするネットワーク・プロセッサの開発を目標としました。そのためには、具体的に次のような要件を満たす必要があると考えました。

- 高いネットワーク処理 (TCP/IP) 性能

- 低消費電力
- 安価
- 高い柔軟性
- 飛躍的な性能改善と使いやすさの両立

情報家電、情報端末では消費電力は非常に重要です。携帯端末であればバッテリーの寿命に直結しますし、据え置き型の機器であっても消費電力があるしきい値を超えると、放熱ファンが必要となり、製品コストや信頼性などに多大な影響を及ぼします。

また安価な部品であることも重要です。高い性能を実現するためとはいえ、1個1万円のチップを使うわけにはいかないでしょう。さらにネットワーク技術は日進月歩である上、仕様と実運用とのギャップが少なからず存在する領域なので、構成するチップの柔軟性も欠かせません。

最後に、筆者らがこの新しい技術を開発するに当たって重要だと考えたのは、使いやすさです。ここでいう使いやすさとは、開発チップの柔軟性のソフトウェアの開発のしやすさを意味します。画期的なハードウェア技術があっても、従来の設計資産や開発手法を生かせなければ、開発コストは膨らみ、システムの信頼性を維持することも困難になります。

では次に、これらの要件に対して、従来技術でどのように対応できるのかを見ていきます。

3. ネットワーク性能を向上させるには?

Ethernet 接続によるネットワーク機能を備えたネットワーク・プロセッサを例として考えます。一般的には図1のようなシステム構成になり、ネットワーク処理の大部分はソフトウェアで実現されています。その性能を向上させようとした場合、主に以下のような手法が考えられます。

● ソフトウェア自体の改善

たいていの場合、ネットワーク処理はリアルタイム OS (以下 RTOS) 上で実行されるプロトコル・スタックで構成されています。もちろん、これをソフトウェア的に改善することは重要ですが、既にさまざまな手法が用いられており、これから大幅な性能改善が見込める余地は少ないでしょう。

● プロセッサ周波数のクロック・アップ

この方法は、構成は図1のままで単純にCPUの動作周波数を高くするだけで実現できます。既存の開発資産に全く影響を与えず、単純に高性能を得るのに最も適した方法です。実際に処理性能を上げる手段としては現時点でも主流ですが、高性能化に比例して消費電力も増加してしまいます。また高い周波数で動作するチップを開発するためには、コスト高な先端製造プロセスを使用しなければならず、チップ・コストもかさんでしまいます。

● マルチコア化

近年、マルチコア技術は身近な技術になり、組み込みシステムでも採用され始めています。この方法は、処理性能をクロック・アップと同様の性能向上ラインに乗せながら、消費電力の増加を抑えることが可能といわれています。しかしハードウェアが持つ性能を十分に引き出すためには、巧みなマルチスレッド・プログラミングが必要であり、従来の開発資産や手法をそのまま持ち込めない場合が多いでしょう。またチップ・コストも高くなり、コンパイラなどの開発環境の準備にも追加のコストが必要になると予想されます。

● ネットワーク処理のハードウェアへのオフロード

これは従来ソフトウェアで処理していたネットワーク処理をハードウェア化して、ソフトウェアからオフロードすることで性能を改善しようとするものです。オフロード (Off load) とは荷物を降ろすという意味で、この場合は、処理負荷を軽減するという意味になります。チェックサム処理やTCPセグメント処理などの部分的なオフロードから、TCP/IP処理全体をオフロードするTOE (TCP/IP Offload Engine) と呼ばれるものまでさまざまな技術が存在します。オフロードする範囲が大きければ大きいほど、ネットワーク性能は向上しますが、一方で柔軟性を失い、使いにくくなっていく傾向があ

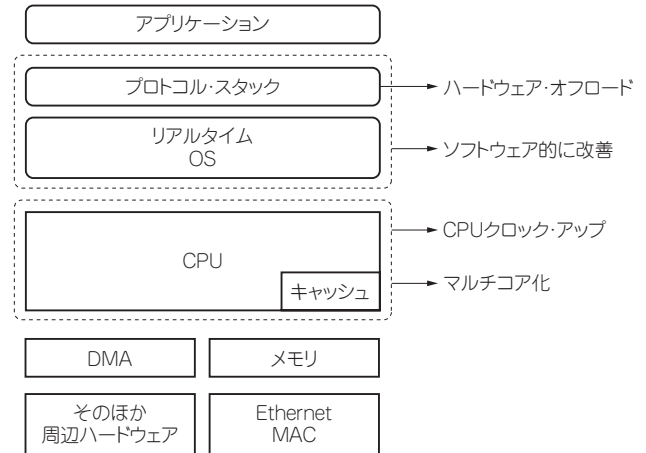


図1 一般的なネットワーク・プロセッサの構成

るようです。また一般的に、ハードウェア化されたネットワーク処理は低い動作周波数で実現可能なため、消費電力的には有利になります。しかし、このハードウェアをコントロールするプロセッサが必要になるため、システム全体で見た場合、消費電力としても決して有利ではないのが実情です。

● 筆者らの判断と開発方針

以上のことを含め、筆者らはそれぞれの技術について調査と比較を行いました。設定した開発方針に対する適合性としてまとめると表1のようになります。○△×の3段階で評価していますが、原則として×を含む技術では今回の当社の方針を満たすことはできないと位置付けました。

ソフトウェア自体の改善は欠点こそ少ないのですが、第一の目標であるネットワーク性能に関して、飛躍的な向上は望めそうにないため、これだけでは筆者らが目指す技術は成り立ちません。次によさそうなのはハードウェア・オフロードですが、使いやすさに難があり、十分ではありません。また、ソフトウェアによる改善とクロック・アップ、マルチコアは組み合わせて効果を高めることもできますが、×を解消するには至りません。

表1 従来技術の比較

	ソフトウェア改善	クロック・アップ	マルチコア	ハードウェア・オフロード
高性能化	×	○	○	○
低消費電力化	△	×	△	△
コスト	○	×	×	△
柔軟性	○	○	△	×
使いやすさ	○	○	×	×