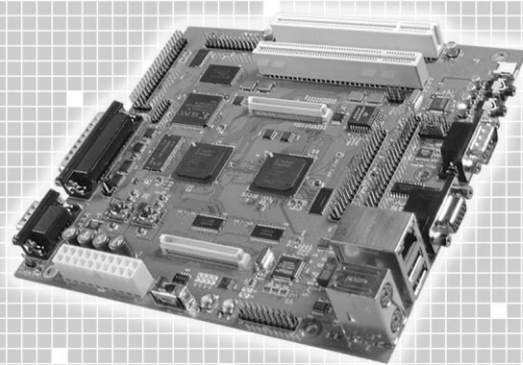


組み込みシステム 開発評価キット 活用通信

川本 泰久



第17回 オプションCPUカード Blackfin (ADSP-BF533) の設計

1. E!Kit-BF533 の設計

組み込みシステム開発評価キット (通称 BLANCA) のオプションCPUカードとして、DSPを搭載するCPUカードE!Kit-BF533を設計・開発しました。ここではE!Kit-BF533について解説します。

●Blackfin DSPとは

E!Kit-BF533にはCPUとして、DSPであるBlackfin (Analog Devices社製)を搭載しています。Blackfinは16/32ビット組み込みプロセッサです。オーディオ、ビデオ、通信データ情報を統合したマルチメディア処理に適しています。Intel社と共同開発したマイクロ・シグナル・アーキテクチャ (MSA) をベースに、32ビットのRISCライクな命令セットと二つの16ビット積和演算 (MAC)、各種周辺機能を内蔵しています。詳細仕様やデータ・ブックなどは、同社のWebサイトから入手可能です。

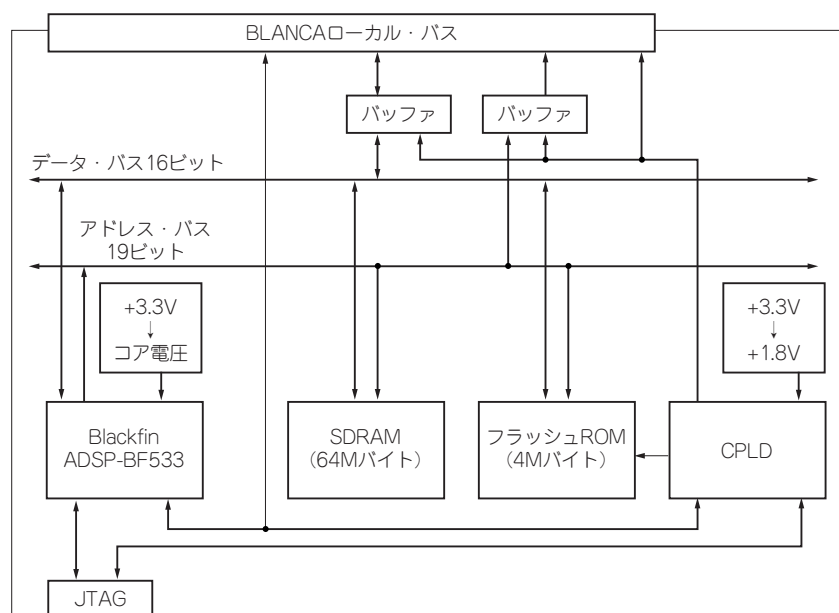


図1 E!Kit-BF533 ブロック図

●E!Kit-BF533

E!Kit-BF533は100mm×60mmの大きさのボードに600MHzで動作するBlackfinプロセッサADSP-BF533と、64MバイトのSDRAM、4MバイトのフラッシュROM、BLANCAのオプションCPUカード用コネクタ、JTAGコネクタなどを搭載した、学習・実験用途向け組み込みボードです。写真1のように、BLANCAなどに実装して使用します。

E!Kit-BF533の主な仕様を表1に示します。ブート・ローダとしては、複数のCPUアーキテクチャに対応し、GPL (General Public License)のもとにリリースされているU-Bootを採用しています。

●ボードの構成

図1にE!Kit-BF533のブロック図を示します。ADSP-BF533のバスにはSDRAMとフラッシュROMが接続されていて、バッファを介してBLANCAのローカル・バスにも接続されています。E!Kit-BF533で搭載しているADSP-BF533はPCIバス

を持っていないので、BLANCAのPCIバスには接続されません。図2のメモリ・マップを見ると分かるように、ADSP-BF533の非同期メモリ・バンクは合計で4Mバイトの空間しかありません。

CPUカード上のフラッシュROMはここに接続しています。しかし、そのままではすべての空間を占有してしまい、各種I/Oコントローラなどを接続できません。そこでADSP-BF533のGPIO (PF0)を1本使用し、バンク切り替えを行うことで回避しています。その処理はCPUボード上のCPLDで行っています。

●CPUコネクタ

BLANCAはFPGAで回路を構築するので、信号をどのようにピン・アサインしても対応可能です。しかし既存のピン・アサインにできるだけ合わせて割り当て、ADSP-BF533には存在しない信号のピン (アドレス/データバスの上位ビットなど)にはADSP-BF533固有の信号を割り当てています。ピン・アサイン

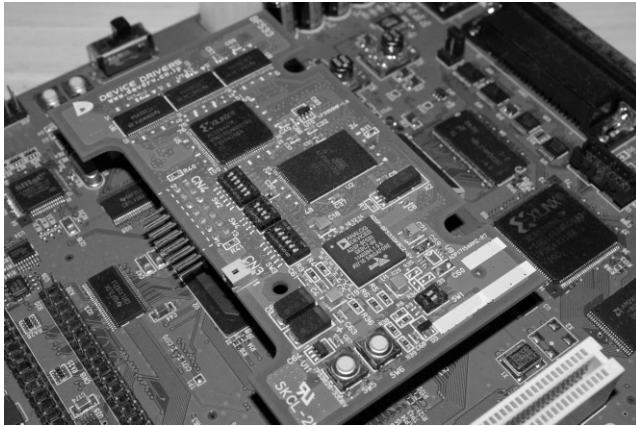
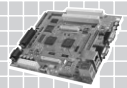


写真1 E!Kit-BF533の外観

表1 E!Kit-BF533 ボード仕様

CPU	Analog Devices 社 ADSP-BF533 600MHz 16K バイト命令/32K バイト・データ・キャッシュ
SDRAM	64M バイト×16 ビット
フラッシュROM	4M バイト×16 ビット
シリアル	UART ×1 (拡張ソケットにアサイン)
CPLD	Xilinx 社 XC2C64A 100 ピン
JTAG	14 ピン
拡張ソケット	120 ピン×2 CQ 出版社製「組み込みシステム開発評価キット」対応 独自拡張ボード開発中
温度特性	動作時: 0℃~+50℃ (周辺温度)
電源	+3.3V ± 5%, max 1.0A
大きさ	100mm × 60mm
OS	uClinux 2.6 系カーネル (2.6.11 移植, 動作確認済み) TOPPERS/JSP (μITRON 4.0 仕様準拠) 対応予定

は組み込みベースボード (CQ-BB100B) にも接続可能なように
考慮しています (稿末のコラム1参照)。

●クロック信号

図3はクロック信号の接続図です。E!Kit-BF533にはADSP-BF533のコア・クロック用の12MHzの水晶発振器と、RTC

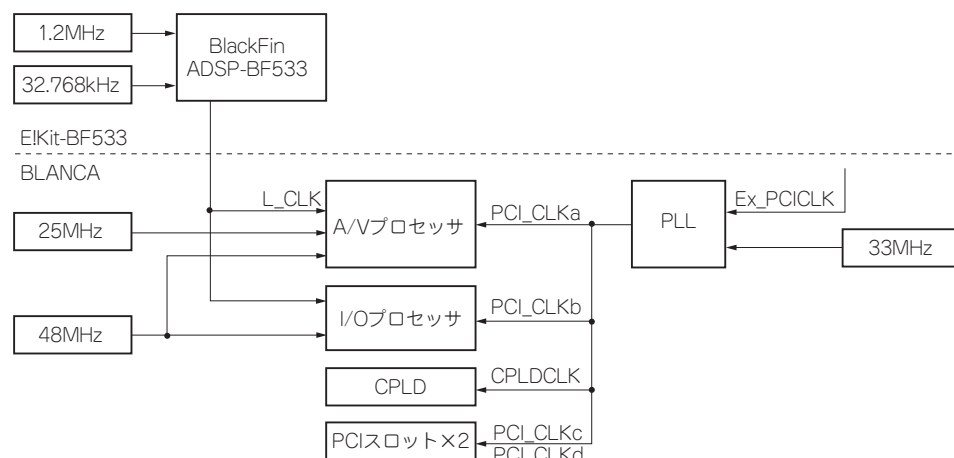


図3
クロック信号接続図

00000000h	SDRAM (64Mバイト)
08000000h	(64Mバイト)
04000000h	
20000000h	非同期メモリ・バンク0 (1Mバイト)
20100000h	非同期メモリ・バンク1 (1Mバイト)
20200000h	非同期メモリ・バンク2 (1Mバイト)
20300000h	非同期メモリ・バンク3 (1Mバイト)
20400000h	
FF800000h	データ・バンクA SRAM (16Kバイト)
FF804000h	データ・バンクA SRAM/キャッシュ (16Kバイト)
FF808000h	
FF900000h	データ・バンクB SRAM (16Kバイト)
FF904000h	データ・バンクB SRAM/キャッシュ (16Kバイト)
FF908000h	
FFA00000h	インストラクション SRAM (64Kバイト)
FFA10000h	データ・バンクB SRAM/キャッシュ (16Kバイト)
FFA14000h	
FFB00000h	スクラッチ・パッド SRAM (4Kバイト)
FFB01000h	
FFC00000h	システムMMR (2Mバイト)
FFE00000h	コアMMR (2Mバイト)
FFFFFFFh	

図2 ADSP-BF533のメモリ・マップ

(Real-Time Clock) 用の32.768kHzの水晶発振器が接続されています。BLANCAには48MHz、25MHzの発振器がそれぞれA/Vプロセッサ、I/Oプロセッサに接続されています。またPCI IやCPLDの動作に使用する33MHzもあります。

E!Kit-BF533はPCIバスを持たないので、BLANCAとの接続ではローカル・バス・クロック (L_CLK) のみが接続されています。

●リセット信号

図4はリセット信号の接続図です。BLANCAのリセット信