

CPU シミュレータを使って CPU の内部動作を理解しよう

曾我 正和

CPU の動作を深く知るためには状態遷移の理解が欠かせない。しかし市販の CPU は、規模が大きいだけでなく、状態遷移が明かされていないため、学習用途として使うのは難しい。

そこで筆者らは、学習用に状態遷移まで公開した CPU「SEP-E」を開発した。ここでは SEP-E の概要と、Java による CPU シミュレータを使うことにより CPU 内部の動作へと迫っていく。 (編集部)

1. SEP 開発の動機とその目的

筆者らは教育用の CPU として SEP (Simple Educational Processor) を開発しています。

コンピュータ・アーキテクチャの解説書は、概してアーキテクチャを構成する個々の要素を漏れなく取り上げ、その機能解説を行っています。読者は幅広い用語あるいはパーツの知識を得られることでしょう。しかし、これは「静的な」展開図であり、全体として CPU はどのように動いているのか、「動的な」状況がよくわからないままに終わることがままあります。

CPU の動き方の基本を理解することは、どんなメリットがあるのでしょうか。CPU の動きは、特殊な専門分野の知識を必要とせずに理解可能であり、それでいながら典型的なデジタル機械です。市販の各種 CPU はもちろん、多種多様なデジタル機器の理解の基盤となるでしょう。昨今の企業では CPU は買うものであり、開発するものではありません。それだけに CPU の動き方を理解している技術者は意外に少なく、デジタル技術の中核でありながら技術理解の面では空洞化しています。技術立国で生きる日本においてはこの中核技術をしっかり伝承していく必要があると筆者らは考えます。

このような狙いで CPU の動き方に焦点を当てると、CPU の状態遷移の解説が中心になります。ところが既存の市販されているマイクロプロセッサでは状態遷移図を開示しておらず、しかも遷移が複雑すぎて教材として手頃ではありません。

そこで、状態遷移まで公開した簡単な教育用 CPU である SEP を開発しました。さらに 16 ビット・データをリアルタイム処理するのに必要な演算機能および多重割り込み機能も備えた、組み込みプロセッサ (Embedded Processor) としては実用可能なレベルのものとして SEP-E アーキテクチャを開発しました。

2. SEP-E アーキテクチャの解説

まず、ここでは SEP-E アーキテクチャの全体的な特徴を解説します。SEP-E の CPU とメイン・メモリの全体構成を図 1 に示します。

● 16 ビット・バイナリ・ワード・マシン

命令やオペランドを含むすべての「語」の表記方式はリトル・エンディアン方式です。左端 MSB が F ビット (第 15 ビット)、右端 LSB が 0 ビットになります。16 ビットを 1 ワードとして扱い、マシンがハード的に扱うデータは 2 の補数形式 16 ビット・バイナリ・データおよび 16 ビット・ロジカル・データ (ビット・パターン) の 2 種類のみです。

SEP-E ではリアルタイム制御データを扱うことを主に考えています。非常に簡明な構造ですが、主メモリの最大容量 (論理アドレス容量) が 64K ワードに収まります。ただしバイト・アドレスとバイト・データを扱っていないので、汎用目的には不便かもしれません。

● 汎用レジスタ方式

16 ビットの汎用レジスタを 8 本持ちます。初期の CPU アーキテクチャに見られるアキュムレータやプログラム・カウンタなどの専用の役割を持った特別なレジスタは存在

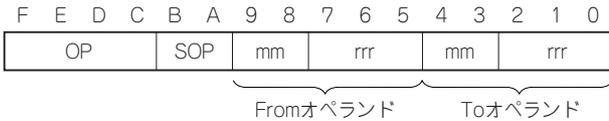


図2 命令フォーマット

せず、すべて汎用レジスタに統合しています。16ビット・マシンであることの制約から8本という本数に限定されており、RISC (Reduced Instruction Set Computer) マシンというには本数が少ないかもしれません。

● 機械命令語のフォーマットが1種類

命令語は図2のフォーマット1種類です。SEP-Eが簡明なアーキテクチャであることを示すといえるでしょう。

これを見ると、一見、メモリ容量64Kワードをアクセスできないのでは？即値はどうするのか？などの心配す

るかもしれません。そこは以下に述べる巧妙な方法が解決しています。したがって、RISCマシンのような簡明な1種類のフォーマットながらCISC (Complex Instruction Set Computer) マシンに相当する多機能を持っています。

OP (オペレーション・コード) と SOP (サブオペランド) は合わせて6ビットあるので、64種類の機械命令語の定義が可能です。SEP-Eでは現在は32種類の機械命令語を定義しています。命令一覧表を表1に示します。

● アドレス方式はPDP-11風

SEP-Eは特徴的なアドレス方式 (アドレッシング・モード) を採用しています。このアドレス方式の源は1970年代に一世を風靡したミニコンの名機PDP-11です^{注1}。

● アドレス指定方式

SEP-Eのアドレス指定方式は、メイン・メモリを直接番

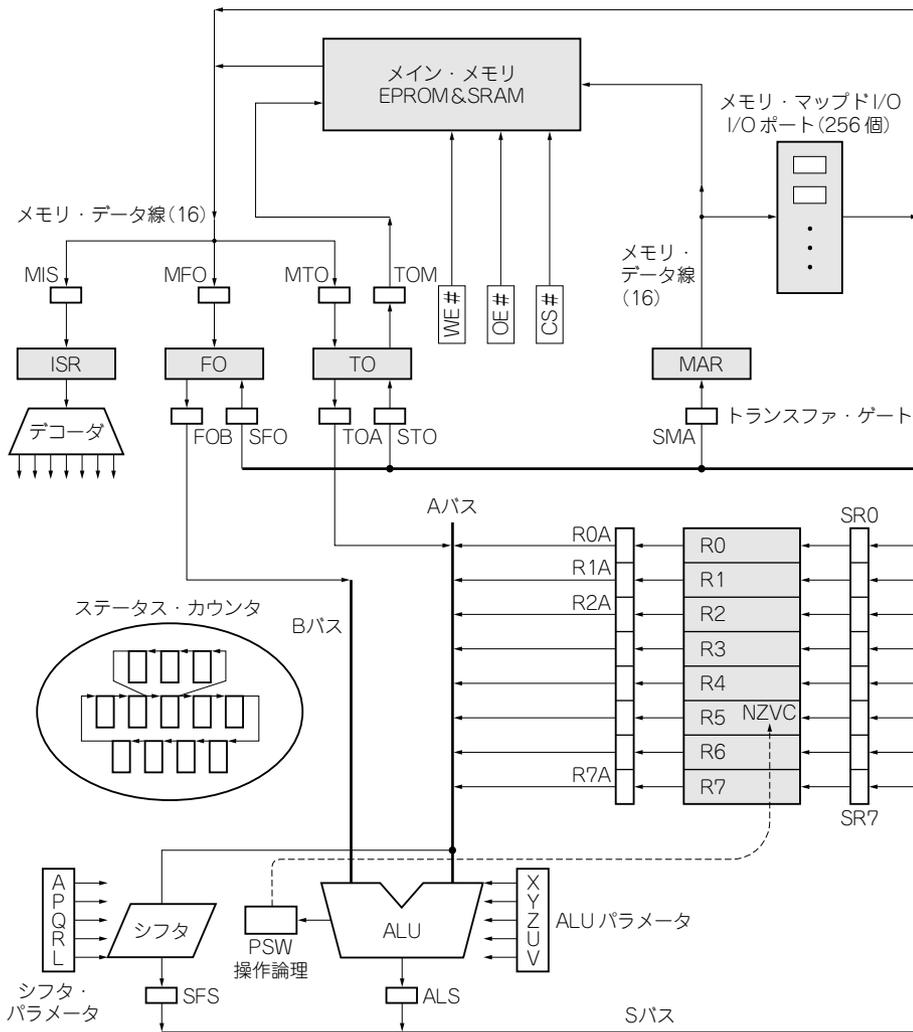


図1 SEP-EのCPUとメイン・メモリの全体構成

注1：当時のボストンにあったDEC (Digital Equipment Corp.) 社でコンピュータの歴史にその名を残す偉人の1人であるゴードン・ベルが開発したものである。PDP-11は後に32ビット・マシンへ進化してVAX-11となる。余談であるが、ゴードン・ベルのチームにあとで参加した天才デヴィッド・カトラーはVAX-OSを開発し、それがビル・ゲイツの目にとり、Windows NTを開発した。