

## 市販HDLシミュレータの一覧



編集部

ここでは、国内で入手可能なVHDLシミュレータ、およびVerilog-HDLシミュレータの例を示す。表1はVHDLとVerilog-HDLの両方に対応しているシミュレータ(または同シミュレータを含む開発環境)の例である。VHDLファイルとVerilog-HDLファイルの混在したデータを取り扱える製品が多い。表2にはVerilog-HDLシミュレータの例を、表3にはVHDLシミュレータの例を示す。

ライセンス方式の「ノードロック」は、特定の1台のマシンで利用できるライセンスである。一方、「キーロック」は、キーをもつユーザが不特定の1台のマシンで利用できるライセンス、「フローティング」は、ネットワークにつながったマシン

で利用できるライセンスである。

処理アルゴリズムの「イベント・ドリブン」は、イベント(信号変化)が発生した論理ゲートに注目して演算処理する方式である。非同期回路を扱える。「サイクル・ベース」は、クロック・エッジの信号の値にのみ注目する処理アルゴリズムである。非同期回路を扱う場合、制約があることが多い。一般に、同期回路をイベント・ドリブン方式より高速に処理できる。

言語の処理方式の「ネイティブ・コンパイル」は、HDL記述から直接CPU依存の命令コードを生成する方式である。処理速度が速いという特徴がある。「Cコンパイル」では、HDL記述をいったんCコードに変換し、その後、汎用のCコンパ

[表1] VHDLとVerilog-HDLの両方に対応するシミュレータの例

開発元	米国 Actel 社, <a href="http://www.actel.com/">http://www.actel.com/</a>			米国 Cadence Design Systems 社, <a href="http://www.cadence.com/">http://www.cadence.com/</a>
連絡先	イノテック, ☎045-474-8820, <a href="http://www.innotech.co.jp/">http://www.innotech.co.jp/</a> , テクセル, ☎03-5467-9105, <a href="http://www.teksel.com/">http://www.teksel.com/</a> , トーマンエレクトロニクス, ☎03-5462-9624, <a href="http://www.tomen-ele.co.jp/">http://www.tomen-ele.co.jp/</a>			イノテック, ☎045-474-2290, <a href="http://www.innotech.co.jp/">http://www.innotech.co.jp/</a>
製品名	Actel DeskTOP + Verilog オプション	Actel DeskTOP Pro + Verilog オプション	Actel DeskTOP Open + Verilog オプション	Affirma native compiled simulator
対応する OS とそのバージョン	Windows 95/98/NT 4.0	Windows 95/98/NT 4.0	Windows 95/98/NT 4.0	Windows NT 4.0, Solaris 2.5.1/2.6/7, HP-UX 10.20/11.0 (32ビット環境)
価格 [ライセンス方式]	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)
年間保守料金	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)
日本語対応	日本語のコメント文に対応	日本語のコメント文に対応	日本語のコメント文に対応	-
処理アルゴリズム	イベント・ドリブン	イベント・ドリブン	イベント・ドリブン	イベント・ドリブン
言語の処理方式	ネイティブ・コンパイル	ネイティブ・コンパイル	ネイティブ・コンパイル	ネイティブ・コンパイル
シミュレーション以外に搭載されている機能	Actel 社の FPGA 用配置配線ツール (Designer Lite), 論理合成ツール (Synplicity 社の Synplify Lite), 回路図/ブロック図エディタ (VeriBest 社の Design View)	Actel 社の FPGA 用配置配線ツール (Designer Advantage), 論理合成ツール (Synplicity 社の Synplify), 回路図/ブロック図エディタ (VeriBest 社の Design View), 状態遷移図エディタ (VeriBest 社の State Diagram Entry)	Actel 社の FPGA 用配置配線ツール (Designer Advantage), 回路図/ブロック図エディタ (VeriBest 社の Design View), 状態遷移図エディタ (VeriBest 社の State Diagram Entry)	波形ビューワ (Signalscan waves)
備考	扱える回路規模は5万ゲートまで。VHDLシミュレータはVeriBest社からOEM調達した。	扱える回路規模は5万ゲートまで。VHDLシミュレータはVeriBest社からOEM調達した。	扱える回路規模は5万ゲートまで。VHDLシミュレータはVeriBest社からOEM調達した。	VHDLとVerilog-HDLの混在した記述を扱える。

開発元	米国 IBM 社, <a href="http://www.chips.ibm.com/">http://www.chips.ibm.com/</a>	米国 Mentor Graphics 社 (Model Technology 社), <a href="http://www.model.com/">http://www.model.com/</a>		
連絡先	インフォメーション・テクノロジー・ソリューションズ, ☎0462-73-4389, <a href="http://www.ibm.co.jp/">http://www.ibm.co.jp/</a>	スピナカー・システムズ, ☎03-3551-2275, <a href="http://www.spinnaker.co.jp/">http://www.spinnaker.co.jp/</a> , ソリトンシステムズ, ☎03-5360-3851, <a href="http://www.lsi.soliton.co.jp/">http://www.lsi.soliton.co.jp/</a> , メンター・グラフィックス・ジャパン, ☎03-5488-3030, <a href="http://www.mentor.com/japan/">http://www.mentor.com/japan/</a>		
製品名	TexSim	ModelSim PE/PLUS	ModelSim EE/PLUS	ModelSim EE (LNLライセンス)
対応する OS とそのバージョン	IBM AIX 4.1以降	Windows 95/98/NT 4.0, SunOS 4.1.x, Solaris 2.x, IBM AIX 4.x, HP-UX 9.x/10.x	Windows 95/98/NT 4.0, SunOS 4.1.x, Solaris 2.x, IBM AIX 4.x, HP-UX 9.x/10.x	Windows 95/98/NT 4.0, SunOS 4.1.x, Solaris 2.x, IBM AIX 4.x, HP-UX 9.x/10.x
価格 [ライセンス方式]	2,500,000円 [フローティング]	1,800,000円 [ノードロック], 3,000,000円 [フローティング]	5,000,000円 [フローティング]	3,125,000円 [フローティング]
年間保守料金	定価の15%	定価の15%	定価の15%	定価の15%
日本語対応	-	日本語ドキュメント	日本語ドキュメント	日本語ドキュメント
処理アルゴリズム	サイクル・ベース	イベント・ドリブン	イベント・ドリブン	イベント・ドリブン
言語の処理方式	Cコンパイル	ネイティブ・コンパイル	ネイティブ・コンパイル	ネイティブ・コンパイル
シミュレーション以外に搭載されている機能	波形ビューワ, 信号値ビューワ	HDLエディタ, 波形ビューワ	HDLエディタ, 波形ビューワ	HDLエディタ, 波形ビューワ
備考	-	VHDLとVerilog-HDLの混在した記述を扱える。ModelSim EEからルール・チェック機能(バスの衝突やピンのフローティングなどのチェック), C言語インターフェース, Tcl/Tkによるカスタマイズ機能などを除いたバージョン。本誌付属CD-ROMに評価版ツールを収録	VHDLとVerilog-HDLの混在した記述を扱える。	VHDLとVerilog-HDLのどちらか一方を選択して利用できる。

イラを使ってCPU依存の命令コードを生成する。「インタープリタ」では、HDLの記述の順番に逐次解釈・実行する。実行速度は遅いものの、対話的なデバッグを行いやすいという特徴がある。

最近、注目を集めているLinuxをサポートするHDLシミュレ

ータも増えている。Verilog-HDLシミュレータでは、Avant!社の「Polaris」、Simucad社の「Silos III」、Tau Simulation社の「TauSim」がLinuxで動作する。また、VHDLとVerilog-HDLの両方に対応しているMentor Graphics社の「ModelSim」も、Linuxをサポートする予定があるという。

〔表2〕 Verilog-HDLシミュレータの例

開発元	米国 Avant!社, <a href="http://www.avanticorp.com/">http://www.avanticorp.com/</a>			米国 Cadence Design Systems社, <a href="http://www.cadence.com/">http://www.cadence.com/</a>	
連絡先	NTTアドバンステクノロジー, ☎0422-37-0803, <a href="http://www.ntt-at.co.jp/">http://www.ntt-at.co.jp/</a>			イノテック, ☎045-474-2290, <a href="http://www.innotech.co.jp/">http://www.innotech.co.jp/</a>	
製品名	Polaris-INT	Polaris-COM	Polaris-CBS	Affirma native compiled Verilog simulator	Verilog-XL simulator/Verilog-XL desktop
対応するOSとそのバージョン	Windows 95/98/NT 4.0, Solaris 2.5.1/2.6, HP-UX 10.20 (32ビット環境), Linux (Red Hat5.2/6.0または相当品)	Windows 95/98/NT 4.0, Solaris 2.5.1/2.6, HP-UX 10.20 (32ビット環境), Linux (Red Hat5.2/6.0または相当品)	Solaris 2.5.1/2.6, HP-UX 10.20 (32ビット環境)	Windows NT 4.0, Solaris 2.5.1/2.6/7, HP-UX 10.20/11.0 (32ビット環境)	Windows NT 4.0, Solaris 2.5.1/2.6/7, HP-UX 10.20/11.0, IBM AIX 4.3.2 (32ビット環境)
価格 [ライセンス方式]	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)
年間保守料金	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)	(連絡先に問い合わせ)
日本語対応	-	-	-	-	-
処理アルゴリズム	イベント・ドリブン	イベント・ドリブン	イベント・ドリブン, サイクル・ベース	イベント・ドリブン	イベント・ドリブン
言語の処理方式	インタープリタ	Cコンパイル	Cコンパイル	ネイティブ・コンパイル	インタープリタ
シミュレーション以外に搭載されている機能	HDLエディタ, 波形ビューワ	HDLエディタ, 波形ビューワ	HDLエディタ, 波形ビューワ	波形ビューワ (Signalscan waves)	波形ビューワ (Signalscan waves)
備考	本誌付属CD-ROMに評価版ツールを収録。	-	-	-	-

開発元	米国 Mentor Graphics社 (Model Technology社), <a href="http://www.model.com/">http://www.model.com/</a>		米国 Simucad社, <a href="http://www.simucad.com/">http://www.simucad.com/</a>	米国 SynaptiCAD社, <a href="http://www.syncad.com/">http://www.syncad.com/</a>
連絡先	スピナカー・システムズ, ☎03-3551-2275, <a href="http://www.spinnaker.co.jp/">http://www.spinnaker.co.jp/</a> , ソリトシステムズ, ☎03-5360-3851, <a href="http://www.lsi.soliton.co.jp/">http://www.lsi.soliton.co.jp/</a> , メンター・グラフィックス・ジャパン, ☎03-5488-3030, <a href="http://www.mentor.com/japan/">http://www.mentor.com/japan/</a>		スピナカー・システムズ, ☎03-3551-2275, <a href="http://www.spinnaker.co.jp/">http://www.spinnaker.co.jp/</a>	インターリンク, ☎045-262-3960, <a href="http://www.ilink.co.jp/">http://www.ilink.co.jp/</a>
製品名	ModelSim PE/VLOG	ModelSim EE/VLOG	SILOS III	VeriLogger Pro
対応するOSとそのバージョン	Windows 95/98/NT 4.0, SunOS 4.1.x, Solaris 2.x, IBM AIX 4.x, HP-UX 9.x/10.x	Windows 95/98/NT 4.0, SunOS 4.1.x, Solaris 2.x, IBM AIX 4.x, HP-UX 9.x/10.x	Windows 95/98/NT 4.0, Solaris 2.5以降, HP-UX 10.x以降, Linux	Windows 95/98/NT 4.0, Solaris 2.6/7
価格 [ライセンス方式]	900,000円 [ノードロック], 1,500,000円 [フローティング]	2,500,000円 [フローティング]	650,000円 [ノードロックまたはフローティング, Windows], 1,950,000円 [ノードロックまたはフローティング, UNIX]	398,000円 [ノードロックまたはキーロック], 595,000円 [フローティング]
年間保守料金	定価の15%	定価の15%	定価の15%	92,000円
日本語対応	日本語ドキュメント	日本語ドキュメント	日本語ドキュメント, 日本語のコメント文に対応	日本語ドキュメント
処理アルゴリズム	イベント・ドリブン	イベント・ドリブン	イベント・ドリブン	イベント・ドリブン
言語の処理方式	ネイティブ・コンパイル	ネイティブ・コンパイル	インタープリタ	インタープリタ
シミュレーション以外に搭載されている機能	HDLエディタ, 波形ビューワ	HDLエディタ, 波形ビューワ	HDLエディタ, 波形ビューワ	HDLエディタ, 波形エディタ, デバッグ機能, 各種波形フォーマットの入力/変換機能
備考	ModelSim EEからルール・チェック機能 (パスの衝突やビンのフローティングなど), C言語インターフェース, Tcl/Tkによるカスタマイズ機能などを除いたバージョン, 本誌付属CD-ROMに評価版ツールを収録。	-	本誌付属CD-ROMに評価版ツールを収録。	本誌付属CD-ROMに評価版ツールを収録。

開発元	米国 Synopsys社, <a href="http://www.synopsys.com/">http://www.synopsys.com/</a>	米国 Tau Simulation社, <a href="http://www.tausim.com/">http://www.tausim.com/</a>	米国 VeriBest社, <a href="http://www.veribest.com/">http://www.veribest.com/</a>	米国 Viewlogic Systems社, <a href="http://www.viewlogic.com/">http://www.viewlogic.com/</a>	
連絡先	日本シノプシス, ☎03-3346-7037, <a href="http://www.synopsys.co.jp/">http://www.synopsys.co.jp/</a>	アイヴィス, ☎045-332-5381	ベリベスト, ☎03-5979-6331, <a href="http://www.veribest.co.jp/">http://www.veribest.co.jp/</a>	日本ビューロジック, ☎03-5275-1561	
製品名	VCS	TauSim	VeriBest Verilog Simulator	Fusion/VCS Express	Fusion/VCSi
対応するOSとそのバージョン	Windows NT 4.0, Solaris 2.4~2.6, HP-UX 10.20, IBM AIX 4.1~4.3, SGI IRIX 6.2/6.4, OSF1 4.0 (32ビット環境)	Solaris 2.5.1以降, Linux	Windows NT 4.0	Windows 95/NT 4.0	Windows 95/NT 4.0
価格 [ライセンス方式]	3,618,000円 [3年間有効, フローティング], 2,713,500円 [3年間有効, ノードロック, Windows NT 4.0のみ]	4,320,000円 (1999年12年末日までは1,512,000円) [フローティング]	1,000,000円 [ノードロック]	1,350,000円 [ノードロック], 2,020,000円 [フローティング]	2,848,000円 [ノードロック], 3,797,000円 [フローティング]
年間保守料金	551,000円	定価の15%	定価の15%	定価の15%	定価の15%
日本語対応	日本語ドキュメント	日本語ドキュメント	日本語ドキュメント	日本語ドキュメント, 日本語のヘルプ	日本語ドキュメント, 日本語のGUIメニュー, およびヘルプ
処理アルゴリズム	イベント・ドリブン, サイクル・ベース	サイクル・ベース	イベント・ドリブン	イベント・ドリブン	イベント・ドリブン
言語の処理方式	ネイティブ・コンパイル, Cコンパイル, インタープリタ	ネイティブ・コンパイル	ネイティブ・コンパイル	Cコンパイル	Cコンパイル
シミュレーション以外に搭載されている機能	波形ビューワ, 階層ブラウザ, ソース・ビューワ, 回路図ビューワ, レジスタ・ビューワ, デバッグ機能	-	波形ビューワ	HDLエディタ, 波形ビューワ, 同社のVHDLシミュレータやゲート・レベル・シミュレータとのコシミュレーション機能	HDLエディタ, 波形ビューワ, 同社のVHDLシミュレータやゲート・レベル・シミュレータとのコシミュレーション機能
備考	-	-	HDLエディタをオプションとして用意, 価格変更の予定あり。	-	-