



ミックスド・シグナル検証&アナログ合成

アナログ回路設計を アートからテクノロジーへ

——松下電器産業 半導体部門が考えるミックスド・シグナル設計環境

道正 志郎

最近になって、アナログ回路やミックスド・シグナル回路の設計自動化を支援する環境が相次いで登場している。例えば、アナログ・セル・レベルの自動レイアウト・ツールやWebベースの設計サービスである。また、Verilog AMSなどのアナログ機能記述言語を利用した動作検証も確実に浸透してきている。ここでは、松下電器産業 半導体部門のミックスド・シグナル設計環境に関する取り組みを紹介する。同部門では「アナログ回路設計をアートからテクノロジーへ」という合いことばのもと、設計環境の構築、およびアナログ回路やレイアウト・ノウハウのデータベース化を進めている。(編集部)

何年か前のことになりますが、筆者があるシステムLSIの開発会議に出席していた時のことです。あるシステム開発を担当されていた部長さんが、こう言っていたのをよく覚えています。「ぼくたちは、ボード上でシステムを実現するから、きみたちは、それをLSI上に再現してくれればいいんだよ。たとえスピードは上げなきゃいけないにせよ、すべてスケールングで何倍かすればいいだけじゃないか」。

確かに、この部長さんのおっしゃったとおり、速度を何倍かに上げることはできるでしょう。しかし、何かおかしいと思いませんか？ このように、ボード上でゆっくり動作しているシステムをLSIに移し、もっと速く動作するシステムとして再現する。ボード上では非常に巨大なシステムが実現されていても、LSI上では非常に小さくなるから、一見うまくいきそうです。

しかし、このようなスケールングに依存する手法には大きな落とし穴が存在します。それは消費電力です。ボ

ード上では何W消費してよいシステムでも、LSI上ではせいぜい1W以下で実現しないと発熱に耐えられません。つまり速度は上げても、消費電力は下げなければならないのです。LSI上で実現されるシステムには、つねにこの課題がつきまといます。すなわち、速度と集積度を向上させる反面、消費電力は一定、あるいは削減しなければならないのです。

●プロセス微細化がマイナスに作用するアナログ

このように、「速度と集積度を上げて、逆に消費電力を下げる」という過酷な課題に、デジタル回路はこれまで何とか応えてきました。デジタル回路の消費電力 P は $NCfV^2$ に比例します。ここで N はデジタル・ゲート数、 C は負荷容量、 f は動作周波数、 V は電源電圧です。つまり、集積ゲート数 N と動作周波数 f を向上させても、回路の微細化で負荷容量 C と電源電圧 V を低下させることにより、3乗相当の電力削減の効果が得られます。集積ゲート数は微細化の2乗、動作周波数は微細化に比例して上昇するとすれば、ちょうど3乗の増加率となるので、デジタル回路は集積度と速度を上げてその消費電力をなんとか維持することができるわけです。

一方、アナログ回路ではどうでしょう。アナログ回路にはつねに電流が流れています。したがって、電源電圧を低下させても、消費電力をその1乗でしか削減できません。また、アナログ回路はデジタル回路と異なり、信号の品質を保つために、ある程度以上のゲート幅、ゲート長を持ったトランジスタを用いて回路を構成する必要があります。

したがって、デジタル回路のように微細化の恩恵に

〔表1〕プロセス微細化がアナログ回路に及ぼす影響

電源電圧の低電圧化	●ダイナミック・レンジの低下 ●選べる回路トポロジの減少
トランジスタ・サイズの縮小化	●ノイズの増加 ●相対精度の劣化
配線の微細化や近接化	●寄生容量の増加 ●配線抵抗の増加

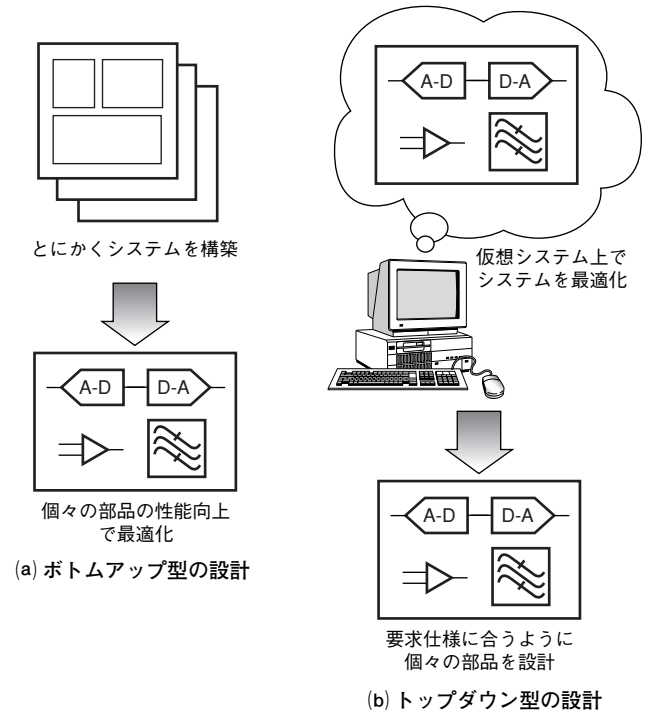
あずかることができません。つまり微細な製造プロセスを使っても、負荷容量が減少するわけではないので、アナログ回路の速度はそう簡単に速くなりません。また、消費電力も思ったほど削減できないのです。反面、電源電圧が低下した分だけダイナミック・レンジが狭くなり、信号の品質は劣化します。プロセスの微細化がアナログ回路に及ぼす影響を表1にまとめました。デジタル回路の性能向上に寄与するプロセスの微細化も、アナログ回路に対しては、むしろマイナスに働く場合が多いのです。

このように、ボード上で検証し、動作確認を終えたシステムであっても、いざLSI化しようとする、消費電力の観点からまた新たにシステムを設計し直す必要が生じるわけです。つまり、システムLSIの高速化、高集積化、低電圧化が進む現在では、「ボード上でシステムを検証し、それをLSI上で実現する」という設計スタイルを継続することはかなり難しくなりつつあります。

●アナログ設計のボトムアップとトップダウン

現状の設計スタイルで仮にLSI上に何とかシステムを実現したとしても、プロセスの微細化が進んで、高速化、高集積化を進めようとしたとき、無理やりLSIに仕上げたシステムではアナログ回路の性能を引き上げることが難しいことに気づかされます。それならシステムを再度変更すればいいではないかと考えられる方もいるのですが、いったんLSI上で実現したシステムというものは、容易に変更がききません。それはなぜかというと、頻繁にシステム仕様を変更すると、製品化するたびに、量産時のテスト手法を変更しなければならないからです。また、製品開発の速度が非常に速いため、設計のやり直しが追いつかないといった理由もあります。

したがって、前もってアナログ回路に要求される仕様をできるだけ緩和しておかないと、システムLSIの性能を引き上げることができません。ところが現状は、無理を承知でLSI化しつつもシステムの仕様は変更せず、個々の回路の工夫で場当たり的に乗り切っているのが現状です。筆



〔図1〕ボトムアップ型の設計とトップダウン型の設計

理想的なシステムをLSI上で実現するには、前もって最適解を探る必要がある。これまで、これがあまりできていなかった。実際には個々の部品の性能向上に頼っていた。

者らはこれを「ボトムアップ型の設計」と呼んでいます(図1(a))。ボトムアップ型の手法では、ボード上で完成されたシステムに対して、個々の回路部品の性能をできるだけ磨いてLSI上で要求される仕様を満足させます。

ボード上でシステムを実現しても、それはほとんどの場合、LSI化に最適なシステムとはいえません。このように、いったんシステムを別の形態で実現するのではなく、最初からLSI上で実現することを前提に最適なシステムを開発する手法を、筆者らは「トップダウン型の設計」と呼んでいます(図1(b))。トップダウン型の手法では、システムLSIをシミュレータ上で仮想的に実現します。そのシステムを高速化したり、低電圧化したとき、性能を維持しながら消費電力を容易に削減できるかどうかを徹底的に検討します。このような手法を採用すれば、システムLSIの設計や、その後のプロセス微細化による性能向上が比較的容易になると考えられます。

欧州のミックスド・シグナルLSI設計の先端をいくルーベン工科大学のギーレン教授は、回路の個々の性能を引き上げてシステムLSIの性能向上を図るよりも、あらかじめシステムを最適化してからLSIを開発したほうがはるかに設計が楽になると言っています。この点は筆者も同感です。