

Cycloneファミリの機能

論理ブロック，メモリ，PLL，I/O規格

遠藤 裕

ここでは、付属FPGA基板に実装されているFPGA「Cycloneファミリ」の機能について解説する。論理ブロック、メモリ、PLL (phase-locked loop) などの内蔵機能の使いかたのほか、FPGAを使うために必要なコンフィグレーション回路と電源回路についても取り上げる。 (編集部)

米国Altera社のCycloneファミリは、価格を重視する民生機器市場などをターゲットとした¹⁾ FPGA (field programmable gate array) です。論理ブロックのみならず、メモリやPLL (phase-locked loop) なども内蔵しています。また、主要なI/O規格に対応しています。本稿では、Cycloneファミリ

の持つ機能とその使いかたについて解説します。

Cycloneファミリの概要を表1に示します。本誌に付属しているFPGA基板に実装されているのは、EP1C3の100ピンTQFP (thin quad flat package) 品である「EP1C3T100C8」です (写真1)。

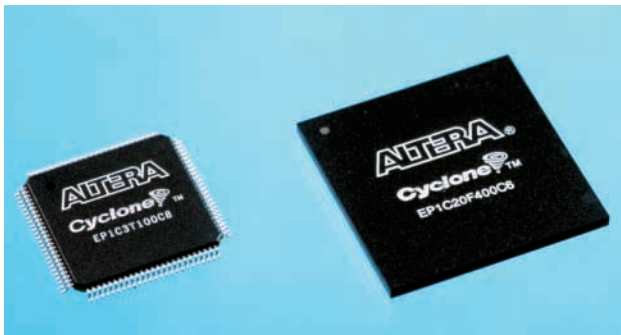
Cycloneのアーキテクチャ

Cycloneは、0.13 μ mルール、全層銅配線のCMOSプロセスで製造されているSRAMベースのFPGAです。

EP1C3のダイの構成を図1に示します。周辺4辺がI/Oエレメント (IOE) です。ここに各種のI/O規格をサポートする回路が配置されており、ピンにつながります。ユーザ論理を実現するのがロジック・アレイです。中央に縦に配置されているのがメモリです。4Kビット構成のブロックが複数あります。また、PLLも配置されています。

●ロジック・アレイ部

ロジック・アレイ部は、ロジック・アレイ・ブロック (LAB) と、LABどうしをつなぐ配線 (インターコネク) で構成されています (図2)。LABは、10個のロジック・エレメント (LE) という基本論理ブロックから構成されてい



〔写真1〕 Cycloneファミリの外観
EP1C3T100C8 (左) と EP1C20F400C8 (右)

〔表1〕 Cycloneファミリの概要

項目	EP1C3	EP1C4	EP1C6	EP1C12	EP1C20
ロジック・エレメント (LE) 数	2,910	4,000	5,980	12,060	20,060
トータル RAM ビット数	59,904	78,336	92,160	239,616	294,912
PLL数	1	2	2	2	2
パッケージ・オプション (カッコ内の数字はI/O数)	100ピンTQFP (65) 144ピンTQFP (104)	324ピンBGA (249) 400ピンBGA (301)	144ピンTQFP (98) 240ピンPQFP (185) 256ピンBGA (185)	240ピンPQFP (173) 256ピンBGA (185) 324ピンBGA (249)	324ピンBGA (233) 400ピンBGA (301)

注：TQFP：thin quad flat package, BGA：ball grid array, PQFP：plastic quad flat package



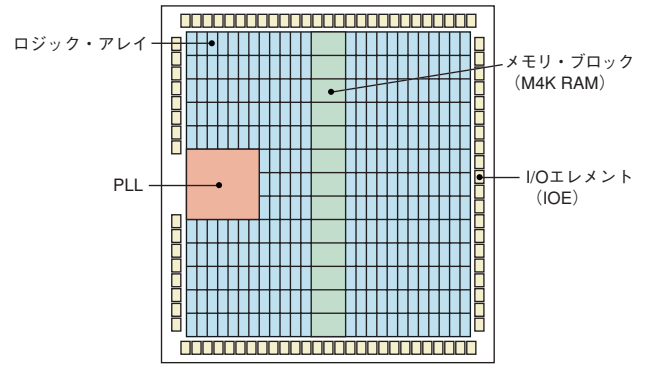
ます。

LEのブロック図を図3に示します。4入力1出力の組み合わせ回路を実現するルックアップ・テーブル(LUT)とレジスタ部で構成されます。レジスタはD, T, JK, SRタイプとして使用可能です。

LABをつなぐ配線は、4種類あります。

ローカル配線は、一つのLABに含まれるLEどうしを接続します。LAB内の構成は非常に密であるため、その配線は高速です。

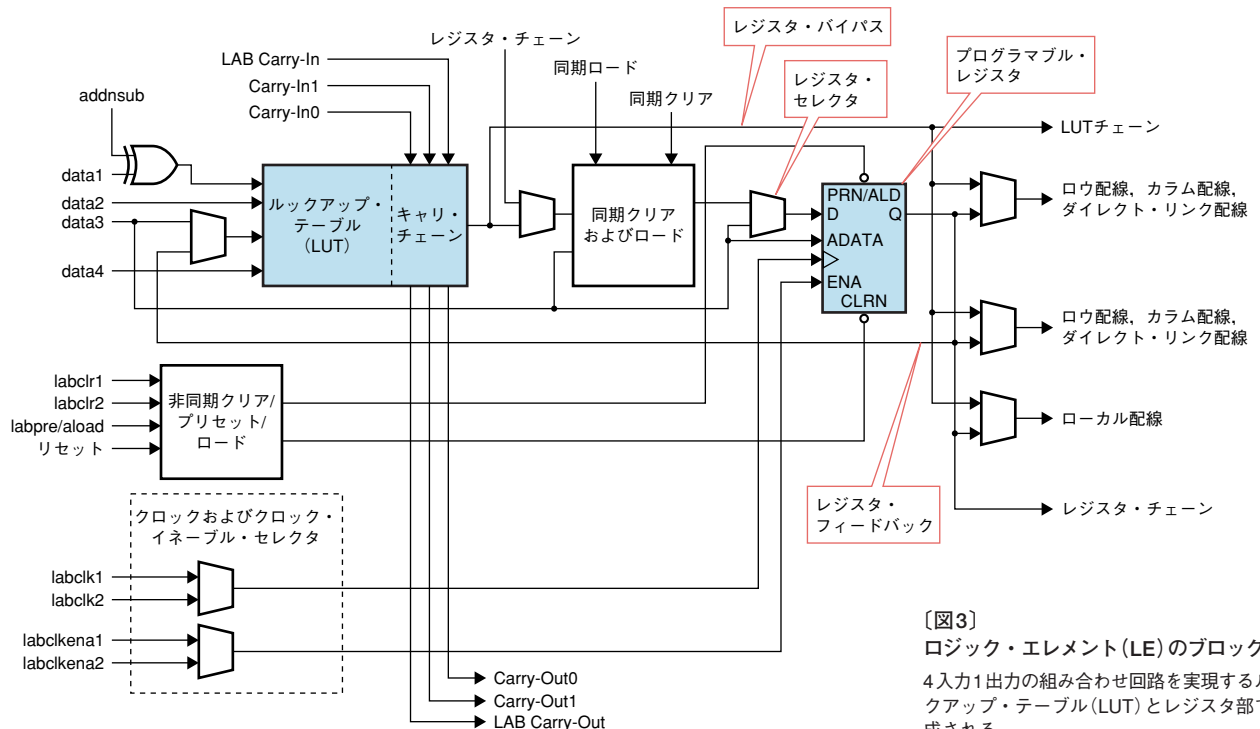
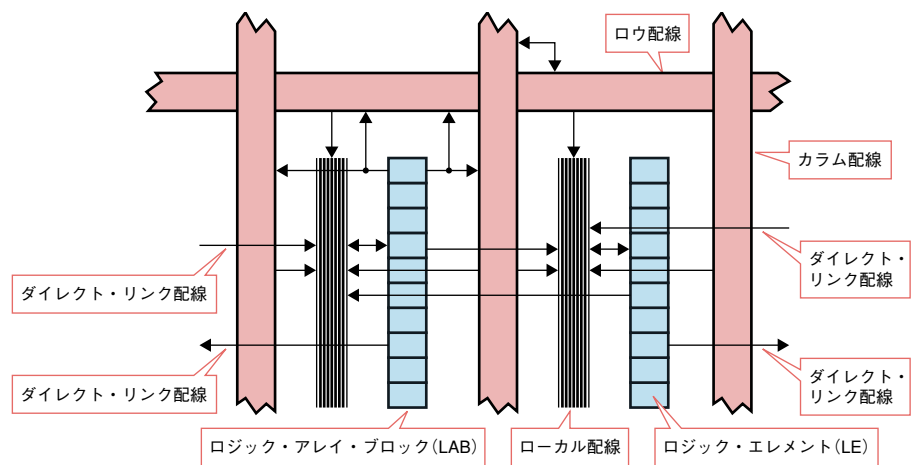
LAB間接続には、ロウ(行)配線とカラム(列)配線を使



〔図1〕 EP1C3のダイの構成
実際のレイアウトどおりに図式化したもの。

〔図2〕
ロジック・アレイのブロック図

ロジック・アレイ・ブロック(LAB)と、LABどうしをつなぐ配線(インターコネクト)で構成される。LABは、基本論理ブロックであるロジック・エレメント(LE)が10個集まったものである。



〔図3〕
ロジック・エレメント(LE)のブロック図
4入力1出力の組み合わせ回路を実現するルックアップ・テーブル(LUT)とレジスタ部で構成される。

2