

第1章 大規模LSI実装の現状と課題

— 回路設計をくふうすれば高品質のプリント基板ができる
坂田秀幸

近年、システムLSIやFPGA (field programmable gate array) が広く活用されています。また、ゲート規模は年々増加の一途をたどり、1,000ピンを超えるLSIも一般的になってきました。ここで問題になってくるのがプリント基板設計です。数百ピンを超えるLSIでは、BGA (ball grid array) と呼ばれるパッケージを採用する場合がほとんどです。ここでは、BGAが実装されるプリント基板を設計する際の問題点、留意点について、プリント基板設計者から回路設計者への要望を含めて解説します。

(筆者)

回路設計者自身がプリント基板設計も行っている、ということはまだだと思います。しかし、多ピンBGAパッケージの部品を使い始めると、プリント基板設計を考慮した回路設計が求められるようになります(写真1)。本稿では、BGA部品の性能を引き出す高品質のプリント基板をスムーズに得るために、回路設計者が考えるべき事項をまとめます。

スルー・ホール基板のための回路設計

プリント基板の構造には、スルー・ホール(貫通ビア)構造、パッド・オン・ビア構造、ビルドアップ構造などがあります。後者の二つについては、軽薄短小が要求される携帯端末などに一般的に使用されています。一方、FPGAなどが活用される少量多品種製品の分野ではスルー・ホール構造の基板が主流です。そこで、ここではスルー・ホール基板を対象に解説します。

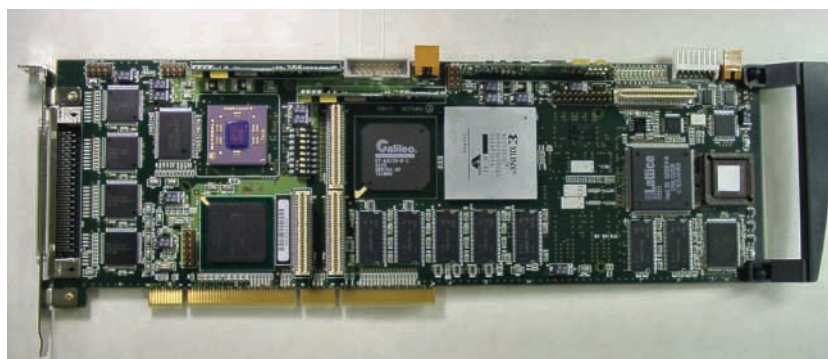
●なるべく小さいパッケージを使おう

説明を簡単にするために10ピン×10ピンのフルグリッド100ピンBGAの場合を例にとって説明します。ここでプリント基板のパターンは、BGAのパッド間に1本だけ配線を通せるものとします。

図1のように、一般的にまず基板の外層(表面/裏面)を利用してBGAパッドの外側の2列の配線を行います。基板の外層にパターンを引くときは、スルー・ホールが不要となるためです。外から2列目より内側にあるピンについて

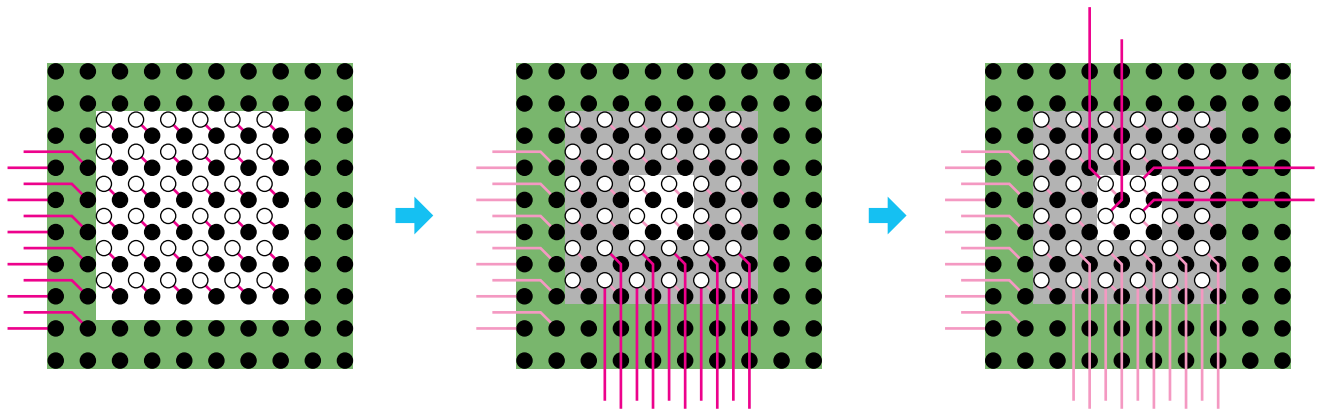


(a) 小型FPGAボード



(b) 画像処理ボード

〔写真1〕多ピンBGAパッケージを使ったプリント基板の例



〔図1〕フルグリッド100ピンBGAの配線引き出しの例（パッド間配線1本の場合）

黒丸はBGAのパッド、白丸は内側の配線を別層に引き出すためのスルー・ホールである。初めに表面層を使ってBGAパッケージの外側2列の配線を引き出す。スルー・ホールを打つ位置は、パッド間が一般的である。次に裏面層を使って、BGAの外側から3列目と4列目の配線を引き出す。最後に内層を使って、いちばん内側の配線を引き出す。

は、パッド間にスルー・ホールを打ち、基板の内層を使用して配線を引き出します。

こうしてパターンを引いてみると、100ピンBGAでは、配線層として最低でも3層を必要とすることがわかります。1,000ピンといった多ピンBGA部品が搭載されているプリント基板では、信号を引き出すために何層必要かという部分で、基板自体の層数が決まってしまう傾向にあります。多ピンBGAパッケージの部品を使うだけで、プリント基板の層数が必要以上に増えてしまうということもよく起こります。

すべてのピンから配線を引き出す場合に必要な配線層数の目安を表1に示します。実際には電源ピンやグラウンド・ピン、NCピン(non connection)があるため、多くの場合はこの層数より少なくて済むので、最大値を示していると考えてください。10ピン×10ピンのフルグリッドBGAのすべてのピンから配線を引き出す場合、配線層として3層が必要になります。これにグラウンド層と電源層を1層ずつ加えると5層になります。一般に、プリント基板製造上の理由で5層は製造されていないため、6層基板が必要ということになります。

プリント基板の層数が増えるということは、基板単価が上がるということにつながります。特に量産向けプリント基板の設計では、できるだけ層数を減らすことが求められます。しかし、プリント基板の設計段階に入ってしまうと、製造上の制約（パターンの幅やギャップ確保など）から、どんなに時間をかけてパターンの引き回しをくふうしたとしても、たいして改善できないのが現実です。

〔表1〕

フルグリッドBGAパッケージからの配線引き出しに要する層数

BGAサイズ	配線引き出し層数
8×8 (64ピン)	2
10×10 (100ピン)	3
12×12 (144ピン)	3
16×16 (256ピン)	4
32×32 (1,024ピン)	8

プリント基板の層数を抑えたい場合は、どうしたらよいのでしょうか？ パッケージに選択肢があるFPGAでは、このような解決策があります。部品実装スペースに余裕がある場合、無理に多ピン・パッケージの部品を使わず、ひとまわり小さいパッケージのものを複数個使用するのです。表1を見ると、10ピン×10ピンから8ピン×8ピンのパッケージに変更できれば、4層基板にできるかもしれないことがわかります。

●保険が自分の首をしめる

バイパス・コンデンサ(パスコン)は、交流信号を通しやすくする、電源変動を少なくする、放射ノイズを抑えるといった面から、非常に重要な部品です。パスコンのない基板はないといってもよいでしょう。

しかし、BGAパッケージのためのパターン設計において、パスコンは配線領域を非常に圧迫します。

回路図を見ると、電源ピンの数だけパスコンが挿入されていることがあります。フルグリッドのBGAの場合、パスコンを適所に配置することすら非常に困難です。かろうじて配置できたとしても、今度は配線領域が圧迫されてしまいます。

回路設計者は、スペース的になんとか置けるだろうと思うのでしょうか。そして、スルー・ホールを打たなくては電