

FPGAによるアナログRGB対応の カラー・グラフィックス表示制御

パソコン用ディスプレイに画像を出力する回路の設計法

井倉将実

ここでは、パソコン用ディスプレイに画像出力する回路の設計方法について解説する。解像度はVGA(640×480ドット)を前提としているが、XGA(1024×768ドット)などへも応用できる。まず、アナログRGBインターフェースの表示装置に画像を出力する方法を説明する。実際にFPGAで動作させるにあたっての回路設計上の注意点や、SDRAMをフレーム・バッファとして使う際のテクニックを紹介する。本誌付属のCD-ROMに設計データを収録する。
(編集部)

自動車のカー・ナビゲーション・システムやビルフロア管理システム、券売機、ゲーム機、パチンコなど、最近あらゆる機器にグラフィックスLCDが搭載されています。これらの機器で使われるグラフィックス出力機能は、「ABC」のようにおもに文字を表示だけの簡易なものから、高解像度の3次元(3D)描画機能やMPEG用動き補償回路などが搭載される高性能なLSIまでさまざまです。

グラフィックス制御回路は、機能が高いほどよいと考えがちです。しかし、高性能なLSIになればコストが上がります。また、高性能なものはパソコン向けに開発されているものが多く、少量では入手性が問題になることもあります。購入できたとしても、パソコン向けのグラフィックスLSIは日進月歩で進化しているため、すぐに入手できなくなるということも考えられます。

多くの場合、組み込み用のグラフィックス出力機能ではパソコン用ほどの性能は必要ありません。消費電力が数十WというグラフィックスLSIを組み込みシステムや携帯機器に搭載できるはずがありませんから、機能と消費電力、コストなどのトレードオフを検討し、場合によっては専用LSIが必要になるわけです。

実は2次元グラフィックス表示を主機能とするのであれ

ば、実用性のあるグラフィックス制御回路を独自に設計することが可能です。このとき重要なことは、性能を追求するのではなく、どのようにすれば画面に思い描いたデータが表示されるのかだけを考えることです。そして自分の目的に必要な機能だけを実装することです。

グラフィックスを画面に出力する方法

グラフィックス表示装置(CRTやLCDなど)の画面に画像を出力する原理について説明します。

画像データを画面に表示するためには、グラフィックス制御回路が管理するなんらかのメモリ上にこの画像データを記録しておく必要があります。このメモリのことをビデオ・メモリ(VRAM)と言います。一般的なグラフィックスLSIではSDRAMなどを外付けしますが、高性能なものになるとLSIに内蔵することもあります。

VRAMと実際の画面の対応は、図1のようになります。この方法をビットマップ方式と言い、画像データの管理がもっとも簡単な方式です。この方式で、表示開始位置を仮想画面の任意の位置に変更できるようにして、上下・左右

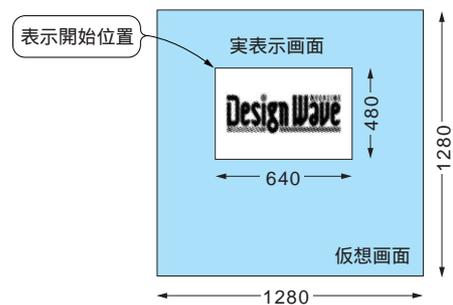
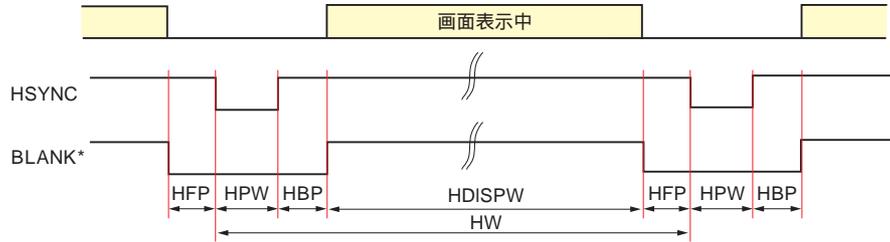


図1 VRAMと実際の画面の対応

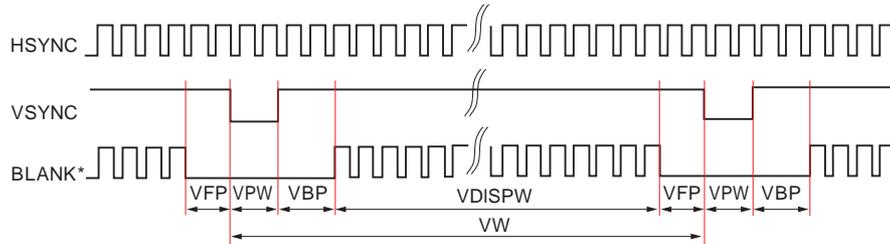
1280×1280ピクセルの仮想画面中の任意の位置から640×480ピクセルの実表示画面を管理して表示するVRAMの使いかたを示している。

HW：水平同期間隔
 HPW：水平同期信号幅
 HDISPW：水平表示期間幅
 HFP：水平フロントポーチ
 HBP：水平バックポーチ



(b) 水平同期信号，水平フロントポーチ，水平バックポーチの関係

VW：垂直同期間隔
 VPW：垂直同期信号幅
 VDISPW：垂直表示期間幅
 VFP：垂直フロントポーチ
 VBP：垂直バックポーチ



(a) 垂直同期信号，垂直フロントポーチ，垂直バックポーチの関係

図3 画面表示のタイミング

(a)のHSYNC信号の1周期分のタイミングが(b)である。

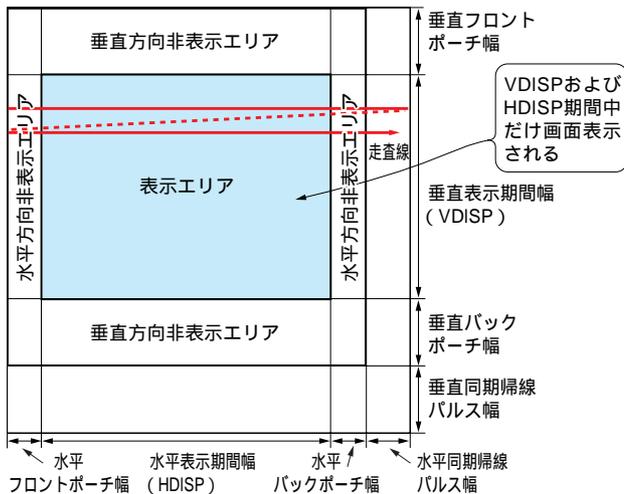


図2 画面表示制御において重要なタイミング・パラメータ

画面を水平方向に移動する走査線は，水平同期信号によって次の行の先頭に復帰する。また，垂直同期信号によって，いちばん上の行に復帰する。水平/垂直同期期間以外にブランク期間(非表示期間)がある。

を球状につなげると，ゲームなどで繰り返し表示される背景に利用することができます。

ホストCPUからVRAMに対して出力したい画像データを転送するしくみも必要です。PCIバスやAGPバスによるデータ転送がよく用いられます。高性能なグラフィックス制御回路では，DMAを用いたバス・マスタ回路によるデータ取得回路を搭載しています。

そしてVRAMに置かれている描画データを画面に送り出す出力制御回路が必要となります。VRAMから読み出され

た画素データは，出力制御回路内に一時的に蓄えられます。それから画像データを1ピクセルずつ，D-Aコンバータを介して表示装置向けに出力します。このとき，表示装置を制御するために必要な信号を，表示サイズ(VGA，SXGA，XGAなど)に合わせて規定されたタイミングで出力します。

同期信号と画面出カイメージの関係

アナログRGBインターフェースでは，水平同期信号HSYNCと垂直同期信号VSYNCを使って画面表示のためのタイミング制御を行います。画面を水平方向に移動する走査線は，水平同期信号によって次の行の先頭に復帰します。また，垂直同期信号によって，いちばん上の行に復帰します。同期信号による走査線の復帰期間以外で画素データをD-Aコントローラから出力すれば，自動的に画面表示してくれるというわけです。

実際の画面表示制御では，図2に示すように，いくつかの重要なタイミング・パラメータがあります。まず，水平/垂直同期期間以外にブランク期間(非表示期間)があります。非表示領域の前後のそれぞれのタイミングを表すフロントポーチとバックポーチです。この非表示期間はブランク信号BLANK*によって示されます。逆に言えば，ブランク信号がHレベルの期間が画面表示期間です。実際に画素データを送り込んで画面表示するタイミングを図3に示します。

画面制御信号は，すべて一つの基本となるクロック(画素クロック)によって生成されます。表1は，VESA(Video