

ミックスド・シグナルLSI設計の 手順と検証手法

——検証時間と精度の関係を理解して適切にモデリング

湯川 彰



ここでは、ミックスド・シグナルLSIのトップダウン設計フローについて解説する。デジタル回路の場合と異なり、アナログ回路については設計自動化がそれほど進んでいない。シミュレータを使って逐次検証を行いながら、段階的に回路を設計していくことになる。シミュレーションでは、検証したい項目、処理速度、検証精度、再利用性を考慮して、適切な設計抽象度やパラメータを備えるモデルを作成する必要がある。

(編集部)

LSIに集積される回路規模が大きくなるにつれて、LSIの開発コストは急激に高騰しています。図1のITRS(International Technology Roadmap for Semiconductors)の報告にも示されているように、最近ではLSI開発に数十億円かかることが普通になっています。90nmプロセスでは、マスクを製造するコストだけで1億円近くかかります。

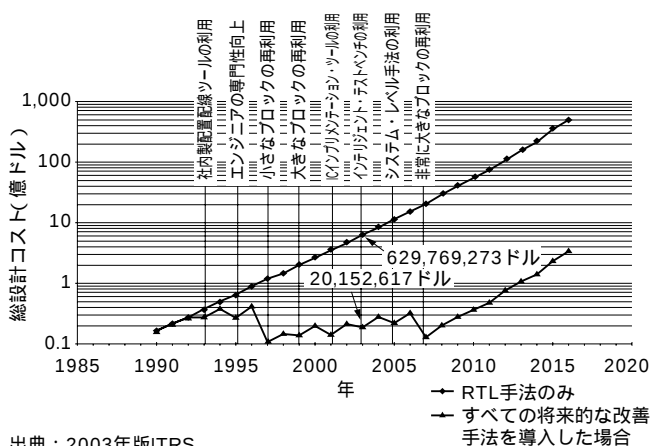
とくにアナログ・ディジタル混載の集積回路(ミックスド・シグナルLSI)の場合、素子ばらつきや誘導ノイズなどを原因とする問題については、検証手法そのものが完全には確立されていません。そのため、いくら検証しても万全とは言えません。結果として、作ってみなければわからない要素が残ります。ときには、作ったときに予想外の問題が発生することもあり、そのときの損失は測りしれないものとなります。そこで、問題を引き起こす可能性のある事柄に対して、対策できているかどうかを、さまざまな設計段階で検証することになります。また、ばらつきや寄生効果に対する見積もり誤差の影響の大小を確認することも、失敗を減らすうえで重要となります。

一方、LSIの回路規模が急激に拡大しており、検証量の増大する割合が、計算機の処理性能向上の割合をはるかに上回っています。そのため、きめの細かい検証を行うこと

がますます難しくなっています。そこで、さまざまな設計段階における検証目的を明確にして、むだの少ない効率的な設計を行うことが肝要です。

なお、ここでは検証の目的を、次の三つに分類して考えます。

- 1) **アルゴリズムの検証**——方式などが安定して動作するかどうか、仕様を満たしているかどうかを検証する。サイクル・ベースの検証でカバーできる範囲。
- 2) **特性確認**——仕様を満たすだけの性能がどうかを検証する。シミュレーションでは、実際のLSIに非常に近い動作を再現できることが求められる。
- 3) **接続検証**——接続関係が正しいかどうかだけを検証する。詳細な特性の差異は問わない。



出典：2003年版ITRS

(International Technology Roadmap for Semiconductors)

図1 システムLSIの開発コスト

半導体業界のロードマップであるITRSの2003年版で紹介されているシステムLSIの開発コストの変遷。PDA用のLSIをモデルとしている。ここ10年は、レイアウトの自動化、設計抽象度の引き上げと論理合成の活用、IPコアの再利用範囲の拡大などにより、開発費の高騰をくい止めてきたとする。2004年版ITRSでは、最近はまだもう少し多くの開発コストがかかっているとの変更があるもよう。

● アナログ・デジタル混載特有の四つの項目

アナログ・デジタル混載LSIの設計を一から始める場合、特徴的な設計項目に、以下の四つがあります。

- 1) アナログ処理部とデジタル処理部、それぞれの役割分担を決め、境界を明確にする
- 2) アナログ処理方式と具体的な回路形式を決定する
- 3) 加工ばらつき、電源電圧、温度変化による動作・特性への影響を考慮して素子寸法を決定する
- 4) 寄生効果やノイズの影響を推定し、設計ヘフィードバックする

このうち1)は、回路設計というより、アーキテクチャの選択に属する項目といったほうが適切でしょう。

デジタル回路の検証では、記述した論理式と実際の論理回路が一致しているかどうか、信号の伝播遅延に対する余裕(タイミング・マージン)が基準を満たしているかどうか、実動作を想定した入力パターンに対して出力の期待値パターンが一致しているかどうかをチェックします。したがって、(設計抽象度に関して)高位のシミュレーションで作成した比較対象の設計データがあれば、比較的容易に検証を自動化できます。

一方、アナログやアナログ・デジタル混載の検証で、入力に実使用状態の信号波形を選ぶと、入力パターンの量が著しく増大します。そのため、入力には、一般に正弦波や仕様で規定されたテスト信号を用います。また、アナログ回路ではシミュレーションの出力が期待値と完全に一致することはありえず、「だいたい一致する」という結果になります。これでは良・不良の判定において、不つごうが生じます。結果に対して判定基準に幅を持たせるとともに、時間軸上の値だけでなく周波数軸上の値も評価する必要があります。

こうした事情があるため、アナログ回路検証の自動化は非常に困難です。また、この検証のためには、評価対象のほか、入力信号、検証環境を構成する回路、出力結果を分析するためのソフトウェアが必要です。これらは(デジタル設計の場合と同様に)テストベンチと呼ばれています。

● ボトムアップとトップダウンの二つの概念がある

LSI設計の手順は、おおざっぱにボトムアップ設計とトップダウン設計に分けられます。

1) ボトムアップ設計

LSI開発プロジェクトの多くは、すでにプリント基板上

で実現されている機能を最新の設計ルールに従って集積回路化してコストダウンしたり、機能追加を行ったりするものでしょう。このようなときは、プリント基板に載っている論理LSIやアナログICを一つの回路ブロックと見立てて、それぞれ設計して組み合わせればよいことになります。また、ブロックの仕様は元のLSIやICの仕様を踏襲することになります。

このように、部品から設計して全体を組み上げていく手法を「ボトムアップ設計」と呼びます。手本となるものを忠実に複製する場合、このアプローチは効率的でまちがいが少ないと言えます。それでも昔はブロック間の接続検証を行う適当なツールがなく、目視で確認していたため、アナログ・デジタルのつなぎ目で正論理と負論理を取り違えて再設計するといったトラブルも多かったように記憶しています。

「プリント基板上で実現されている機能を集積回路化する」とひとりで言いましたが、そこにはさまざまなくふうが盛り込まれます。例えば、標準品のアナログICはたいていバイポーラICであり、広範な用途で使用するため、いろいろな特性項目の条件をまんべんなく満たすように設計されています。しかし、LSIに集積するときにはだいたい用途が絞られます。そのため、ほんとうに満足しなければならない特性項目は、標準品のアナログICが満足している項目の中のごく一部で済むのが普通です。実際のLSI設計では、この違いを利用して低消費電力化や面積縮小を図ることになります。また、製品の出荷テストも簡略化できます。

2) トップダウン設計

まったく新しいLSIを開発する場合は、まず、そのLSIの機能や性能を記述する仕様を決めることが普通です。次に、その仕様を実現する手段をイメージしながら機能を分割し、それぞれの手段に対する仕様を決め、さらにその手段を詳細化していきます。このような方法で開発を進めるスタイルが最近では主流となりつつあり、このような手順を「トップダウン設計」と呼びます。

まったく新しい機能や方式のアナログ・デジタル混載LSIを開発する場合でも、プリント基板を使ってプロトタイプを作成するところから始めるのが普通です。このとき、アナログ部分は標準ICを実装したボードで、デジタル部分はゲートアレイやFPGA(field programmable gate array)で構成して、設計の妥当性を確認します。このようなボードやチップには、ソフトウェア開発や設計最適化のための実験道具(治具)という意味合いもあります。しか