

# ここからアナ・ディジ 始める混載設計



## 第3回 D-Aコンバータの特性ばらつき

湯川 彰

今回は、D-Aコンバータの特性ばらつきと寸法設計について解説する。アナログ回路の設計では、あらかじめ特性ばらつきについて検討し、この影響ができるだけ小さくなるように回路構成や素子の寸法を決定する。最近では、ばらつきや歩留まりの推定にシミュレーションが利用されている。(編集部)

最近の130nmや90nmといったファイン(微細)パターン・プロセスでは、特性ばらつきにどう対応するかがあらゆる局面で問題となっています。アナログ回路、とくにA-Dコンバータ、D-Aコンバータでは、登場した当初からばらつきに対する対策が設計の一部と考えられてきました。

今回の話題は、基本的には筆者が16年ほど前にある雑誌に寄稿した内容をもう少し具体的に書き改め、その後の知見と具体例を付け加えたものです。最近、ある学会の委員会では、その記事がある会社のアナログ設計部門のバイブルになっているとうかがいました。古典的な統計学の応用ですが、それだけでも、現在、私たちが直面している問題に対する考えかたのヒントとして役に立つと信じています。

### ● 使用環境による特性変動、製造に起因する特性変動

電子回路の特性は、さまざまな原因により変動します。

これらの原因のうち、電源電圧や温度といった使用環境の変化による特性変動については、それぞれのパラメータを反映したモデルを作成し、回路シミュレーションを行って要求特性を満たしているかどうかを確認しながら設計します。通常は、保証しなければならない範囲について、電圧、温度、製造範囲などのパラメータの変動と、それぞれの最小値、標準値(中央値)、最大値の三つを組み合わせた条件でシミュレーションします。また、寄生効果、例えば共通インピーダンスや寄生容量によるカップリングなどに

ついては、レイアウト設計後に行われる寄生要素抽出(LPE: layout parameter extraction)ツールを用いて寄生成分を抽出し、それを反映したネットリストを使って回路シミュレーションを行うことにより、変動が許容できるかどうかを確認します。

これとは別に、LSIの製造工程に起因する電気的特性のばらつき(いわゆる「製造ばらつき」)もあります。製造工程に起因する特性の変動を推定することは非常に困難です。例えば、特性ばらつきに対して、モンテカルロ法を用いたシミュレーション(確率的なふるまいを反映したシミュレーション)を行えば、原理的には推定可能です。しかし、有用なデータを得るためのシミュレーション回数は統計学の母集団推定の手法で決めることになり、少なくとも数十回程度は必要です。

また、最近のシミュレータには、回路に用いられている素子のばらつき感度をあらかじめ求めることにより、特性ばらつきを効率的に予測するツールもあります。アンプや簡単なフィルタについては実用の域に達していますが、D-Aコンバータの規模となるとまだまだのようです。そこで現状では、このばらつきについては解析的に見通しをつけておき、あとは1回当たりの計算時間が短くてすむ、抽象度の高いモデルを使用したシミュレーションで確認しています。

### ● 素子特性のばらつきは4種類

素子特性のばらつきの原因は、大きく分けて以下の四つがあります。

- 製造装置が原因で生じる変動
- 寄生効果のばらつき
- ストレス(応力)などによる変動
- 純粋に統計的なゆらぎ

製造装置に起因する変動には、例えばウェハ処理工程における加熱炉の温度不均一性などによって生じるウェハ面内やウェハ間の不純物分布や酸化膜厚などのむら、露光装置の露光むらなどがあります。寄生効果のばらつきについては、例えば電源や信号を伝達する配線やスルー・ホールなどに付随する寄生抵抗や配線間の寄生容量などの変動に起因するものが挙げられます。また最近では、集積回路パターン形状に依存して局所的に応力が変わり、電気的特性が変動する現象が注目されています。

さて、集積回路の製造管理を行える精度には上限があります。例えば、抵抗を構成するポリシリコンや拡散層の不純物濃度は変動します。そのため、こうした抵抗値はウェハごとに20%程度変動する可能性があります。コンデンサについても電極間の絶縁膜の厚みが製造工程で変動するため、容量値が15%程度変動します。一方、MOSトランジスタは、主としてイオン注入量の変動により、しきい値電圧が0.1~0.2V程度変動します。そのため、MOSトランジスタのゲートに一定の電圧をかけると、アナログ回路で使用する電圧・電流条件ではドレイン電流が近似的にゲート電圧としきい値電圧の差の2乗で影響を受けるため、ウェハごとに電流が大きく変動する可能性があります。

唯一変動がそれほど大きくないのは、ダイオードの順方向電圧です。これは、端子間電圧がダイオードを流れる電流の対数の関数になっているおかげです。温度による変化は大きいので、温度補償を行うことでバンドギャップ・リファレンス<sup>注</sup>と呼ばれる基準電圧源として用いられています。

### ● 同形状の素子を近接配置したときの特性の類似性を利用

上述のように、集積回路には動作環境上および製造管理上許容しなければならない変動があります。その一方で、同一チップ上に同じ形状の素子を近接配置したとき、電気的特性の類似性が非常に強くなるという性質もあります。アナログ回路ではこの性質を最大限に利用する回路形式が考案されてきました。

本誌2004年10月号のp.84(特集2第2章「ミックスト・シグナルLSI設計の手順と検証手法」)で紹介した電流ミラー回路はその一例です。また、D-Aコンバータもその典型的な回路の一つです。D-Aコンバータは、入力デジタル信号に対応する量子化レベルを、形状が同一とみなせる抵抗、容量または電流源を多数組み合わせることで実現しています。これにより、製造管理上のばらつきの影響が小さくな

ります。このほか、電流スイッチ型D-AコンバータではスイッチをONする順番をくふうすることで、積分直線性を改善しています(本誌2005年1月号の連載第2回を参照)。

電気的特性の類似性のくふうは、回路設計だけでなく、レイアウト設計においても威力を発揮します。例えば、ダミー素子の配置が挙げられます。ここでは同じ形状の256個の抵抗を縦横に16個×16個並べたとします。内側にある素子から見ると、周りに自分とまったく同じ素子があることになり、特性は類似します。一方、端に置かれた素子から見ると、片方には自分と同じ素子がありますが、反対側には同じ素子がないことになります。製造の露光工程では露光された部分と露光されない部分ができ、レジストが収縮・膨張して変形します。レイアウト上の周囲条件が異なると、この違いによる応力差によって寸法が変動します。加えて、エッチング工程でも反応ガスの供給が局所的に異なる可能性もあります。そこで、端の素子の外側に(使わないけれど)同じ形状の素子を配置して特性をそろえます。これをダミー素子と呼びます。

しかし、このように注意して設計しても、特性がばらつくことは避けられません。また、ばらつきによる影響は用途や回路によって大きかったり小さかったりします。また、製造方法が変更されると、変動の原因が変化することがあります。そこで、アナログLSI開発では大幅なコスト・アップにならない限り、考えうるすべての対策を打って変動に備えます(第1世代品の開発ではこの姿勢がたいせつ)。

さて、製造装置などの不完全性、および製造管理上許容しなければならないばらつきなどをすべて排除できたとしても、統計的に避けられないばらつきが抵抗値や容量値、しきい値電圧などに残ります。このばらつきは、個々の素子寸法と強い相関を持っていることが知られています。そこで、ばらついたときの特性がどうなるかを予測することで、逆に素子の寸法をどう設計すれば目標とする歩留まりを確保できるかを分析し、設計にフィードバックします。それでは、ばらつきとD-A変換特性について検討してみましょう。

### ● 抵抗ストリング型D-Aコンバータのばらつきを考える

いま、本誌2005年1月号でも紹介した図1の抵抗ストリ

注：ダイオードに電流を流したときの電圧が負の温度係数になるのに対して、ダイオードと抵抗を直列に接続したときの抵抗の電圧降下は正の温度係数になる。このことを利用して温度変化をうち消すようにした基準電圧発生器をバンドギャップ・リファレンスと呼ぶ。原理的に出力電圧がシリコンのバンドギャップ電圧である約1.2Vになるので、このように呼ばれている。