



# 民生用LSIへの搭載を想定した 低コストの1回書き込み型 メモリ・コアを開発

オンチップOTPROM、セキュリテイ、  
アナログ・トリミングなどに利用可能

Charles Ng

筆者ら(米国 Kilopass Technology 社)は、1回書き込み型の不揮発メモリ・コアを開発した。CMOS 技術で製造できるため、最先端プロセスのLSIに容易に搭載できる。また、フラッシュ・メモリなど、ほかの不揮発メモリと比べて製造コストが安い。例えば、コストに厳しい民生用LSIにおけるファームウェアや暗号かぎの格納、アナログ・トリミング、液晶ドライバの特性調整などの用途を想定して開発した。(編集部)

システムLSI(SOC: system on a chip)の特徴として、「プロセス・ノードの縮小が進む」、「集積度が向上する」、「再利用を促進するため、シリコンIP(intellectual property)の搭載が重視される」といったことが挙げられます。さらに、もう一つの傾向として、「LSI上のメモリの比率が増加する」ともあります。多くの場合、デジタルおよびミックスド・シグナルのシステムLSIにはさまざまな情報を格納したメモリ・コアが組み込まれています。

## ● 民生用では安価な不揮発メモリ・コアが求められる

システムLSIに組み込まれるメモリ・コアの一部は不揮発性です。つまり、メモリ・コアに格納された情報はチップの電源がOFFになってもそのまま保持されます。SRAMコアや、その後現れたサイズの小さいDRAMコアの技術は、不揮発メモリ・コアと比べて歴史は長いものの、電源がOFFになると格納された情報が失われるという問題があります。このため、チップの電源がOFFになっても情報が保持され続けなければならないプログラムやデータ、ユーザ情報の格納という目的にSRAMコアやDRAMコアを利用することはできません。

単体のメモリLSIとしてEPROM(erasable and pro-

grammable read only memory)が1980年代後半に登場しました。これは消去可能、かつプログラム可能であることから、情報を何度でも書き換えることができました。このデバイスは、チップ・パッケージ上の石英ガラスの消去窓からUV(紫外線)光を照射することで情報を消去します。例えばプロセッサ・コアで使用されるブート・コードやプログラムを格納するという目的に最適でした。OTPROM(one time programmable read only memory)と呼ばれる窓のない安価なメモリLSIも登場しました。これはEPROMと異なり、1回だけプログラムできるメモリLSIです。

マイクロプロセッサLSIにOTPROMコアを組み込むことも可能です。ただし、特別なフォトリソグラフィや製造工程が必要となります。製造コストが割高になるため、OTPROMを内蔵することは少ないようです。

1990年ごろ、フラッシュ・メモリが登場しました。フローティング・ゲート技術を用いたフラッシュ・メモリ・セルの値は再設定可能です。例えば、そのデバイスがシステムに実装されている状態で、何度でも繰り返し書き換えることができます。1990年代の初期には、EPROMよりもNOR型フラッシュ・メモリが大量に出荷されるようになりました。フラッシュ・メモリはシステムLSIにも組み込まれましたが、この場合は製造コストが増大します。現在、プロセッサなどの外付けメモリには、かつてのEPROMやEEPROMに代わってフラッシュ・メモリがよく使われています。

従来の製造プロセスにいくつかの工程を追加しただけでは、チップ(CMOS論理LSI)上にフラッシュ・メモリやEPROM、EEPROMを組み込むことはできません。そのため、こうした不揮発メモリ・コアの供給は、最先端の標

準CMOS論理プロセスのリリースに対していつも遅れがちです。残念ながらこのような問題が存在するため、民生機器向けLSIにこうした不揮発メモリ・コアを気軽に搭載することができません。というのは、こうした用途では製品コストを引き上げるため、最先端のプロセスを利用する必要があるからです。

不揮発メモリ・コアのもう一つのタイプであるROMは安価で小型ですが、別の問題を抱えています。マスクROMは、チップの製造過程で「ハード・ワイヤード的に」プログラムする必要があるため、後で情報を書き換えたり、派生品展開に対応することができません。つまり、ROMにはフラッシュ・メモリのような柔軟性はありません。

筆者ら(米国 Kilopass Technology 社)は低コスト、セキュリティの確保、小型化を実現した新しいタイプのワンタイム・プログラマブル(1回書き込み型)の不揮発メモリ技術「XPM」を開発しました。以下では、このXPMについて解説します注。

### ● メモリ・セルはMOSトランジスタ

フラッシュ・メモリの場合、フローティング・ゲートに電荷を注入し、トンネル効果を利用することで「1」と「0」の値を格納します。一方、XPMでは、メモリ・セルにチャネル長が短いMOSトランジスタを使用しています。これは、プログラムされていない(書き込み前の)状態ではコンデンサ(開回路)として働きます。短い電圧パルスを用いてプログラムするとゲート酸化膜が破壊され、トランジスタは抵抗(閉回路)のようにふるまいます(図1)。また、通常動作時に余計な漏れ電流が流れることはありません。XPMメモリ・ブロックの書き込みに必要な電流は小さく、1Mビ

ットのメモリをほんの数μ(秒)でプログラムできます。

XPMアレイにおいて、選択された行と列のビット線とワード線に正しくバイアスをかけると、その行と列に対応したメモリ・セルがプログラムされます。同じように、プログラムされた情報を読み取る動作では、アレイ内の選択済みの行および列と、未選択の行および列に異なる電圧をかけます。これにより、アレイ上のどのセルがプログラムされているかを識別します。

XPMセルは、一見するとFPGAに使われているアンチヒューズ(通常は絶縁状態にあり、プログラム電圧を加えることにより接続状態に変わるヒューズ)のようですが、実際には従来型のアンチヒューズとは構造が異なります(稿末のコラム「FPGA/PLDとXPM技術の接点」を参照)。アンチヒューズは通常、二つの金属層間に配置された特殊な誘電体(アモルファス・シリコンの場合もある)で構成されています。プログラムすると、アンチヒューズは接続(スイッチ)を閉じます(ヒューズのように開くのではない)。

XPMもプログラムの後で接続を閉じるという点ではアンチヒューズ技術とよく似ています。しかし、現行のアンチヒューズ技術と異なり、XPMセルの接続は、金属層の間ではなくCMOSトランジスタのゲート酸化膜において行われます。XPMセルは基本的に標準のCMOSトランジスタで構成されているため、CMOS論理LSIと同じプロセス技術で製造できます。

### ● 従来型の不揮発メモリと比較する

XPMとそのほかの不揮発メモリ(ROM, EPROM, フラッシュ・メモリ)の比較を表1に示します。

#### 1) ROMとの比較

ROMには、サイズが小さく消費電力が少ない、標準のCMOSプロセスで実装できるといった利点があります。ROMはプロセス・ノードの縮小に容易に対応できます。そのため、新しいプロセスが利用可能になると、直ちにROMを使用できます。

ROMをチップ上の不揮発メモリとして見たときの最大の問題は、マスク・プログラム方式であり、チップ製造時に構成が固定されることです。ROMコアのいずれの情報も「ロック」されているので、フォトマスクを変更してもう

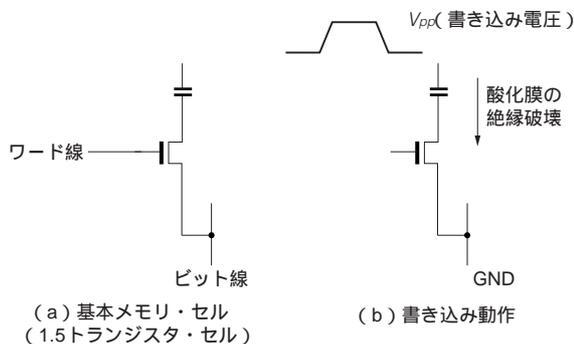


図1 XPMのメモリ・セル

プログラム電圧の短いパルスがトランジスタの酸化膜を破壊し、開回路(コンデンサ)から閉回路(抵抗)に変わる。

注: XPMについての国内の問い合わせ先は、丸紅ソリューション(<http://www.msol.co.jp/>), TEL03-5778-8551。