

第3章

部分リコンフィギュラブル機能の評価

—回路構成や回路定数の変更をマイコンから行う

野村英方

プログラマブル・デバイスの特徴を生かした使いかたの一つに、システム動作中のリコンフィグレーション(回路の再構成)がある。アナログ回路では、処理しようとする信号に合わせて回路構成や回路定数を最適に切り替えたい場合も考えられる。ここでは、FPGAに実装したマイコンを使ってアナログ・プログラマブル・デバイスの回路構成を部分的に変更する方法について解説する。(編集部)

アナログ・プログラマブル・デバイスは、アンプのゲインやフィルタ特性のみならず、回路構成の変更まで、LSIの内部だけで行うことができます。さらに一部のアナログ・プログラマブル・デバイスには、LSI動作時にLSIの一部だけを書き換える機能があります。例えば複数の信号をマルチプレクサで切り替えて扱うようなアプリケーションにおいて、信号の切り替えに合わせて信号処理回路もいっしょに切り替える(まるごと書き換える)ような使いかたができます。

部分リコンフィギュラブル機能を持つデバイスの一つに、英国 Anadigm 社の FPAA があります。FPAA では、1クロックで回路を切り替えられます。回路の切り替えにあたっては、ROMからのコンフィグレーションではなく、外部マイコンなどを使って制御します。

この機能により、一つのLSIに複数の機能を持たせることができ、基板面積の縮小やコストダウンに役立ちます。

FPAAの部分リコンフィグレーション

FPAAの場合、回路の再構成には2通りの方法があります。いずれも、開発ツールの「Anadigm Designer2」から書き換え用のソース・コードを生成します。

● state-driven method

回路データをあらかじめ準備しておき、適当なタイミングで回路の置き換えを行います。例えばフィルタを発振器に置き換えるなど、回路そのものを変更できます。書き換える回路があらかじめ決まっているのであれば、この方法が便利です。

● algorithmic method

アナログ・ブロック(CAM)パラメータの変更や、マルチプレクス入力セルの切り替えを行う方法です。マイコンなどからパラメータ値を直接書き換えることができます。

例えば、現在ゲイン(利得)が5のアンプを、ゲインが6のアンプに変更することを考えます。ゲイン5とゲイン6の二つの回路をあらかじめ用意しておく方法ももちろん考えられます。しかし、ゲインがあらかじめ決められない場合もあるでしょう。algorithmic methodはこのようなときに、「ゲインを6にせよ」と命令することで回路の特性だけを変更できる機能です。パラメータ変更だけであれば、書き換え用のデータは小さくて済むため、制御時間も短くなります。

ただし、同じ機能でも設定するパラメータによって回路が切り替わる場合は、回路構成が変わることになるので、state-driven methodを使う必要があります。

FPAAを制御するためのCソース・コードは、「Anadigm Designer2」が生成してくれます。

部分リコンフィグレーション回路の設計

ここでは、FPAA(AN220E04)の部分リコンフィギュラブル機能をテストする回路を設計します。ソフト・マクロ

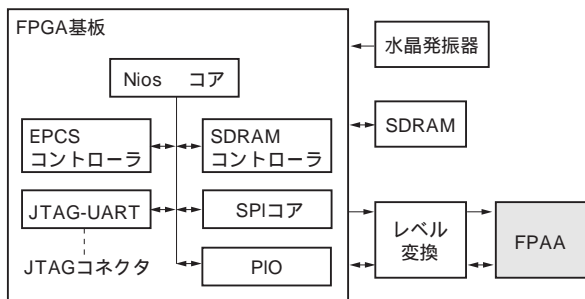


図1 部分リコンフィギュレーション・テスト・システムのブロック図

FPAA(AN220E04)の部分リコンフィギュラブル機能をテストするシステムである。ソフト・マクロのCPUコアを実装したFPGAを使って制御する。FPGAは、Altera社のCyclone。本誌2003年10月号に付属していたFPGA基板を活用した。

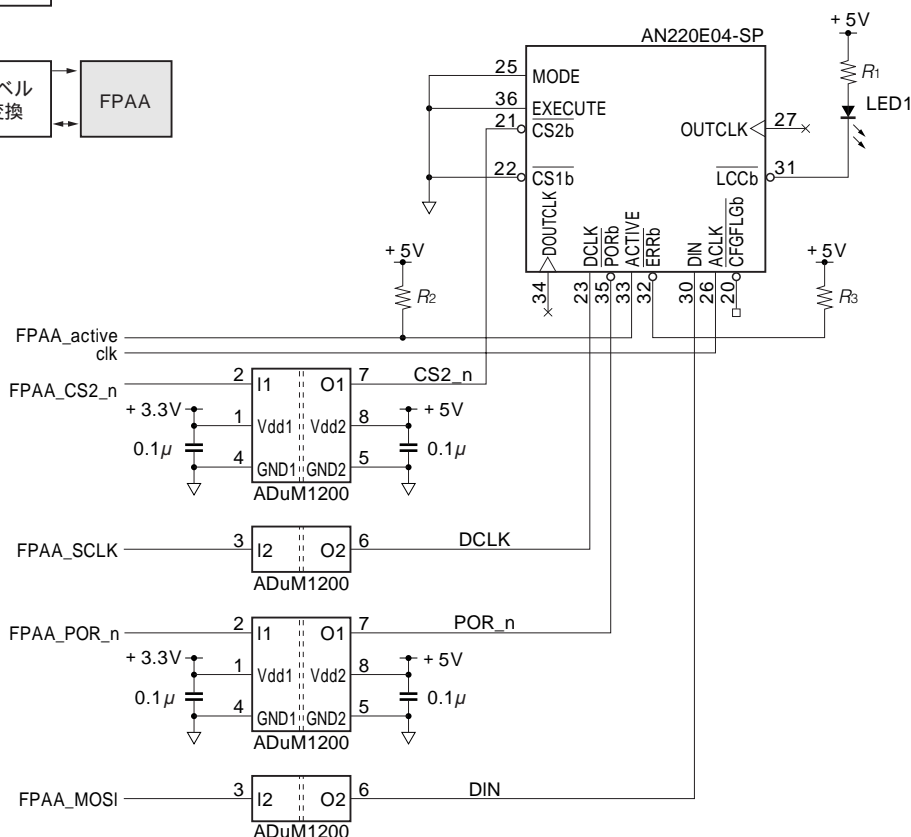


図2 FPAA-FPGAインターフェース部の回路

FPAAとFPGAの間のインターフェースはSPIである。ほかに制御用のデジタル信号がある。FPAAは5V系のI/Oなので、レベル変換を行っている。

のCPUコアを実装したFPGAを使って制御します。FPGAとしては、米国Altera社のCycloneを使います。本誌2003年10月号に付属していたFPGA基板を活用しました。実装したCPUコアはNiosです。

FPAAの回路は、マルチプレクス入力セルを切り替えるだけの簡単なものとした。動作開始時にマルチプレクス入力セルのラインBを選択する回路とし、ラインA、C、Dと切り替えて出力します。

テスト・システムのブロック図を図1に示します。FPAAとFPGAの間のインターフェースはSPIとします。インターフェース部の回路を図2に、製作したテスト・システムを写真1に示します。

● 書き換え制御回路(FPGA部)の設計

書き換え制御を行うFPGAには、CPUコアを実装します。近年のFPGAはメモリ・ブロックを搭載していますが、

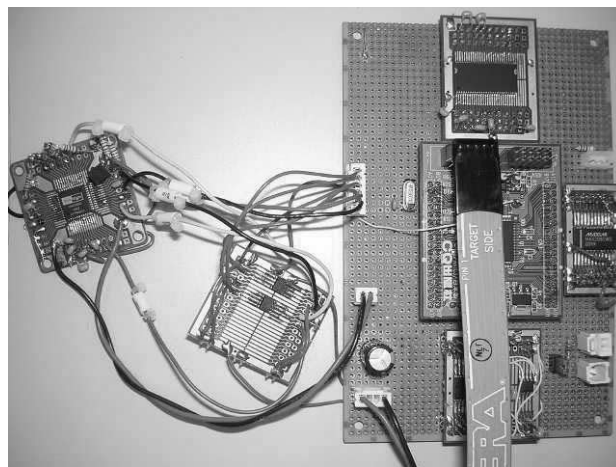


写真1 製作したテスト・システム

小規模な品種ではCPU用の命令メモリとして使うには不十分です。そこで今回は、外部メモリとしてSDRAMを接続しました。