

# 1.485GHzシリアル・インターフェース 「HD-SDI」搭載のポイント

— デバイス選択や回路設計，基板設計のガイドライン

川上 誉

放送局ではHDTV信号をアナログで扱うことは少なくなってきたており、デジタル信号を同軸ケーブル1本で伝送できるHD-SDI (high definition-serial digital interface) 方式が主流になっている。ここでは、HD-SDIを採用する機器の開発のポイントについて述べる。ここで紹介する内容は、HD-SDI以外の規格を採用した高速伝送基板を開発する際にも役立つ。

(編集部)

HD-SDIは、日本ではBTA S-004、米国ではSMPTE 292Mの名称で規格化されています。HD-SDIでは、同軸ケーブル・インターフェースおよび光ファイバ・インターフェースが規定されています。HD-SDIでより広く利用されている同軸ケーブル・インターフェースについてのおもな規定を表1に示します。同軸ケーブルによる伝送では、最大伝送距離の規定はありませんが、最大伝送損失の規定があります。使う同軸ケーブルによって最大伝送距離が異なり、例えば5CFB同軸ケーブルを使用した場合は100mの伝送が可能でなければなりません。ケーブル伝送損失を補償するため、受信機側にケーブル・イコライザの挿入が必要になっています。

## 1. ハイビジョン信号を伝送するためのデバイス

ハイビジョンの映像信号は、コンポーネント信号(Y, Pb, Pr)で、デジタル・データはY信号(輝度信号)10ビットと、Pb, Pr(色差信号)を交互に重ねたC信号10ビ

ットの合計20ビットで構成されています。伝送路符号化による伝送レートの増加はありません。よって、フレーム周波数が30Hzの場合は $74.25\text{MHz} \times 20\text{ビット} = 1.485\text{GHz}$ 、フレーム周波数が $30/1.001\text{Hz}$ の場合は $74.25/1.001\text{MHz} \times 20\text{ビット} = 1.485/1.001\text{GHz}$ となります。ハイビジョン機器では、この2種類の周波数に対応することを求められます。ハイビジョン信号を伝送するためのデバイスを以下に示します。

### ● 専用の送信/受信LSIを利用する

ハイビジョン用としてよく使われているデバイスは、カナダGennum社のHD-LINX チップセットや、米国National Semiconductor社のLSIです。これらのチップセットはクロック・リカバリ、ケーブル・イコライザ(EQ)、ケーブル・ドライバ(CD)、シリアライザ(SER)、デシリアライザ

表1<sup>(1)</sup> 同軸インターフェース・ケーブルのおもな規定

シリアル・クロック周波数	1.485GHzおよび(1.485/1.001)GHz
出力信号振幅	800mV <sub>p-p</sub> ± 10% 75 終端抵抗にかかる電圧で同軸ケーブルは1m以内
コネクタ・タイプ	75 BNC型
ケーブル種類	75 同軸ケーブル
入出力インピーダンス	75 不平衡型
伝送損失	20dB以下( $f_c/2$ において)
反射損失	15dB以上(5MHz以上, $f_c/2$ 未満) 10dB以上( $f_c/2$ 以上, $f_c$ 以下) $f_c=1.485\text{GHz}$ および(1.485/1.001)GHz
立ち上がり時間	270ps未満
立ち下がり時間	270ps未満
立ち上がりと立ち下がりの差	100ps以内

### KeyWord

HD-SDI, BTA S-004, SMPTE 292M, 1.485GHz, HD-LINX, PM8358, HOTLink, WFM7100, TG2000, Stratix GX, Virtex- Pro, MAX3812, LMH0044, 3Gbps SDI

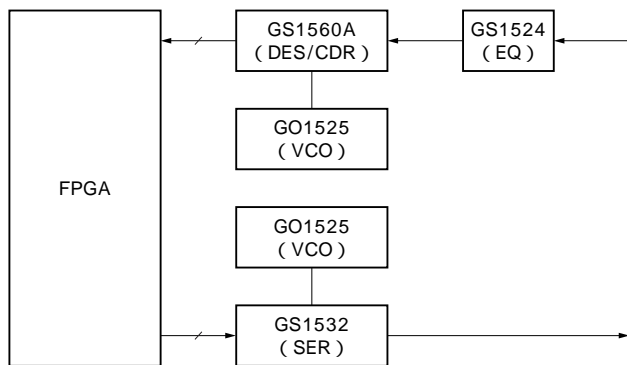


図1 シングル・チャンネルのハイビジョン信号を送受信するブロックの構成

専用の送受信 IC を利用するメリットは、開発者が HD-SDI のデータ・フォーマットについて詳しく知らなくても開発できる点にある

(DES)などで構成されます。

専用のチップセットを利用するメリットは、開発者が HD-SDI のデータ・フォーマットについて詳しく知らなくても開発できる点で、エンジニアはその分ユーザ論理などのアプリケーション部分の回路設計に注力できます。図1に HD-LINX チップセットを使ったシングル・チャンネル機器の簡単なブロック図を示します。

### ● SerDes デバイスと FPGA を利用する

別の方法として、単純な SerDes( シリアライザ/デシ

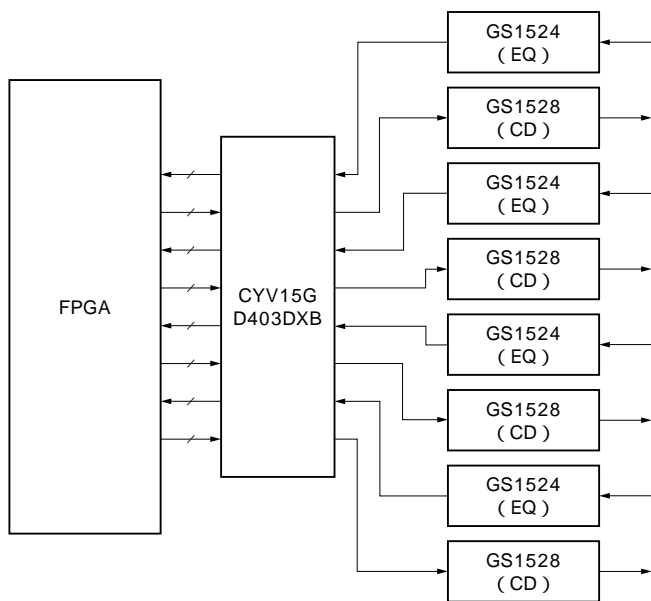


図2 4チャンネルのハイビジョン信号を送受信するブロックの構成

SerDes デバイスと FPGA を利用するメリットは、チップ数を抑えたまま多チャンネルを扱える機器を開発できる点にある

ライザ)デバイスと FPGA を組み合わせる方法が考えられます。SerDes デバイスとしては米国 PMC-Sierra 社の PM8358 や、米国 Cypress Semiconductor 社の HOTLink シリーズを利用できます。この構成のメリットは、チップ数を抑えたまま多チャンネルを扱える機器を開発できる点にあります。そして、安価な FPGA などとの組み合わせにより、低コストでシステムを実現できます。また、図2には HOTLink シリーズを使用した4チャンネル機器の簡単なブロック図を示します。

### ● SerDes 内蔵 FPGA を利用する

1.5Gbps 以上の高速シリアル・インターフェース・ブロック( マルチギガビット・トランシーバ・ブロック)を搭載する FPGA として、米国 Altera 社の Stratix GX/Stratix GX シリーズや米国 Xilinx 社の Virtex- Pro/Virtex-4 シリーズなどがあります。こうした高速 SerDes 内蔵の FPGA を利用する方法は、チップ数や専用チップにかかるコスト、基板上の専有面積、基板設計、ユーザ論理との統合、複数チャンネルの構成などを考慮すると、もっともスマートかもしれません。ただし、FPGA のマルチギガビット・トランシーバ専用端子からの入出力は、通常、差動信号になっており、HD-SDI の同軸ケーブルによる不平衡伝送やドライブ能力などの問題から、出力は別途、ケーブル・ドライバなどを使ってバッファする必要があります。また、入力にはケーブル・イコライザなどを使って信号補償した後に、差動信号で入力する必要があります。HDTV 機器とのインターフェースとしては、FPGA 以外にはケーブル・イコライザとケーブル・ドライバだけという構成になります( 図3)。

なお、ケーブル・ドライバには Gennum 社の「GS1528A」や National Semiconductor 社の「LMH0202」、米国 Maxim

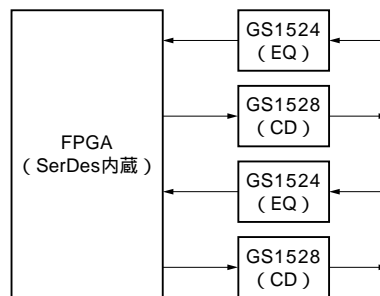


図3 2チャンネルのハイビジョン信号を送受信するブロックの構成

FPGA 以外にはケーブル・イコライザとケーブル・ドライバだけという構成