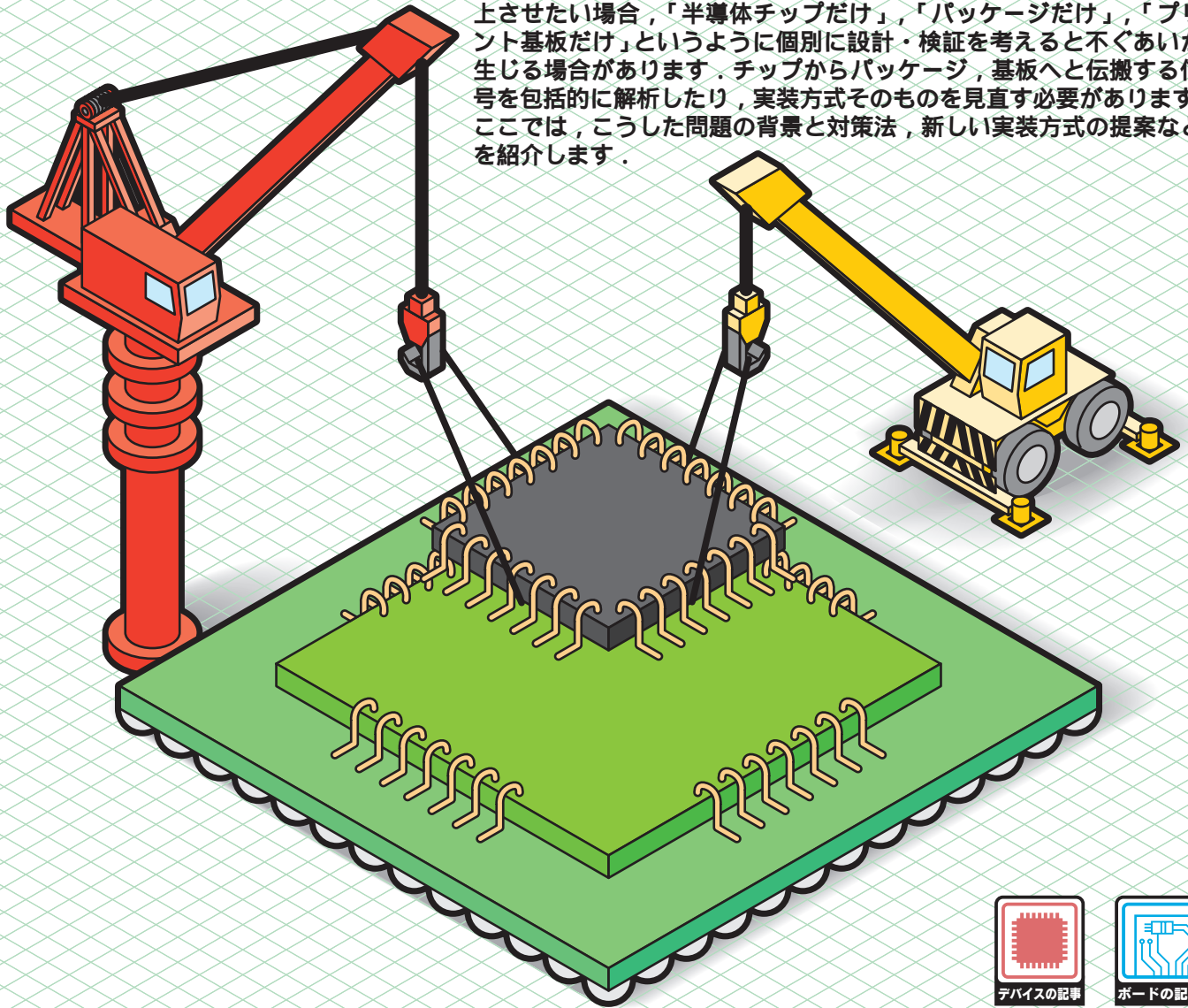


特集2

デバイス、パッケージ、ボードの全体最適設計

個別最適化の限界を新技術で乗り越える

本特集では、半導体チップ(LSI)、パッケージ、プリント基板の協調設計(コデザイン)について議論します。高速なデジタル信号を取り扱ったり、SiP(system in package)技術などを利用して実装密度を向上させたい場合、「半導体チップだけ」、「パッケージだけ」、「プリント基板だけ」というように個別に設計・検証を考えると不具合が生じる場合があります。チップからパッケージ、基板へと伝搬する信号を包括的に解析したり、実装方式そのものを見直す必要があります。ここでは、こうした問題の背景と対策法、新しい実装方式の提案などを紹介します。



第1章

ノイズ対策とピン配置の最適化で、装置メーカーと半導体メーカーの協力が不可欠に
LSI、パッケージ、ボードの協調設計に向けて 磯崎智明, 菅原健二

第2章

シミュレーションの“違い”がわかる設計技術者になろう
PI解析, SI解析, EMI解析を支える基盤技術の全体像 村山敏夫, 渡邊貴之, 浅井秀樹

第3章

システムLSIの課題を先端実装技術との融合で乗り越える
ASICとDRAMの間を最大16Gバイト/sでデータ転送可能に 間淵義宏