

CMOSアナログICの 実用設計

吉田晴彦

第 7 回

CMOS アナログIC PWM01 の回路設計 (3) 電圧レギュレータの設計



PWM01 の回路設計の3回目として、電圧レギュレータ回路 ($V_{B1} = 4V$) を設計します。あと3回でCMOS アナログIC PWM01 の設計は完了です。
(編集部)

● 電圧レギュレータ (V_{B1}) の設計

図1は負荷電流能力 $I_{REG1} = 1mA$ の定電圧レギュレータ回路 ($V_{B1} = 4V$) です。ICの内部では、発振器などへの電源供給や基準電圧源として使用します。入力電圧 $V^+ = 5V$ で、出力電圧 $V_{B1} = 4V$ 、出力電流 $I_{REG1} = 1mA$ の特性が要求されるので、PMOSトランジスタ (M_6) のソース接地回路を出力に用いた低飽和型 (LDO: Low Drop-out) レギュレータの回路構成とします。

基準電圧は、基準電圧源で生成した $REF1V0 = 1V$ を使用します。また、過負荷や負荷短絡時にICを保護するため

の出力電流を制限する過電流保護回路を内蔵します。

● 出力部: M_6 の検討

電圧レギュレータの負荷電流能力は $V^+ = 5V$ において $I_{REG1} = 1mA$ の仕様になっています。この仕様は外部負荷に電源供給することを前提にした電流値です。外部負荷以外にIC内部の負荷として電圧レギュレータ (V_{B1}) を電源供給源とする発振器や電圧レギュレータ (V_{B2}) の回路ブロックがあります。それらに供給する電流 (最大で $0.5mA$ 程度) も考慮すると、出力部のPMOSトランジスタ M_6 は外部負荷電流と内部負荷電流から、 $I_6 = 1.5mA$ の電流能力が必要になります。ここでは素子ばらつきや温度変動なども考慮し、 $I_6 = 3.0mA$ となる M_6 のトランジスタ・サイズ W_6/L_6 を検討します。

まず、入力段 M_1, M_2 に使用する素子の種類について考えます。図2において、 M_5 が飽和領域で動作するためには、 $V_{DS5} > V_{IX(sat)}$ ですから、 $V_{REF1V0} - V_{GS1} > V_{IX(sat)}$ より、 $V_{REF1V0} = 1V, V_{IX(sat)} = 0.15V$ とすると $V_{GS1} = 0.85V$ となります。このことから M_1 と M_2 にはしきい値電圧の低い素子が必要となるので、イニシャル V_T 型 ($V_{TN1} = 0.35V$) のトランジスタを使用します。

次に、 P 点電位 V_P について考えます。 V_P は、 $V_P = V_{REF1V0} - V_{GS1} + V_{DS1}$ と表せます。 M_1 が飽和領域で動作できる最小のドレイン-ソース間電圧を $V_{DS1} = V_{GS1} - V_{TN1}$ とすると、

$$\begin{aligned} V_P &= V_{REF1V0} - V_{GS1} + V_{DS1} \\ &= V_{REF1V0} - V_{GS1} + V_{GS1} - V_{TN1} \end{aligned}$$

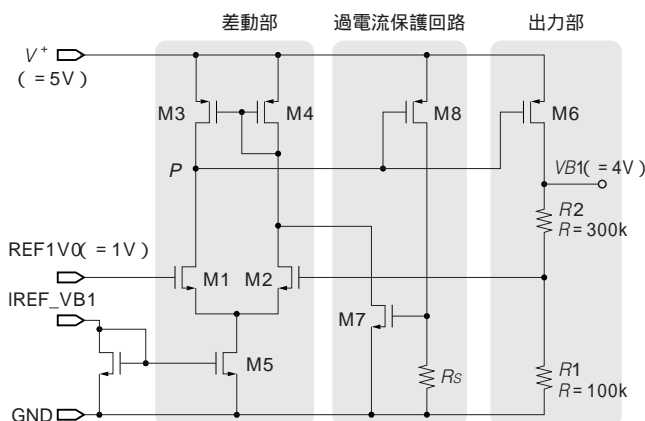


図1 電圧レギュレータ (V_{B1}) の回路構成

出力電圧 $4V$ で過電流保護回路を内蔵した低飽和型レギュレータ。

KeyWord	電圧レギュレータ, 低飽和型レギュレータ, 基準電圧, ロード・レギュレーション, 位相補償, トリミング調整, 過電流保護
----------------	--

$$= 1 - V_{TNI}$$

と表せます。

これらを踏まえて、M6の動作点について考えます。M6のソース-ゲート間に加えることのできる最大の電圧 V_{SG6} は、 $V^+ = 4.7V$ で、NMOSをしきい値低め $V_{TNI-L} = 0.2V$ 、PMOSをしきい値高め $|V_{TPE-H}| = 1V$ としたワースト条件において、

$$\begin{aligned} V_{SG6} &= V^+ - V_P \\ &= V^+ - (1 - V_{TNI}) \\ &= 4.7 - 1 + 0.2 \\ &= 3.9V \end{aligned}$$

となります。また、ソース-ドレイン間電圧 V_{SD6} は、

$$V_{SD6} = V^+ - VB1 = 4.7 - 4 = 0.7V$$

なので、

$$V_{SG6} - |V_{TPE}| = 3.9 - 1 = 2.9V > V_{SD6} = 0.7V$$

となり、M6は非飽和領域で動作しています。従って、

$$I_6 = \mu_{PE} C_{ox} \frac{W_6}{L_6} \left\{ V_{SG6} - |V_{TPE}| \right\} V_{SD6} - \frac{V_{SD6}^2}{2}$$

の関係式が成り立つので、 $I_6 = 3mA$ より、

$$I_6 = \mu_{PE} C_{ox} \frac{W_6}{L_6} \left\{ V_{SG6} - |V_{TPE}| \right\} V_{SD6} - \frac{V_{SD6}^2}{2} = 3 \times 10^{-3}$$

$$\therefore \frac{W_6}{L_6} = \frac{3 \times 10^{-3}}{\mu_{PE} C_{ox} \left\{ V_{SG6} - |V_{TPE}| \right\} V_{SD6} - \frac{V_{SD6}^2}{2}} \dots (1)$$

が導かれ、 $I_6 = 3mA$ とするためには、M6のトランジスタ・サイズが条件式(1)を満たす必要があります。

● ロード・レギュレーションの改善

ロード・レギュレーションとは、負荷電流に対する出力電圧の変動幅のことです。PWM01では負荷電流 I_{REG1} が0mA ~ 1mAの範囲で変化したときの出力電圧 $VB1$ の変動幅と規定しています。レギュレータの出力インピーダンス(=出力電圧の変動量/出力電流の変動量)はゼロが理想なので、ロード・レギュレーションが小さければ小さいほどレギュレータとしての性能が良いことになります。

図3において、負荷電流 I_{REG1} が変化したときの動作を考えます。 I_{REG1} が変化するとM6のソース-ゲート間電圧 V_{SG6} が変わるので、P点の電位が負荷電流により変化することになります。P点の電圧変動はカレント・ミラーを構成しているM3のソース-ドレイン間電圧 V_{SD3} の変動となります。チャンネル長変調の影響でM3とM4の電流比がずれ、オフセット電圧が生じ、出力電圧が変動するため、ロード・

図2 負荷電流能力の検討

負荷電流能力 $I_6 = 3mA$ となるトランジスタM6のトランジスタ・サイズを検討する。また、 $V_{GS1} = 0.85V$ なので、M1、M2にはしきい値電圧の低いニシヤル V_T 型のトランジスタを使用する。

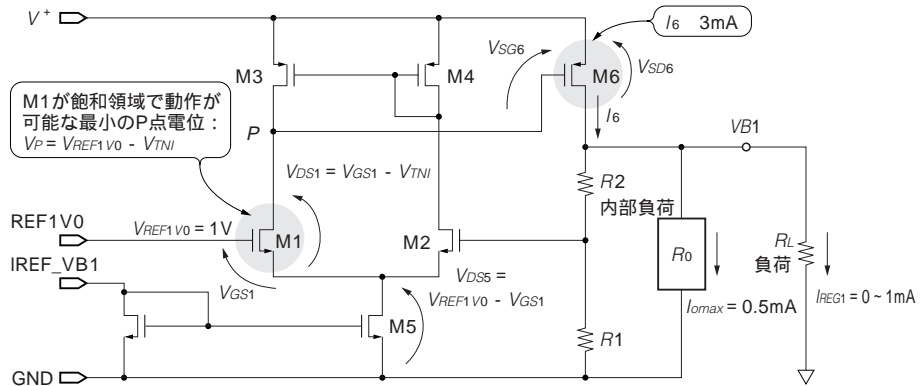


図3 ロード・レギュレーションの悪化

負荷電流 I_{REG1} を変可するとM3の V_{SD} が変動する。チャンネル長変調の影響でM3とM4の電流比がずれ、オフセット電圧が生じるため、ロード・レギュレーションが悪化する。

