

1トランジスタ、1キャパシタSRAM開発の軌跡をたどる

—NINTENDO GAMECUBEに採用された「1T-SRAM」の着想

Mark-Eric Jones

ここでは、研究開発型のベンチャ企業が独自のアイデアをどのように製品にまとめ上げていったかを紹介する。米国MoSys社は、1トランジスタ、1キャパシタ構成のビット・セルを利用するSRAMを開発した。DRAMなみの集積度とSRAMなみの性能を合わせもつという。さらに、標準的なロジック・プロセスで製造できるという利点がある。通信アプリケーションなどで採用が始まっており、任天堂が2001年7月に発売する予定の家庭用ゲーム機「NINTENDO GAMECUBE」にも採用されている。

(編集部)

1991年、斬新なアーキテクチャにもとづくメモリを開発するために、米国MoSys社が設立された。9年後、その技術はエンベデッド^{ワンチー・エスラム}1T-SRAMメモリとして実用化された。1T-SRAMとは集積度と性能の高いエンベデッドRAM技術である。ここでは、MoSys社が他のメモリ・メーカーとまったく異なるアーキテクチャのアプローチを追求することによって実現した技術の概要、およびこのユニークな技術を開発する過程で筆者らが経験したことを紹介する。また、今日のシステム・オン・チップに対する要求と1T-SRAMメモリが、これらとどう関わっているのかについても述べてみたい。

●DRAMの集積度とSRAMの性能を両立したメモリ

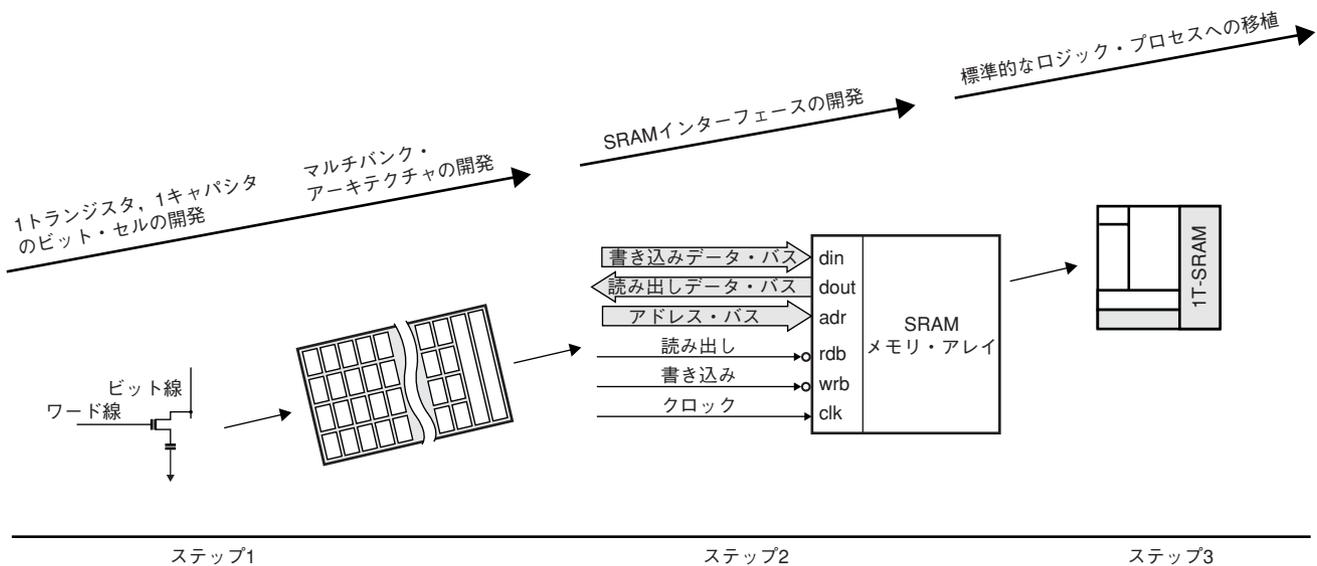
技術的な制約の壁は、新たな洞察と技術革新によって取り除かれる。RAMのケースを紹介しよう。新しいアプリケーションは、絶えず性能や集積度、消費電力特性の改善を要求する。これまで何年もの間、DRAMの性能(ランダム・アクセスのサイクル時間)は60ns~70nsと横ばい状態だった。設計者は性能を補うためにキャッシュやその他の複雑な仕組みをDRAMに組み込んだ。

しかし、いったんこの制約が打ち破られると、それまで不可能だった多くのアプリケーションが再検討されるようになる。筆者らは、他のRAMの技術的な限界を越える性能や集積度、消費電力特性をもつ技術を世に広めたいと考えている。

1T-SRAMメモリは、1トランジスタ、1キャパシタのビット・セルから構成されている。DRAMなみの集積度、SRAMなみの性能を備え、消費電力は6トランジスタを使用する従来型SRAMの1/4である。1T-SRAMメモリは通信やシステム・オン・チップといったアプリケーションで採用されている。こうしたアプリケーションでは、多くの場合、メモリがダイ(チップ)の面積の40%を越えている。RAMはチップの性能やコストに大きな影響を与える重要なIPコアになってきている。

1T-SRAMメモリは、単体のメモリ・デバイスとして、あるいはごく最近ではライセンス供給可能なIPコアとして出荷されている。単体の製品は従来品とピン互換性があり、SRAMに対して高いスペックを要求する通信アプリケーションで利用されている。最近では1T-SRAMメモリのIPコアも、システム・オン・チップの市場を牽引している通信、グラフィックス、民生機器の各アプリケーション分野で、設計者の支持を得ている。

設計者はこれまで6トランジスタSRAMを使用して、ICに求められる性能を実現してきた。ロジックIC用のプロセス技術を使って6トランジスタSRAMを製造することによって、他の機能(たとえばフラッシュ・メモリやミックスド・シグナル回路)といっしょに、簡単に1チップ化できた。しかし、このような従来型SRAMはダイの面積と消費電力が大きすぎるため、大規模で高速なメモリを必要とする通信やその他の最近のアプリケーションに対応することがむずかしい。



〔図1〕 1T-SRAMの開発ステップ

1T-SRAM技術の開発ステップは三つの段階からなる。1990年代初頭に、1トランジスタ、1キャパシタのビット・セルとマルチバンク技術の開発がスタートした。第2段階ではSRAMインターフェースをメモリに追加した。これにより、1T-SRAM技術の枠組みが完成した。第3段階では、この技術を標準的なCMOSロジック・プロセスに移植した。これにより、システム・オン・チップ設計者が1T-SRAMエンベデッド・メモリを広く受け入れる下地ができあがった。

Column 1T-SRAMのIPコアと外付けメモリを搭載する NINTENDO GAMECUBE



〔写真A〕 NINTENDO GAMECUBEの外観

最近発表された任天堂のゲーム・コンソール「NINTENDO GAMECUBE (写真A)」は、米国MoSys社の1T-SRAMメモリを惜しみなく使っている。これは、従来、実現不可能だったシステム性能を達成するために1T-SRAMを使用した事例であり、とても興味深い。

NINTENDO GAMECUBEはグラフィックスLSI (Flipper)を搭載しており、このチップは3Mバイトの1T-SRAMブロックを内蔵している。製造にはNECの0.18 μ mエンベデッドDRAMプロセスを利用しており、任天堂はこの大容量のSRAMを30mm²以下という小さな面積に詰め込んだ。これとは別に、NINTENDO GAMECUBEには24Mバイトの外付け1T-SRAMメモリ・デバイス (Splash)も搭載されており、これらのメモリをユニファイド・メモリ・システムとして利用できる。こうした実装により、グラフィックス操作のレイテンシが5ns、メイン・メモリのレイテンシが10ns以下のシステムを実現できた。これがもし1T-SRAMメモリではなくDRAMメモリだったら、任天堂の開発者はメモリ・コアの処理の遅さを補うなんらかのルーチンを開発しなければならなかっただろう。