

付属CPLD基板を使った回路設計チュートリアル



第9章

グラフィックスLCD コントローラの製作

— マイコン周辺LSIとしての活用事例

実吉智裕

ここでは付属基板のCPLDをマイコン周辺LSIとして使用方法を解説する。アプリケーション例は、ISA準拠のCPUバスに接続できるLCDコントローラである。QVGA(320×240ピクセル)のグラフィックスLCDに対応する。組み込み用マイコンによる制御例も紹介する。
(編集部)

マイコン製品を作るとき、ユーザ・インターフェースに困ることはないでしょうか。文字情報のみの表示でよいときには、手ごろなキャラクタ表示用LCDを購入し使用できるのですが、漢字を表示したり、グラフィックスを表示する必要のあるときも多々あります。シリアル・ポートで制御するLCDモジュールや、LCDコントローラを内蔵したマイコンも最近いろいろと出てきていますが、入手が難

しい場合や高価な場合もあります。

筆者は8ビットCPUバスに接続できるLCDコントローラをCPLDを使用して設計しました(写真1)。接続するLCDモジュールは、シャープのLM32C041です^{注1}。設計したLCDコントローラの実装されたボードを製作し、組み込み用ボード・コンピュータと接続して動作を確認します。

設計するLCDコントローラの構造

今回のLCDコントローラの仕様を表1に示します。

使用するLCDモジュールLM32C041は、次のような特徴を持ちます。

- 5.5インチ・パッシブ・カラー液晶
- 320×240ピクセルのグラフィックス・カラー表示
- R, G, B各8階調 512色を表示可能
- 冷陰極管バックライト付き

(別途、冷陰極蛍光灯用インバータが必要)

設計したLCDコントローラのブロック図を図1に示します。CPLDの外部にSRAMを実装し、画面表示用のフレーム・バッファとして使用します。表示するデータは、CPUがCPLDを通してSRAMに書き込みます。CPLDは常時SRAMに書き込まれたデータを読み込み、LCDモジュールに書き込みます。

この中で、CPLDの役割は大きく以下の二つです。

- CPUのSRAMアクセスに対するバス調停とアクセス・タイミングの生成
- LCDモジュールへのタイミング生成とデータ書き込み表示フレーム周波数は25.431Hzとなっていますが、LCD



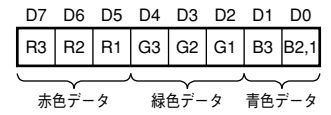
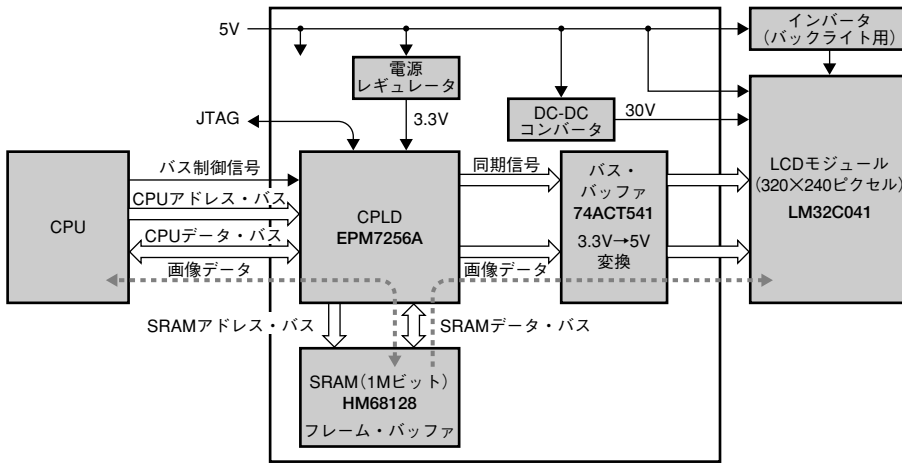
〔写真1〕 LCDコントローラ・システムの様子

グラフィックスLCD表示を行うため、今回設計したLCDコントローラをCPUボードに接続した。

〔表1〕 LCDコントローラの仕様

表示フレーム周期	約40ms(20MHzの発振器を使用した場合)
表示カラー	256色(R:3ビット, G:3ビット, B:2ビット)
フレーム・バッファ・サイズ	512×256ピクセル
表示可能サイズ	320×240ピクセル
CPUバス	8ビット・データ・バス(外部ウェイト使用)
フレーム・バッファ用メモリ	1MビットSRAM

注1: 筆者は秋月電子通商(<http://akizukidenshi.com/>)で購入した。

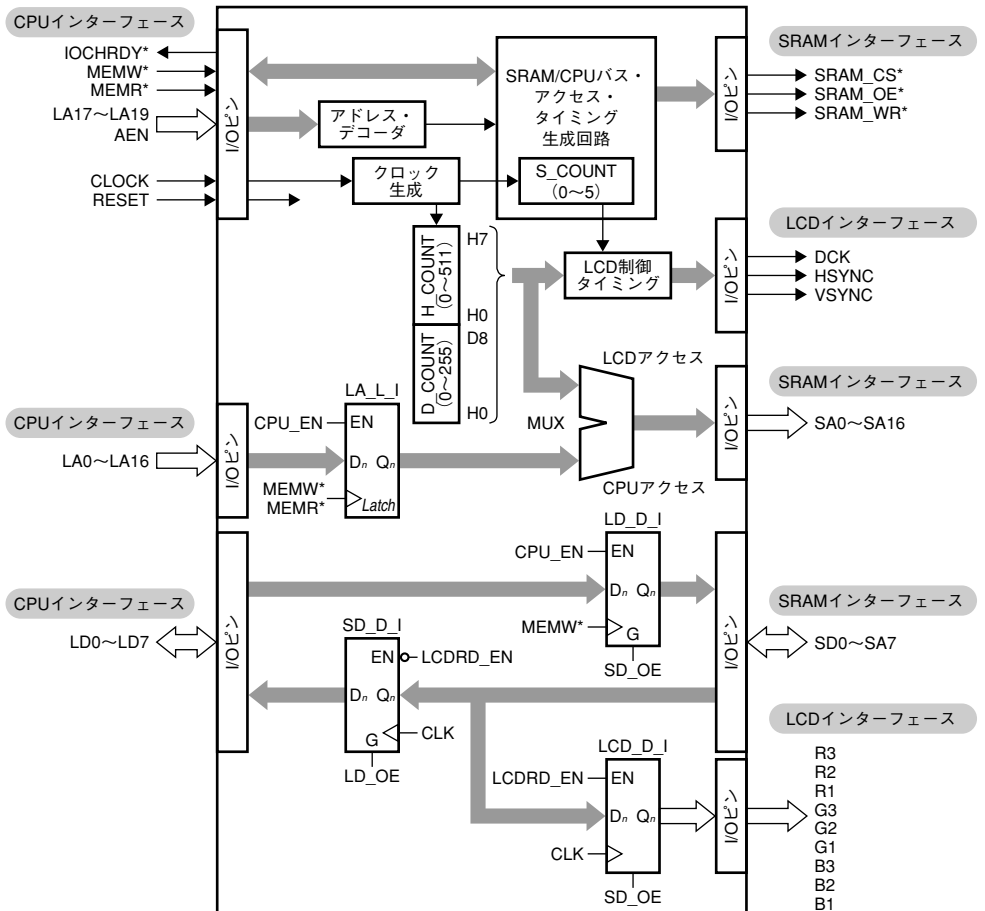


〔図2〕 データの構成

LCD モジュールは 512 色 (RGB 各 3 ビット) 表示できるが、画像データを効率良く SRAM に格納するために青色 (B) の情報を 2 ビットにした。

〔図1〕 LCD コントローラのブロック図

SRAM を外付けし、画面表示用のフレーム・バッファとして使用する。表示するデータは、CPU が CPLD を通して SRAM に書き込む。CPLD は常時 SRAM に書き込まれたデータを読み込み、LCD モジュールに書き込む。



〔図3〕

CPLD 内部の機能ブロック図

CPU インターフェース、SRAM インターフェース、LCD インターフェースの三つのインターフェースを持つ。内部動作は、LCD のためのタイミング生成部と、SRAM アクセスや CPU バス調停のためのタイミング生成部に分類できる。

モジュールの仕様書によると、フレーム周期は 12.5ms ~ 20ms が適切な値のようです。筆者が確認した範囲では 40ms 程度の長い周期でも、静止画を表示するぶんには問題なさ

そうです。

また、LCD モジュール自体は 512 色表示可能なのですが、そのためには 1 ピクセル当たり 9 ビットのデータが必要で