

ここから アナ・ディジ 始める 混載設計



第2回 D-Aコンバータのアーキテクチャ

湯川 彰

ミックスド・シグナル(アナログ・デジタル混載)LSIの設計に関する連載の第2回である。今回は、ナイキスト・レートのD-Aコンバータの回路構成とそれぞれの特性について解説する。D-Aコンバータでは、1種類の構造を用いるのではなく、複数の方式を組み合わせて、それぞれの方式に特有の欠点をカバーする場合が少なくない。つまり、より多くの方式や回路形式を知っているほど設計に有利ということになる。(編集部)

D-Aコンバータ(DAC)のアーキテクチャにはいろいろありますが、その大半はそれまでにあったアーキテクチャの欠点を克服することを目的に発明・開発されてきたものです。それぞれがどのような利点を持ち、どのような欠点を持つかがわかっていれば、D-Aコンバータを選択するとき、どの方式を第1候補とすればよいかの参考になると思います。同時に、どこをどう克服したかということが設計の勘どころでもあります。

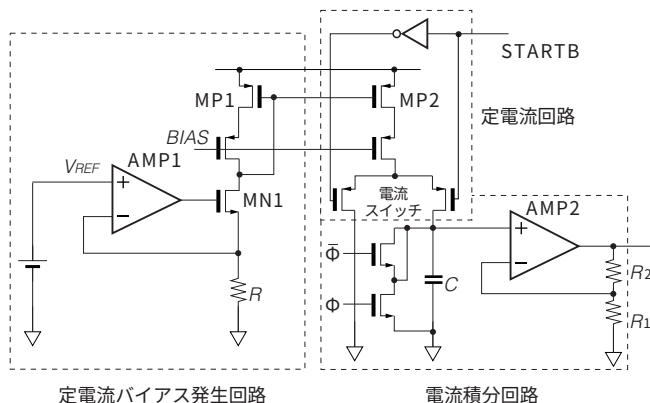


図1 定電流源を用いたD-Aコンバータの概念図

定電流源を用いたD-Aコンバータは、定電流回路にバイアスを作る回路、定電流回路、電流積分回路と、この図には示していないがサンプル・ホールド回路から成り立っている。

それぞれの方式に対する説明のところで述べますが、たいていのD-Aコンバータは複数の方式を組み合わせた構成になっています。性能の改善が求められたとき、いろいろな方式を比較することで、どのように変更するとよいかのヒントを得られることがあります。

● 一定電流でキャパシタを充電する積分型DAC

まず、時間を量子化変数として用いる方法を説明します。一定の電流をキャパシタに充電すると、キャパシタの電圧は充電時間に比例します。これを式に書くと、以下のようになります。

$$V = V_0 + \frac{I}{C}t \quad (1)$$

ここで、 V_0 は積分開始の初期値、 I は積分電流、 C は積分容量、 t は積分時間です。この式から、誤差の要因は初期値の V_0 と時間刻みの正確さ、電流 I の安定性、容量 C の値とそれが電圧や温度に依存しないことが挙げられます。初期値の正確さを確保するには回路上のくふうが必要です。時間刻みについては、水晶発振器を用いれば、10進8けたく

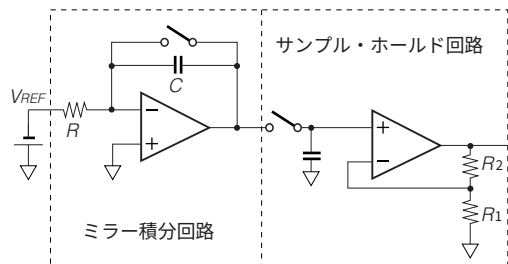


図2 ミラー積分器を用いたD-Aコンバータ

ミラー積分器を用いたD-Aコンバータは、基準電圧源、ミラー積分器、サンプル・ホールド回路から成り立っている。

らの精度はそれほど困難なく得られることが知られています。容量は、外付けのときはスチロール・コンデンサが指定されることが多いと思います。ここで、回路設計者がもっとも注意しなければならないのは電流でしょう。

一定電流でキャパシタを充電する回路はいろいろと考えられますが、典型的な回路としては、図1に示す定電流回路と、図2のミラー積分回路があります。

1) 定電流回路による方法

図1の回路は実際に使われている回路ではなく、原理を示すために作ったものです。定電流源はMOSトランジスタの飽和特性を用いて作りますが、トランジスタの飽和特性を示すドレイン・コンダクタンスはだいたい 10^{-5} ひ(モー)のオーダーです。この値では、ドレイン電圧が変化したときにドレイン電流も無視できない程度変化するため、8ビット程度以上の精度を実現することは困難です。そこで、何らかの方法でコンダクタンスを小さくする必要があります。

その方法はいくつかありますが、もっとも手軽でよく用いられる方法としてカスコード型の定電流源があります。この方法を用いれば、100倍程度特性が改善されます。すると、バイアス電圧発生回路にもそれに対応した特性が必要となります。そのような回路の一つが図1の左の部分にあるOPアンプ(演算増幅器)を用いた回路です。基準電圧が入力されると、この基準電圧と抵抗 R の電圧が等しくなるようにAMP1の出力電圧が変化し、MN1のゲート電圧が決まります。 R を流れる電流とMP1を流れる電流は等しくなければならないので、そうなるようにMP1のゲート電圧が決まります。PMOSのカスコード・トランジスタは、MP1とMP2のドレイン電圧が同じ電圧を維持するように動作するので、電流変化はより小さくなります。

MP1とMP2のゲート電圧は等しいので、チャンネル長とチャンネル幅を等しくすれば、ほぼ等しい電流が流れることになります。ただし、すべてのトランジスタが飽和領域で動作しているという条件が付きます。トランジスタが飽和領域で動作しているか、電圧マージンがどのくらいあるかの概算は、本誌2004年10月号、pp.68-76、「ミックスド・シグナルLSI設計に必要な基礎知識」のインバータの解析で使った手法を用いて行います。また、最終的にはSPICEシミュレーションの動作点解析で得られる動作点におけるトランジスタの電圧、電流のリストから、 V_{DS} が V_{DSAT} (DC解析を行った動作状態のゲート電圧で、ドレイン電圧が飽和領域の動作を示す最低電圧)の値に対してどのくらい余裕

があるかによって判断します。

次に、発生した電流を決められた時間、キャパシタに充電することで、アナログ値に変換することになります。それには電流スイッチ回路が適当でしょう。また、キャパシタには初期値設定のためのスイッチが必要です。これにはNMOSトランジスタを用いたスイッチで十分ですが、スイッチがOFFするときにゲート電極からのフィード・スルー電荷を補償するためにダミー・スイッチを付ける必要があります注。ダミー・スイッチとは、スイッチ・トランジスタの半分の大きさで、ソース電極とドレイン電極を短絡させたトランジスタをスイッチ・トランジスタと逆相のパルスで駆動する回路です。

電圧に変換した出力はインピーダンスが高く、出力電圧範囲も限られます。そこで、利得のある電圧フォロワ回路でバッファ増幅して出力することになります。なお、この出力は変換ごとのゼロ・スタートになるので、サンプル・ホールド回路を付加して変換結果だけを出力する必要があります。

基本的な回路が決まれば、定数を決めて実現性を確認します。とくに、積分容量を内蔵できるかどうか、そのときの定数は妥当なものになるかどうか気がかりです。例えば電流を $1\mu\text{A}$ 、最大積分電圧範囲を 2V 、積分時間を 1ms とすると、積分容量の値は、

$$C = \frac{It}{V} = \frac{1 \times 10^{-6} \times 1 \times 10^{-3}}{2} = 5 \times 10^{-10} \quad (2)$$

となって、 500pF という大きな値になってしまいます。この値であれば、外付けにしたいところです。内蔵の場合はもう1けた小さくしたいところでしょう。容量値を1けた小さくするには電流を1けた小さくする方法が考えられます。しかし、 $0.1\mu\text{A}$ となると、リーク電流との兼ね合いが難しくなりそうです。

というわけで、積分型のD-Aコンバータの構造は実際の

注：MOSトランジスタをスイッチに用いるとき、例えばNMOSトランジスタではゲート・ソース間電圧がしきい値電圧以下ではOFFに、しきい値電圧以上ではONになる特性を利用する。OFFするときは、ゲート電極を電源電圧から 0V にする。ゲートとソースおよびドレイン電極の間にはオーバーラップ容量がある。また、トランジスタのチャンネル内にある電荷もOFFするときにソースとドレインに吸収される。そのため、スイッチがOFFすることに伴って、ゲートの電圧変化量とオーバーラップ容量の積で求められる電荷とチャンネル・チャージの一部が変化することになる。これをスイッチのフィード・スルー(ノイズ)と呼ぶ。半分の大きさのトランジスタのソースとドレインを短絡したもの(ダミー・スイッチ)をフィード・スルーを防ぎたいスイッチの端子に接続し、逆位相のクロックで駆動すれば、ちょうど逆極性の電荷移動を伴うのでフィード・スルーを打ち消すことができる。