

第 6 章 ミクロの世界、 どうやって作る

シリコンチップが驚くほど小さく、そして精巧にできていることはもう理解できたと思いますが、このチップはいったいどうやって作られるのでしょうか。半導体の製造技術は、トランジスタの発明以後 50 年にわたって世界中で研究されてきたので、とても全部をここで話すことはできません。しかし半導体の技術の特徴は、シリコンを加工する原理が 1970 年ぐらいまでにほとんど発見され、その後はその技術をどうやって細かくしていくか、またどういう装置で早く正確に歩留まり良く製造するかに努力が集中され、進歩してきました。その努力はとどまることなく、今も続いているのです。この章では、半導体のミクロの世界を作り出す魔法のような加工技術についてわかりやすく説明します。

● 半導体製造の前工程と後工程

まず、シリコン半導体デバイスを作る過程を大きく分けると、前工程と後工程



ミクロの世界、どうやって作るか

の二つになります。

前工程は円板状のシリコンウェハにたくさんのトランジスタを埋め込んで、その上に何層も配線してICやLSIを完成させる工程のことで、ウェハ加工工程、つまり**ウェハプロセス**(wafer process)と呼ばれます。清浄度の高いクリーンルームの中で、精密で高価な製造装置を並べて長い時間をかけて完成します。

ウェハプロセスはつねに先端的な技術開発が必要なため、技術部門や研究所に近い場所(例えば川崎市にあるいくつかの半導体メーカ)やウェハプロセス専門工場(例えば大分県、熊本県、山形県など)で行われます。ウェハプロセスの工場は、室内をクリーンに保つため、ほこりの入り込みやすい窓がとても少ないので外から見てもすぐわかります。また、屋内はクリーンルームが中心となって防塵衣を着た人たちが働いていて、まるで宇宙船の中のような雰囲気です。露光作業のための黄色い照明も目につきます。写真6-1は代表的なウェハプロセス工場と、クリーンルームの状況です。

一方、後工程では、できたウェハを検査し、チップに切断してから、パッケージ(容器)に封入します。ですから、後工程は**パッケージング工程**(packaging), または実装工程とも呼ばれます。パッケージング工程は、ウェハを多数のチップに分割して作業や検査を行うので、どうしても多くの人手が必要になります。また、工場の空気清浄度(クラス)はそれほど高くなくてもかまわないので、ウェハ工場とは別の工場(地方工場やアジアの国が多い)で行われます。

パッケージング工場でいちばん目につくのは、ワイヤボンディングの装置です



(a) ウェハプロセスの窓なし工場⁴⁾

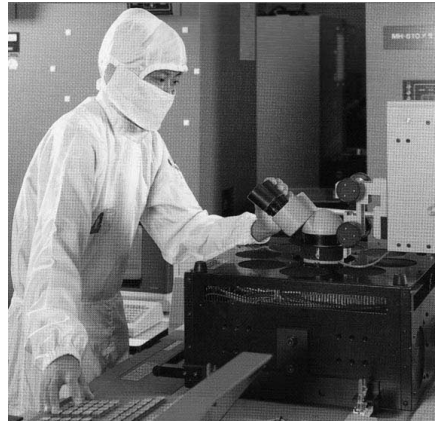


(b) 製造装置の並んだクリーンルーム⁵⁾

写真6-1 ウェハプロセス専門工場



(a) 自動ワイヤボンディング装置
(セイコーエプソン提供)



(b) チップやパッケージの検査工程⁶⁾

写真 6-2 パッケージングの工場

[写真 6-2(a)] . 数多くのチップに細い金線を接続するので、何十台もの装置が必要になります。それらのほとんどが自動装置のため人手はあまり要りません。しかし、写真 6-2(b)のような製品の検査には人手が必要です。また樹脂封止のための大型のプレス装置や、特性検査のための大型検査装置、バーンイン装置も必要です。最近では、後工程はコスト低減のために海外で行われることも多くなりました。このように、同じ半導体工場といっても前工程と後工程ではかなり感じが違いますが、ともに重要な仕事です。

● ウェハプロセスのあらまし

それでは、まず前工程のウェハプロセスから説明しましょう。図 6-1 ~ 図 6-10 に CMOS トランジスタを例にとってウェハプロセスの流れを示します。CMOS トランジスタをたくさん作り、接続したものが CMOS IC や CMOS LSI になるので、この流れはどの LSI でもほとんど同じです。重要な技術についてはそれぞれ後で説明します。

図 6-1 は、シリコンウェハ(silicon wafer)です。第 5 章の写真 5-3 でお話ししましたが、現在、シリコン単結晶の円板でもっとも多いのは直径 200mm(一部は 150mm だが、今後はだんだんと 300mm に移行していこう)、厚さは 0.5mm 前

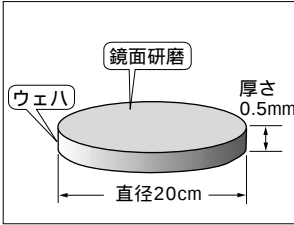


図6-1 シリコンウェハ

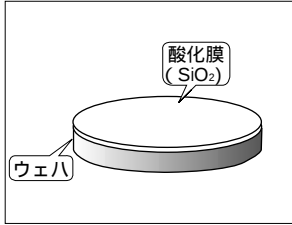


図6-2 表面に酸化膜を付ける

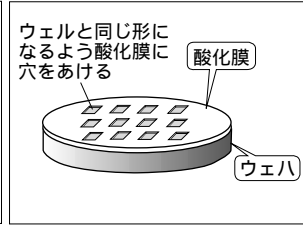


図6-3 ウェルの形を決める穴を切り取る

後で，表面は鏡のように研磨されています．ウェハは普通シリコンメーカで製造されます．図6-2では，ウェハにシリコン酸化膜(silicon dioxide)を付けます．加熱用の炉を用いてウェハを酸素や空気の中で，800 ～ 1000 の温度で一定時間加熱します．

図6-3では，第2章で出てきたCMOS構造を作るためのp型ウェルを作ります．ウェルの形を作るために，**フォトエッチング**(photo etching，写真刻蝕法，フォトリソグラフィとも言う)と呼ばれる写真技術を利用した加工法を用いて，酸化膜に正確に穴をあけます．フォトエッチングは，ウェハプロセスの中でもデザインルールを決める非常に重要な技術で，しかも何回も繰り返して使うため，後で詳しく述べます．

図6-4の状態では，**イオン注入**(ion implantation)装置の中にウェハを入れ，真空中でp型不純物となるボロン(ホウ素，化学記号「B」)のイオン化した原子を高速度でウェハに衝突させます．ボロン原子は酸化膜を通過できません．そのため，穴のあいている部分だけを通過してシリコンの中に入り込み，n型シリコン中にp

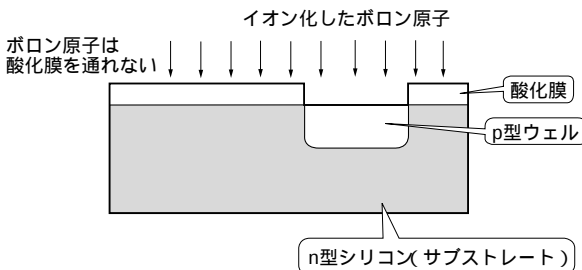


図6-4
イオン注入でウェルを作る

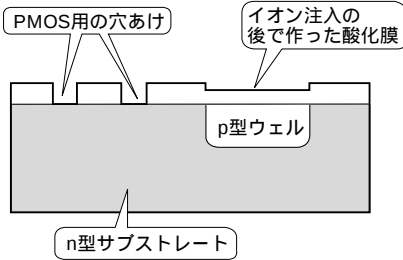


図6-5 PMOSトランジスタのソースとドレインのための穴あけ

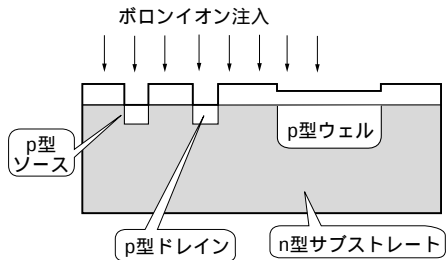
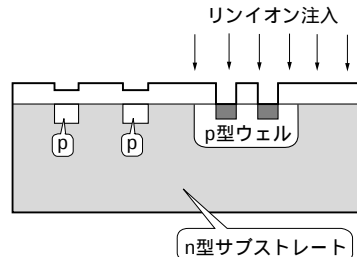


図6-6 ソース、ドレインのイオン注入

型のウェル(well , 井戸)ができます。酸化膜のない部分だけに不純物が入るということは、IC構造を作るために非常に重要です。これを**選択的(selective)注入**と言います。このイオン注入技術も重要な技術なので、後で詳しく述べます。

この後、酸素の中でもう一度加熱して、ウェハ全面に酸化膜を作ります。これから MOSトランジスタの**ソース**と**ドレイン**を作りますが、PMOSトランジスタの場合はn型を、NMOSトランジスタの場合はp型を作らなくてはなりません。n型とp型は不純物が違うので同時にはできませんから、それぞれの工程を2度繰り返すことになります。

まず、フォトリソエッチングを使って図6-5のように加工して、n型領域にソース、ドレインと同じ形に穴をあけます。ここで選択的にボロンをイオン注入すると図6-6のようになり、PMOSトランジスタのソースとドレインができます。まったく同じようにして、もう一度フォトリソエッチングでp型ウェル領域に穴をあけ、今度はリン(P)をイオン注入すると、図6-7のようにp型ウェルの上にNMOSトランジスタができることがわかります。


 図6-7
NMOSトランジスタのソース、ドレインのイオン注入