

TOOL
ツール活用シリーズ



電子回路シミュレータ

LTspice

実践入門

日本製定番デバイス・モデルで学ぶディスクリート回路

遠坂俊昭 著

Toshiaki Enzaka



CD-ROM付き

LTspice IV
回路データ

日本製のディスクリート・モデル

[対応OS]

Windows 7

CQ出版社

見本

第1章	
受動素子 RLC 回路の特性	9
1-1 — RLC 回路のシミュレーションでLTspiceをマスターする	9
1-1-1 オームの法則で出発	9
1-1-2 シミュレーション回路の作成	11
1-1-3 DC解析	11
1-1-4 AC解析	13
1-1-5 過渡解析	18
1-1-6 コンデンサに印加する電圧と流れる電流	22
1-1-7 コイルに流す電流と発生する電圧	23
1-2 — RLC 回路の共振	26
1-3 — 現実の抵抗・コンデンサ・コイル	30
1-3-1 現実の抵抗の特性	30
1-3-2 現実のコンデンサの特性	34
1-3-3 現実のコイルの特性	36
1-4 — ケーブル	38
1-4-1 同軸ケーブル	38
1-4-2 キャブタイヤ・ケーブル	42
1-4-3 オシロスコープのプロープ	43
1-5 — トランス	47
1-5-1 トランスの動作	47
1-5-2 トランスの等価回路とモデリング	48
1-5-3 トランスの特性	51
Appendix 1 回路図の作成方法	53

第2章

ダイオード	63
2-1 — ダイオードの動作	63
2-2 — ダイオードの特性式	64
2-3 — LEDを安定に点灯させるには	66

2-4	ゲルマ・ラジオ	67
2-5	整流回路	70
2-5-1	半波整流回路	72
2-5-2	ブリッジ整流回路	75
2-5-3	両波整流回路	78
2-5-4	倍電圧整流回路	78
2-5-5	重畳整流回路	80
2-6	ツェナー・ダイオード	83
2-6-1	ツェナー・ダイオードの動作	83
2-6-2	ツェナー・ダイオードの基本的使用方法	83
2-6-3	ツェナー・ダイオードのSPICEパラメータ	84
2-6-4	ツェナー・ダイオードの応用回路	86

第3章

	トランジスタ	90
3-1	トランジスタの動作	90
3-2	トランジスタの特性式	96
3-3	エミッタ共通増幅回路	99
3-3-1	増幅のようすをシミュレーションする	100
3-3-2	バイアス回路を付加する	102
3-3-3	エミッタ共通増幅回路の周波数特性	104
3-3-4	エミッタに抵抗を入れる部分負帰還	108
3-3-5	エミッタ共通増幅回路の出力特性	114
3-4	エミッタ・フォロワ回路	118
3-5	ベース共通増幅回路	122
3-6	差動増幅回路	125
3-7	定電流回路	130
3-8	コンプリメンタリ・エミッタ・フォロワ回路	135
3-8-1	クロスオーバーひずみをなくすためのバイアス電圧とアイドリング電流	139
3-8-2	出力回路では消費電力の検討が重要	143
3-8-3	出力回路のバイアス電圧温度補償	147
3-9	パワー・トランジスタの放熱設計	149
3-10	安全動作領域	151

第4章

接合型電界効果トランジスタ 153

4-1	FETの種類と特徴	153
4-2	JFETの特性	154
4-3	ソース共通増幅回路のバイアス方式	159
4-4	ソース共通増幅回路の等価回路と周波数特性	162
4-5	ソース・フォロワ回路	168
4-6	カスケード増幅回路	170
4-7	差動増幅回路	171
4-8	定電流回路	173

第5章

応用回路 175

5-1	OPアンプにブースタを接続する	175
5-2	1A以上の出力電流を得るには	177
5-3	±30Vの出力電圧が得られる増幅回路	180
5-4	低雑音FET入力増幅器	184
	初段は差動増幅器	184
	エミッタ抵抗は不要	185
	カスコード増幅	187
	次段差動増幅器	187
	出力段	187
	定数の設計	188
	シミュレーション結果	189
5-5	イコライザ・アンプ	190
	RIAA特性	190
	特徴	191
	シミュレーション結果	192
5-6	出力3Wオーディオ用パワーアンプ	193
5-7	出力20Wオーディオ用パワーアンプ	196
5-8	3段エミッタ・フォロワを使用した出力20Wパワーアンプ	199
5-9	CFPを使用した出力20Wパワーアンプ	201
5-10	OPアンプと組み合わせた出力100Wパワーアンプ	204

付属 CD-ROM について	208
-----------------------------	-----

参考・引用*文献	213
-----------------------	-----

索引 210

$$\frac{R_{in}}{R_a} = \frac{1}{\frac{j\omega(C_C + C_f + C_{in})}{1}} \dots\dots\dots (1-4-2)$$

オシロスコープの入力容量 C_{in} は種類により、また個体のバラつきにより異なります。このためフラットな周波数特性になるように C_f を調整します。図 1-4-9(b) のシミュレーション結果が C_f を可変したときの周波数特性の変化のようすです。

オシロスコープには 1kHz 程度の校正用の方形波が用意されており、この波形を観測して図 1-4-9(c) に示すように方形波が正しく表示されるよう、 C_f を調整します。

パワーアンプやプリアンプでは音量を調整するために可変抵抗を使用し、その配線にシールド線を使用します。この場合も図 1-4-10 に示すように可変抵抗とシールド線の浮遊容量でローパス・フィルタを形成してしまいます。可変抵抗の出力インピーダンスはスライダを真ん中に設定したときが一番大きく、可変抵抗の 1/4 のインピーダンスになります。

したがって、100kΩ の可変抵抗に 50cm のシールド線を接続すると可変抵抗を中間に設定したとき振幅が約 30% 低下する高域遮断周波数は約 85kHz になります。

1-5 — トランス

1-5-1 トランスの動作

図 1-5-1 に示すように、トランスはコイルで発生した磁束をもう一つのコイルに結合さ

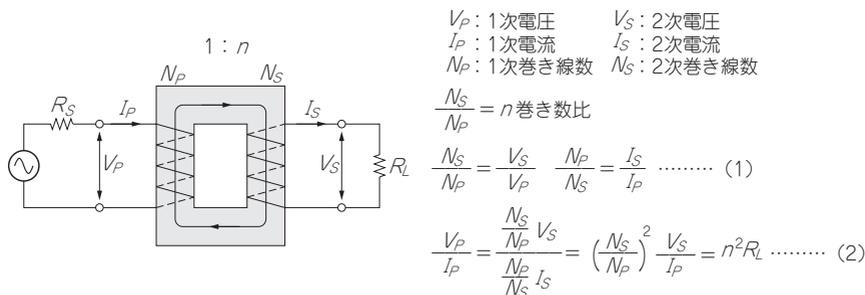
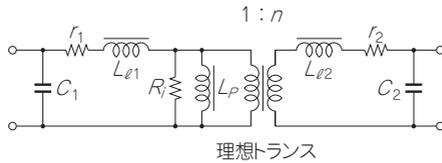


図 1-5-1 トランスの基本動作



- 理想トランス
- | | |
|---------------------------|---------------------------|
| C_1 : 1次巻き線浮遊容量 | C_2 : 2次巻き線浮遊容量 |
| r_1 : 1次巻き線抵抗 | r_2 : 2次巻き線抵抗 |
| L_{e1} : 1次巻き線漏れインダクタンス | L_{e2} : 2次巻き線漏れインダクタンス |
| L_p : 励磁インダクタンス | R_j : 鉄損 |

図 1-5-2 トランスの等価回路

せることにより、交流の電圧と電流を変換することができます。また電気信号がいったん磁束に変換されることから、コイル間を電氣的に絶縁できます。一般的に電気信号を印加する側を一次側、電気信号を取り出す側を2次側と呼びます。

コイルで発生した磁束がすべてもう一方のコイルに結合すれば、図 1-5-1 の関係が成立します。なお、入出力の電圧が巻き線比に比例するのは2次側が開放の場合、入出力の電流が巻き線比に反比例するのは2次側が短絡の場合です。

RCLと同様に現実のトランスには理想特性を妨げる各種のパラメータがあります。そのなかでもトランス特有なパラメータとして、漏れ磁束により発生する漏れインダクタンス (Leakage Inductance) があります。1次側コイルで発生した磁束はすべて2次側コイルに結合することができず、一部は2次側コイルに結合しない磁束になります。この磁束により図 1-5-2 に示す独立したインダクタンス L_{l1} 、 L_{l2} が発生し、これが回路図には表れないトランスの漏れインダクタンスです。このほかにも、コイルと同様に巻き線による抵抗 r_1 、 r_2 、浮遊容量 C_1 、 C_2 が1次側、2次側に発生します。

1-5-2 トランスの等価回路とモデリング

図 1-5-3 が2次側のパラメータをすべて1次側に書き表した等価回路です。

2次側の r_2 を1次側に書き表すと r_2/n^2 、 C_2 は $n^2 \cdot C_2$ になります。したがって、2次側に負荷抵抗やコンデンサが接続されるとトランスの巻き数比が大きくなるほど一次側から見た負荷抵抗値は小さく、負荷容量は大きくなるため負荷が重くなります。

LTspiceでトランスをモデリングするには図 1-5-4(a) に示すようにコイル「ind2」を使用します (ind でもよいが極性がわからない)。「ind2」には巻き線始めを示す丸が記入されているので、トランスの極性を明確に回路図に示すことができます。

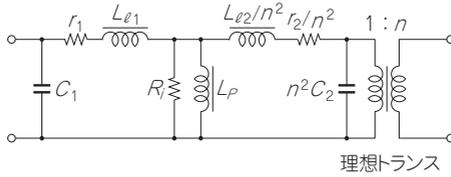
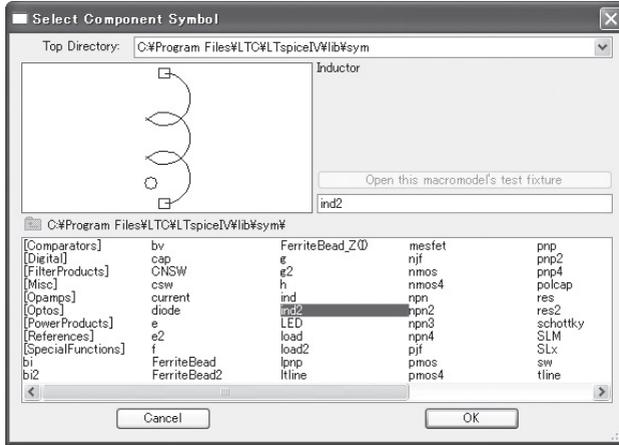
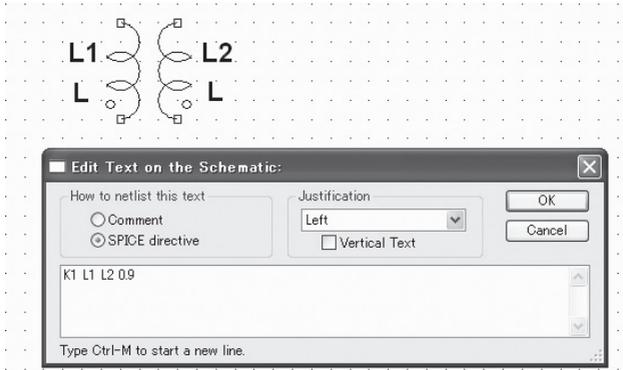


図 1-5-3⁽¹⁾ パラメータをすべて 1 次側に換算した等価回路



(a) トランスの巻き線はコイル「ind2」を使う

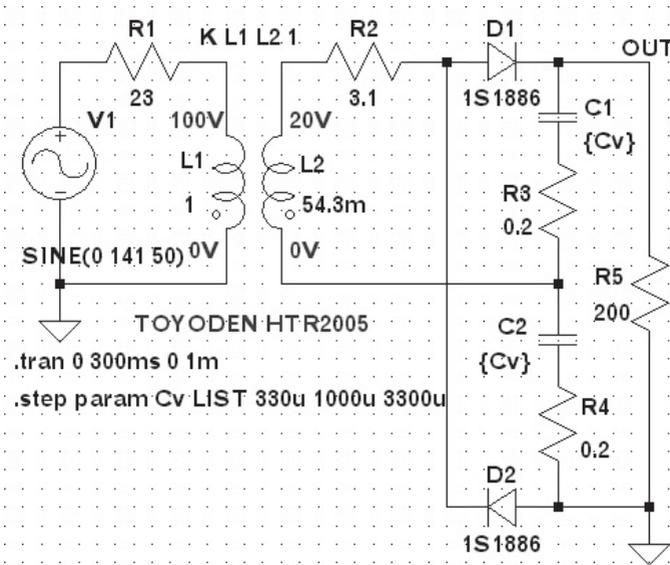


(b) トランスとして二つのコイルを結合するにはダイレクト・コマンドで書き込む

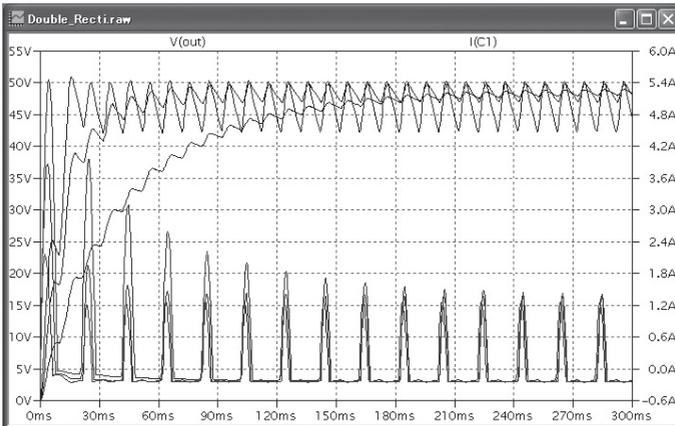
図 1-5-4 LTSpice でトランスをモデリングする

2-5-5 重畳整流回路

オーディオのパワーアンプでは、電圧増幅段の電源電圧を出力段の電源電圧よりも高く

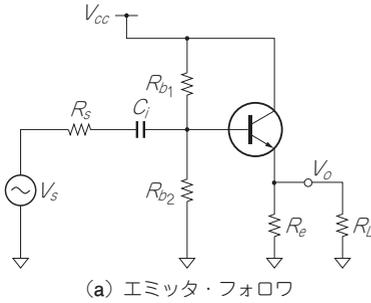


(a) シミュレーション回路

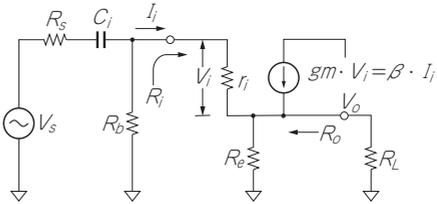


(b) 出力電圧波形とコンデンサに流れるリップル電流波形 (C1 : 330u, 1000u, 3300uF)

図2-5-6 倍電圧整流回路



(a) エミッタ・フォロフ



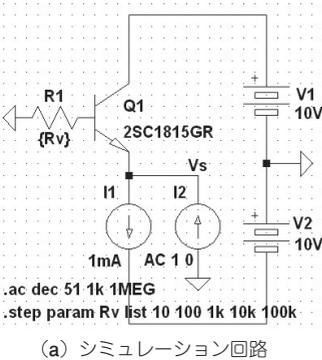
(b) 小信号等価回路

$$R_i = r_i + (R_e // R_L) (h_{FE} + 1) \quad (3-26)$$

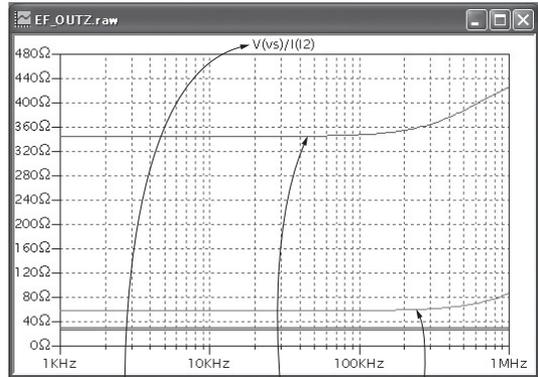
$$R_o = \frac{r_i + (R_s // R_b)}{1 + h_{FE}} // R_e \approx \left(\frac{1}{gm} + \frac{(R_s // R_b)}{1 + h_{FE}} \right) // R_e \quad (3-27)$$

R_i : エミッタ・フォロフ回路の入力抵抗
 r_i : トランジスタ単体の入力抵抗
 V_i : トランジスタの V_{BE} に加わる電圧
 R_o : エミッタ・フォロフ回路の出力抵抗

図3-4-2 エミッタ・フォロフ回路とその小信号等価回路



(a) シミュレーション回路



(R1: 100kΩ) (R1: 10kΩ)
 「Add Trace」で V(vs)だとY軸の単位がVになり、
 V(vs)/I(I2) とするとΩになる

(b) シミュレーション結果

図3-4-3 エミッタ・フォロフの出力インピーダンスのシミュレーション

で利得と位相だけを求めるシミュレーションです。利得も位相も基準値に対する比なので、電圧や電流の絶対値には無関係です。したがって、1Aの定電流は絶対値としての1Aではなく基準値としてだけの意味になります。この結果、出力インピーダンスが1Ωだったら1Vが発生し、1kΩだったら1kVが発生します。このときの1kVは基準の1Vの千倍とい

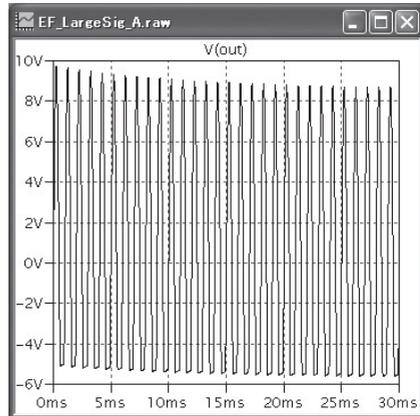
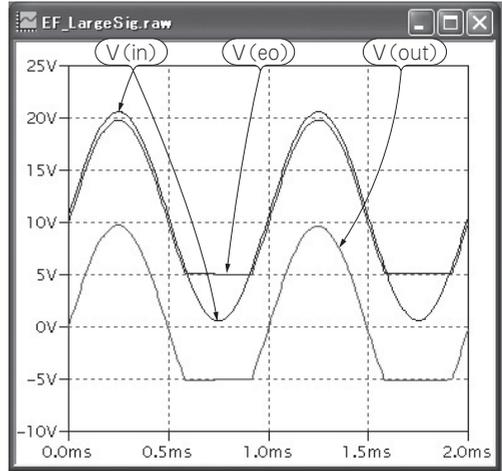
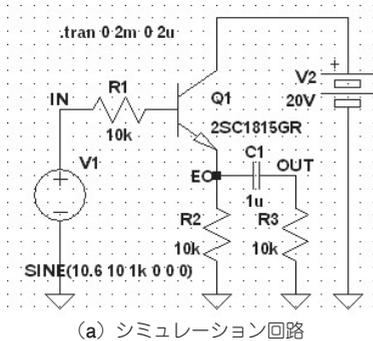


図3-4-4 エミッタ・フォロワ回路の出力電圧範囲

う意味だけになります。

過渡解析の場合は、飽和特性までシミュレーションするので、当然ながら絶対値が意味を持ちます。

図3-4-3(a)では信号源抵抗を10Ωから100kΩまで変化させ、その影響も検証しています。図中の式(3-27)に示すように信号源抵抗(R_s)が低くなっても出力インピーダンスは $1/g_m$ の項があるので、 $1/g_m$ が支配的になり、 R_e が無限大なことから、コレクタ電流

の値を調整する必要があります。

図5-4(g)は雑音特性の解析のための設定です。雑音電圧を観測する場所に名前を付け、その名前をOutputに設定します。図5-4(h)が得られた雑音特性です。Y軸は1Hzあたりの雑音電圧(雑音電圧密度)になっています。入力短絡時の出力雑音は残念ながら $100\text{nV}/\sqrt{\text{Hz}}$ を若干オーバーしています。利得が100倍なので、入力換算雑音電圧密度が約 $1.1\text{nV}/\sqrt{\text{Hz}}$ になります。

実際に同じ定数で試作したらちょうど $1\text{nV}/\sqrt{\text{Hz}}$ の値が得られました。

現在市販されているOPアンプで最も低雑音なのがAD797やLT1028で約 $1\text{nV}/\sqrt{\text{Hz}}$ です。FET入力ではAD743(電源 $\pm 18\text{Vmax}$)が $2.9\text{nV}/\sqrt{\text{Hz}}$ 、最近発売されたAD8000(電源 $\pm 6\text{Vmax}$)でも $1.6\text{nV}/\sqrt{\text{Hz}}$ で、 $1\text{nV}/\sqrt{\text{Hz}}$ に到達したものはありません。

低雑音増幅器を実現するためには、初段の電流を大きくしなくてはなりません。ところがOPアンプは形状が限定され、発熱に限界があり、消費電力を大きくすることができません。このため低雑音増幅器を実現するには、消費電力を自由にできるディスクリート回路のほうが有利になります。

5-5—Iコライザ・アンプ

図5-5(a)は図5-4の低雑音FET入力増幅器を応用したIコライザです。

◆RIAA特性

レコードは音溝をピックアップをセンサとして電気信号に変換しています。このときピックアップは針の振動を磁束の変化に変換し、電気信号を発生します。したがって、ピックアップの出力電圧は針の運動速度に比例したものになります。このため平坦な周波数特性が得られるようにレコードをカッティングすると、低い周波数では音溝の振幅が大きくなり録音時間が短くなってしまい、逆にまた高い周波数では音溝の振幅が小さくなり、信号に対する雑音の比が悪化してしまいます。

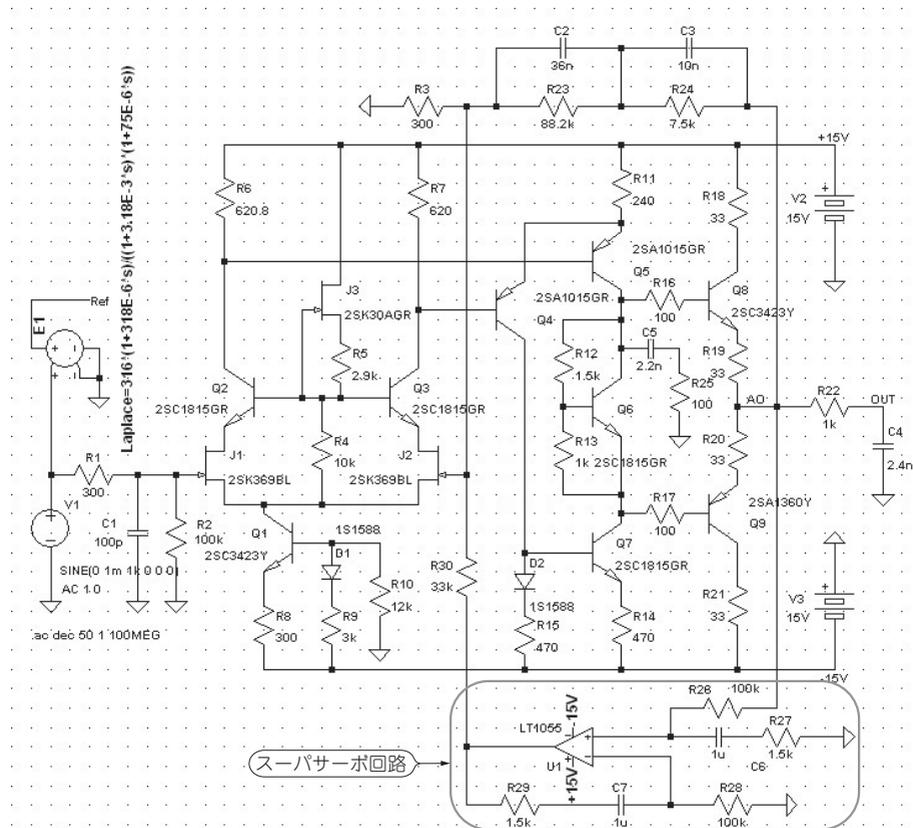
このようなことでレコードは低域成分の振幅を下げ、高域部分の振幅を上げて録音されています。この特性がLPレコードではRIAA(Recording Industry Association of America)特性として統一されています。したがって、レコードを再生するにはこのRIAAの利得-周波数特性を持ったIコライザを通してからパワーアンプでスピーカを駆動することになります。

Iコライザには、ピックアップで得られた電圧が可変抵抗などで調整されることなくそ

のまま加わります。したがって、出力電圧の大きなピックアップを使用しても波形がクリップしないように、イコライザの出力電圧はできるだけ大きいことが望まれます。イコライザの後段には音量調整のためのボリュームが配置され振幅が調整されるため、ボリュームの後段の増幅器の最大出力電圧はパワーアンプをドライブできる電圧で事足ります。

◆特徴

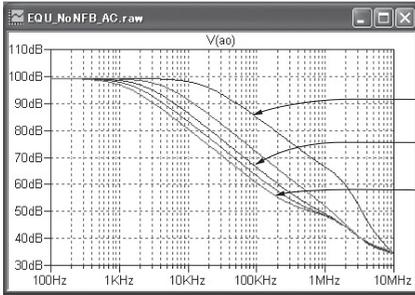
図5-5(a)は図5-4(a)とほぼ同じなので説明は省略しますが、このイコライザの特徴は



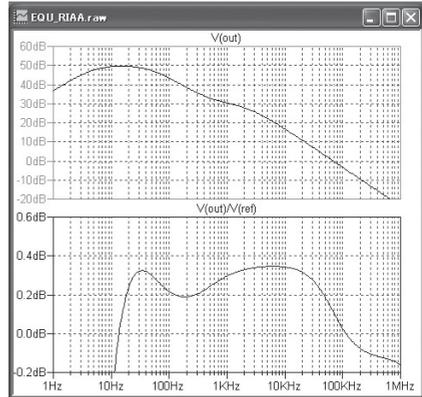
- R1, C1: RCのLPFを構成し、電波などの高周波雑音を除去する。
- R2: 入力解放されたときに静電気などから守る。
- またカートリッジの負荷となりダンピングが変化するので、カートリッジに合わせて抵抗値を選択する(最終的には自分の好みの音に近くなる抵抗値を選ぶ)。

(a) シミュレーション回路

図5-5 イコライザ・アンプ



(b) 負帰還を外した裸の利得 - 周波数特性 (C5 : 1f, 1n, 2.2n, 3.3n, 4.7n)



(c) 利得 - 周波数特性と RIAA 特性との偏差

図5-5
イコライザ・アンプ(つづき)

U1による直流オフセット・キャンセル回路を挿入したことです。通常のイコライザではR3に直列に100 μ F程度の電解コンデンサを挿入し、直流利得を下げていますが、この電解コンデンサを取り除いたので、電解コンデンサによる音質への影響を心配しなくて済みます。

イコライザ素子により位相が遅れているので、単純にオフセット・キャンセル回路を挿入すると低域で利得のもち上がりが生じます。この利得のもち上がりをR29で調整しています。

E1(電圧制御電圧源)は、RIAAの理論値を出力するための回路です。E1にRIAAの理論式を設定することで理想的な周波数特性を実現することができ、設計した回路と比較することにより偏差が正確にわかります。

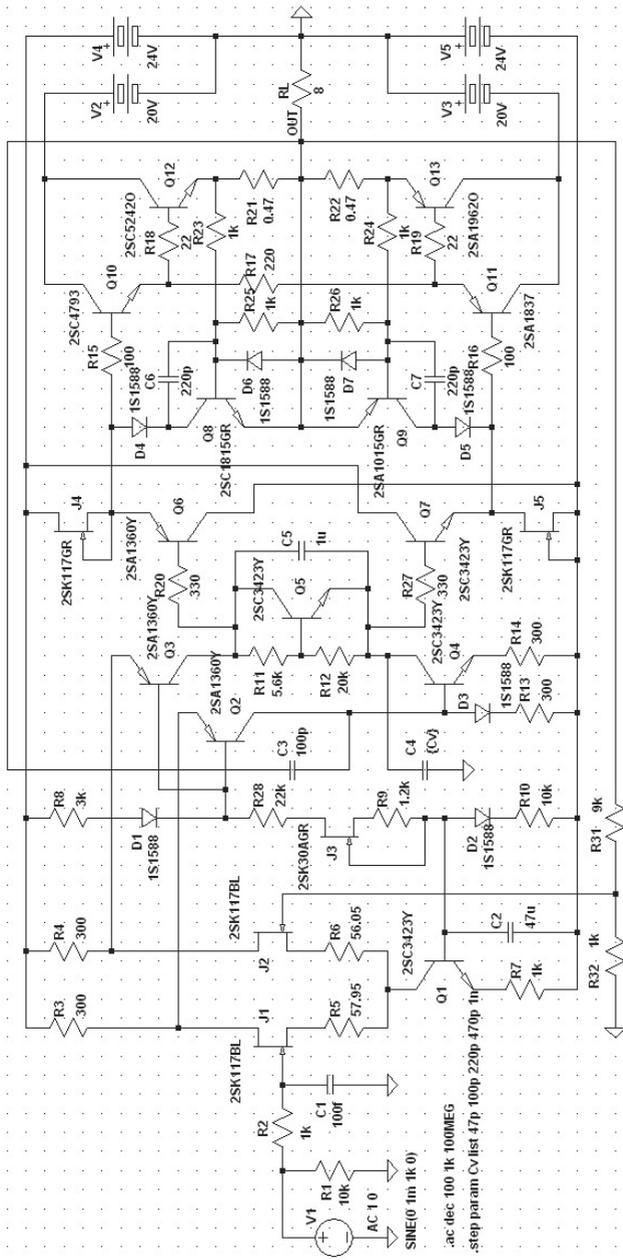
実際に製作するときには、R23は100k Ω と750k Ω の抵抗を並列接続します。また、C2は18nFのコンデンサを二つ並列に接続します。R23, R24, C2, C3には1%誤差程度のものが必要です。

◆シミュレーション結果

図5-5(b)はJ2のゲートをグラウンドし、負帰還と出力直流キャンセル回路を外してシミュレーションした結果です。

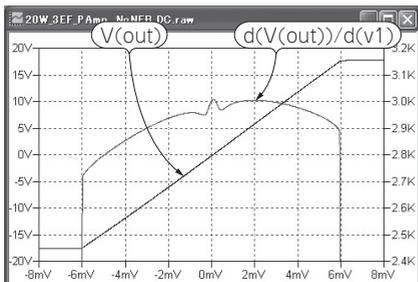
信号入力からAOまでの特性でR22, C4の特性を外しています。

RIAA特性は、高域で利得が低下し負帰還量が増えるので、C5, R25を追加し裸の高域利得を落とす必要があります。仕上がりの利得が10kHzで約17dBなので、C5を2.2nFに



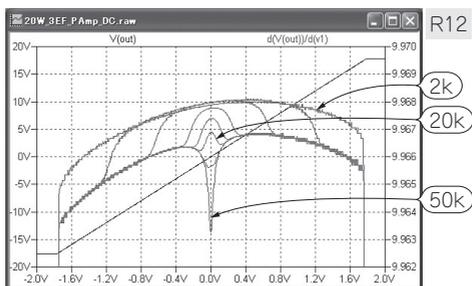
(a) シミュレーション回路

図 5-8 3 段エミッタ・フォロワを使用した出力 20W パワーアンプ

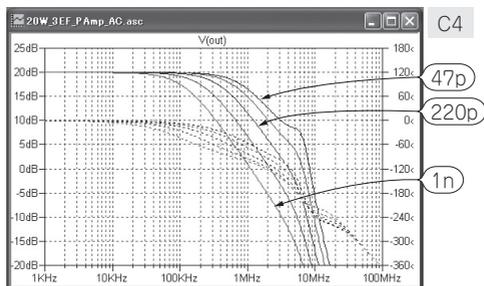


(b) 負帰還を外したときの直流特性

図 5-7(b)に比べると左右のアンバランスやクロスオーバーひずみが目立つが、これは全体の直線性が図 5-7(b)に比べ格段に良くなったため



(c) 負帰還を施した直流特性



(d) 負帰還を施した周波数特性

図 5-8 3段エミッタ・フォロワを使用した出力20Wパワーアンプ(つづき)

5-9—CFPを使用した出力20Wパワーアンプ

図 5-9(a)は、図 5-7(a)の出力段を CFP (Complementary Feedback Pair) と呼ばれる回

CQ出版社

このPDFは、CQ出版社発売の「電子回路シミュレータLTspice実践入門」の一部内容見本です。
内容・購入方法などにつきましては以下のホームページをご覧ください。
<http://shop.cqpub.co.jp/hanbai//books/36/36361.htm>



電子回路シミュレータ

LTspice

実践入門

日本製定番デバイス・モデルで学ぶディスクリート回路

- LTspiceは、アメリカの半導体メーカー、リニアテクノロジー社が自社のIC販売のツールとして開発し、無料で配布しているものです。しかも回路規模の制限がないという大きな特徴を持っており、リニアテクノロジー社のOPアンプなどのICが詳しく、正確にモデリングされたライブラリが付属しています。
- 電子回路の中核はなんといってもトランジスタ (FETも含む) の動作です。まずはトランジスタの動作を理解することにより電子回路技術を身近に、親しみの持てる対象に変えましょう。
- トランジスタ回路を理解するには原理を学んでから、実際に製作してその動作を検証することが一番です。しかし製作して動作を検証するには、多くの機材と時間が必要で、個人でそういった環境に恵まれることは希と思います。そこで活躍するのが回路シミュレータSPICEです。
- リニアテクノロジー社はICが主体ですから、トランジスタ単体のディスクリート部品は販売していません。そしてアメリカで作成されたソフトウェアなため我々になじみの深い2SA/2SC/2SJ/2SKといった日本製のディスクリート・モデルは含まれていません。そこでLTspiceのライブラリとして使用できる日本製の定番ディスクリート半導体モデルを作成し、付属のCDに収録しました。本書で解説しているディスクリート回路はすべてこのモデルを使用しています。ぜひ、このライブラリを活用し、自身でシミュレーション回路を作成し、ディスクリート回路の理解に役立ててください。