

## 4-1 I/Oポート

I/O(入出力)ポートとは、デジタル信号の入出力に使用される単純な入出力インターフェースです。LEDを点灯したり、ON/OFFスイッチからデータの入力、外部パラレル・インターフェースとのデータの入出力など、頻繁に使われます。

AVRファミリには、LCD制御回路とドライバを搭載したATmega169/329/649/3290/6490といったLCD AVRと呼ばれるファミリもありますが、コントローラを内蔵したLCDパネルを使用するときは、このポートの入出力を使用します。

モータをコントロールするケースでも、直接ポートの出力でモータのコイルをドライブすることはないと思いますが、これらのポートにモータ駆動の回転子位置をポートのピン入力で知り、ポートにI/O信号を出力してドライバ・トランジスタをON/OFFし、電磁石を駆動してモータを回転させることができます。

AVRのような組み込み型のMCUの場合、8ビット単位での入出力よりも1ビット単位あるいは複数ビット単位での出力が、とくに重要になります。AVRには、ポートをビットごとに入力/出力設定することができ、また入力の場合、プルアップ付きとハイ・インピーダンス入力の設定ができるようになっています。

AVRのピンは、一部のシステム・コントロールなどに使われるピンを除けば残りのピンはほとんどすべてI/Oポートとして割り当てられています。これらのピンは、すべてがマルチ・ファンクション・ピンとなっていて、内蔵している各種インターフェースからの信号と切り替えて使用することが可能です。

ここでは、まず入出力ピンとしての一般的な使用法を説明し、続いてマルチ・ファンクションでの動作を説明します。

### 4-1-1 汎用入出力ポート

図4-1-1に、デジタルI/O部に関する情報をまとめて示します。入力部の等価回路の各入力ピンには保護用ダイオードが設けられおり、またプログラムでON/OFF可能なプルアップ・レジスタが設けられています。プルアップ・レジスタRPUは20k~50kのかなり高い値をもっていますが、消費電力などの面からも妥当な値と言えるでしょう。

汎用入出力ポートのブロック図をみると、データの方向を決めるデータ・ディレクション・レジスタDDR<sub>x</sub>(xはポート番号のA, B, C, ...)のデータが0のときは、出力バッファがOFFにされ、1のときは出力バッファがONになります。PORT<sub>x</sub>レジスタにデータを設定すると、出力バッファがON、すなわち出力モードのときはその設定値がポートに出力されます。

出力バッファがOFF(入力モード)のときは、ポート・データが1でプルアップが設定され(この

# 見本

節では PUD はとくに断らないときは '0' とする), ポート・データが '0' のときはピンがハイ・インピーダンス状態になります。

PUD(プルアップ・ディセーブル)というビットが MCUCR(ATmega8 では SFIOR)レジスタにあり, このビットを '1' にセットしておく, すべてのピンのプルアップ抵抗がディセーブルとなります。

## サンプル・プログラム 1

プログラムを起動したときに(スタック・ポインタの設定に続いて), まずポートの初期化をしておきます。これは AVR が立ち上がったときに予期せぬデータが出力されたりしないように, ポートにセットするデータを特定しておくためです。

ポートの初期化を最初に行うもう一つの理由は, AVR が CMOS でできているためです。CMOS の入力部にグラウンドでもなく電源電圧でもない中間電位をかけると, 入力を構成するハイ側の FET とロー側の FET が同時に ON にされ, 貫通電流と呼ばれる電流が流れることがあります。これは消費電力を増大させるため, 電源を不安定にして誤動作を引きこすことがあります。

最近の IC ではそのようなことが起こらないように回路的に内部で工夫がされているようですが, 端子をオープンのまま使用すれば, 貫通電流が流れる危険性は残ります。外部でプルアップまたはプルダウンしていない場合はできるだけ早く入力を出力に設定し, 入力設定の場合はプルアップをプログラムしておきましょう。

ポートの初期化が終われば, その後必要なときにいつでも変更することができます。

ポートの初期化とデータの入出力例をリスト 4-1-1 に示します。(a) にアセンブラの例, (b) に C

### リスト 4-1-1 ポートの設定例

```
; アセンブラのコーディング例
; 入力ポートは DDRx レジスタを '0' に, 出力ポートは '1' にセット
; 入力ポートに '1' をセットするとプルアップがイネーブルに,
; '0' に設定するとハイ・インピーダンス入力に
; 出力ポートを '1' で "H" 出力, '0' で "L" 出力
;
    ldi r16, 0b11000011 ;
    ldi r17, 0b00001111 ;
    out PORTB, r16 ;
    out DDRB, r17 ; 上位 4 ビットを入力, 下位 4 ビットを出力にセット
    nop ; セットしたデータをリード・バックするときに
; 入力のシンクロナイザと同期を取るために NOP をおく
```

(a) アセンブラの例

図 4-1-1(c) 参照

```
; gcc でのコーディング例
    unsigned char i;
// ポート B のプルアップ/"H" 出力を設定
// ポート B の方向を設定
    PORTB = 0b11000011;
    DDRB = 0b00001111;
    asm("nop¥n"); // イン・ライン・アセンブラで NOP 命令定義
    i = PINB;
```

(b) C によるコーディング例

# 見本

(Icc)でのコーディング例を示します(ただしこのプログラムはコーディング例なので実際に動かしてみることは考えていない)。

このプログラムではポートに書き出したデータを読み込む部分がありますが、これは単純に入力ピンの入力タイミングを理解するために示したものです。ポートに書かれた内容をリード・バックするときにはシンクロナイザ(一種のローパス・フィルタ)で同期が取られているので、出力命令の直後に読み返すことができません。

その場合、2クロック目からデータを読み込むことができます(図4-1-1(c)参照)。プログラムではNOP命令で1クロック時間を稼ぎ、次の読み出しIN命令で1クロックのトータル2クロック目で読むようになっています。

始めに述べたように、組み込み型MCUの場合、ポートにビット単位、または数ビット単位での出

## ● PORTx レジスタ

PORTx7	PORTx6	PORTx5	PORTx4	PORTx3	PORTx2	PORTx1	PORTx0	PORTx
--------	--------	--------	--------	--------	--------	--------	--------	-------

DDRx レジスタによって、入力に設定されている場合、このビットを '1' に設定するとプルアップがアクティブになり、'0' を設定するとハイ・インピーダンス入力になる。出力に設定されている場合、'1' で "H" 出力、'0' で "L" 出力。

## ● データ・ディレクションx レジスタ

DDx7	DDx6	DDx5	DDx4	DDx3	DDx2	DDx1	DDx0	DDRx
------	------	------	------	------	------	------	------	------

各ビットに '0' を設定すると入力、'1' を設定すると出力に割り当てられる。

## ● PINx レジスタ

PINx7	PINx6	PINx5	PINx4	PINx3	PINx2	PINx1	PINx0	PINx
-------	-------	-------	-------	-------	-------	-------	-------	------

入力の '0' / '1' レベルをこのレジスタを介して読み込む。シンクロナイザ(ローパス・フィルタ)で、実際に変化した状態よりも 2 / O クロック遅れてデータを読むことができる。

## ● ポート、ピンの設定

DDxn	PORTxn	PUD (in MCUCR)	I/O	プルアップ	状態
0	0	X	入力	No	トライ・ステート(ハイ・インピーダンス)
0	1	0	入力	Yes	外部が "L" に引き込まれていると Pxn はソース電源となる
0	1	1	入力	No	トライ・ステート(ハイ・インピーダンス)
1	0	X	出力	No	出力 "L" (シンク)
1	1	X	出力	No	出力 "H" (ソース)

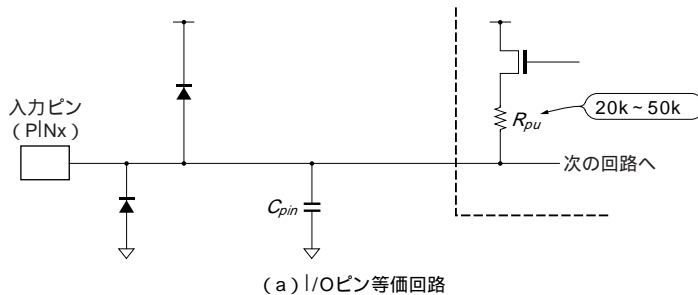
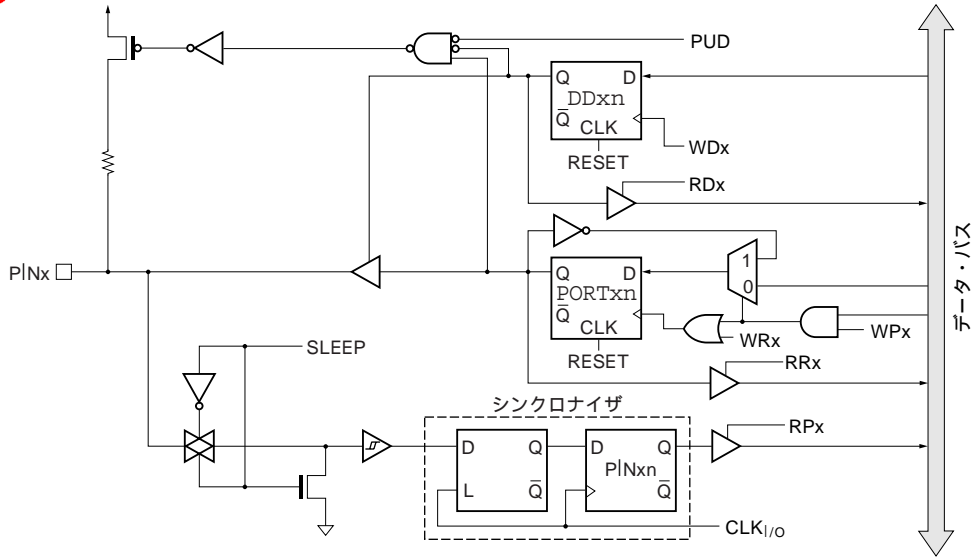
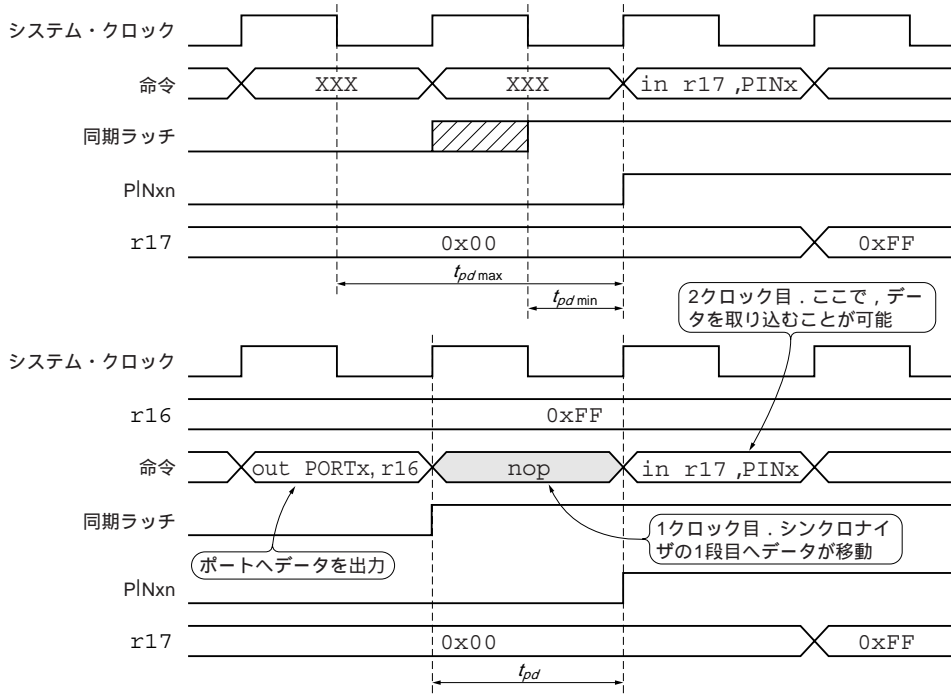


図4-1-1 デジタルI/Oポートの構成と設定



- PUD : ブルアップ・ディセーブル
- SLEEP : スリープ・コントロール
- CLK<sub>I/O</sub> : I/Oクロック
- WDx : ライトDDRx
- RDx : リードDDRx
- WRx : ライトPORTxライト
- RRx : リードPORTxレジスタ
- RPx : リードPORTxピン
- WPx : ライトPINxレジスタ

(b) 汎用入出ポートのブロック図



(c) シンクロナイザのタイミング