

4-2 外部割り込み

CPU が動作中、外部からの特定のピンに 1/0 信号を加えることで、割り込みをかけることができます。CPU に実行中の処理を中断させ、緊急な処理を実行させる場合や CPU がスリープしているときにウェイクアップをかけるときにも使用されます。これらの割り込みをうまく使うことで、システムの低電力消費化が図れ、また応答の良いシステムを実現できます。AVR で割り込みを使用するには、ほんのわずかな設定をするだけです。

さらに、第三世代の ATmega などにはピン・チェンジ・インタラプトの機能が加わっています。このピン・チェンジ・インタラプトは、今までは特定の数ピンにしかサポートされていなかった外部割り込みを、ほとんどすべてのピンでかけられるようにしました。この方法では、すべてのピンに割り込みレベルを与えているわけではありません。具体的には、8 ビットのグループ単位で割り込みレベルが設定されており、どこかのピンの変化に応じて割り込みが発生し、実際にどこのピンからの割り込みかは、割り込み処理プログラム内で調べる方法をとっています。

それらの割り込みについて、これから見ていきましょう。

4-2-1 外部ピンからの割り込み

外部割り込み用に割り付けられたピンは、特定のピンに割り当てられています。たとえば ATmega8 では、PD₂ が INT₀ に、PD₃ が INT₁ に割り当てられています。また ATmega64 であれば、PD₀ ~ PD₃ が INT₀ ~ INT₃ に、PE₄ ~ PE₇ が INT₄ ~ INT₇ に割り当てられています。これらのピンに加えられた信号の変化で、CPU に割り込みをかけることができます。

これらの割り込みには優先順位が設けられています。割り込みの優先順位は 2-6 項で述べた割り込みベクタ・テーブルの上の位置(若い番地)にあるベクタが高く、下に行くほどレベルが低くなります。同時に発生した場合、上に位置する割り込みベクタが優先されます。ATmega8 では RESET の次に EXT_INT0、その下に EXT_INT1 が割り付けられています。したがって、EXT_INT0 と EXT_INT1 が同時にかかった場合は、EXT_INT0 が優先され、割り込みベクタ・テーブルの RESET ベクタの次に書かれている EXT_INT0 のジャンプ命令が実行され、EXT_INT0 割り込み処理ルーチンへジャンプし、割り込み処理を実行します。

割り込みには、信号レベルが“L”のときにかかるレベル・ロー割り込み、論理値が変化したときにかかるロジカル・チェンジ割り込み、信号の立ち下がりが起きたときに発生する立ち下がりエッジ割り込み、立ち上がりで生成される立ち上がりエッジ割り込みなどがあります(図 4-2-1 参照)。

レベル・ロー割り込みは、“L”レベルが維持されている限り割り込みがかかります。グローバル・インタラプト・フラグ I がセットされていて、外部割り込み要求 n イネーブル・ビット INTn が ‘1’ にセットされていれば、いつでも割り込みがかかります(図 4-2-2 参照)。

見本

● MCUコントロール・レジスタ

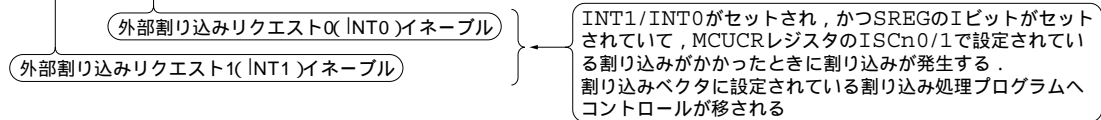
SE	SM2	SM1	SM0	ISC11	ISC10	ISC01	ISC00	MCUCR
----	-----	-----	-----	-------	-------	-------	-------	-------

ISC11	ISC10	説明
0	0	INT1の“L”レベルで割り込み要求を生成
0	1	INT1の論理が変わると割り込み要求を生成
1	0	INT1の立ち下がりエッジで割り込み要求を生成
1	1	INT1の立ち上がりエッジで割り込み要求を生成

ISC01	ISC00	説明
0	0	INT0の“L”レベルで割り込み要求を生成
0	1	INT0の論理が変わると割り込み要求を生成
1	0	INT0の立ち下がりエッジで割り込み要求を生成
1	1	INT0の立ち上がりエッジで割り込み要求を生成

● 汎用インタラプト・コントロール・レジスタ

INT1	INT0	-	-	-	-	IVSEL	IVCE	GICR
------	------	---	---	---	---	-------	------	------



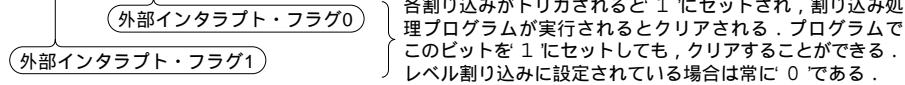
● ステータス・レジスタ

I	T	H	S	V	N	Z	C	SREG
---	---	---	---	---	---	---	---	------

グローバル・インタラプト・イネーブル

● 汎用インタラプト・フラグ・レジスタ

INTF1	INTF0	-	-	-	-	-	-	GIFR
-------	-------	---	---	---	---	---	---	------



(a) ATmega8外部割り込みに関するレジスタ

図4-2-1 外部割り込み関連レジスタ

これに対し、立ち下がり/立ち上がりエッジ割り込みは、I/Oクロックがなければ生成されません。したがって、アイドル・モード以外のスリープ・モードでは、エッジ割り込みで割り込みを発生させることはできません。また、エッジ割り込みはエッジが検出されないと割り込みが発生しませんから、立ち下がりエッジが設定されているときは、“H”から“L”への信号変化で割り込みがかかり、処理が完了して割り込みイネーブルになっても信号が“L”のままだと割り込みは発生しません。

レベル割り込みは、アイドル・モード以外のスリープ・モードから外部割り込みでウェイク・アップをかけるために用いることができます。

さらに、割り込みは、ピンを入力に設定したときだけ有効というわけではありません。出力に設定した場合、プログラムにより、出力を変化させることで割り込みを発生させることができます。AVRにはソフトウェア割り込み命令がないため、ソフトウェア割り込みを行いたいときにはこのような手法を用いることができます。

● 拡張インタラプト・コントロール・レジスタA

ISC31	ISC30	ISC21	ISC20	ISC11	ISC10	ISC01	ISC00	EICRA
-------	-------	-------	-------	-------	-------	-------	-------	-------

ISCn1	ISCn0	説明
0	0	INTnの“L”レベルで割り込み要求を生成
0	1	(予約)
1	0	INTnの立ち下がりエッジで割り込み要求を生成
1	1	INTnの立ち上がりエッジで割り込み要求を生成

nが3, 2, 1, 0の場合

● 拡張インタラプト・コントロール・レジスタB

ISC71	ISC70	ISC61	ISC60	ISC51	ISC50	ISC41	ISC40	EICRB
-------	-------	-------	-------	-------	-------	-------	-------	-------

ISCn1	ISCn0	説明
0	0	INTnの“L”レベルで割り込み要求を生成
0	1	INTnの論理が変わると割り込み要求を生成
1	0	INTnの二つのサンプル間の立ち下がりエッジで割り込み要求を生成
1	1	INTnの二つのサンプル間の立ち上がりエッジで割り込み要求を生成

nが7, 6, 5, 4の場合

● 拡張インタラプト・マスク・レジスタ

INT7	INT6	INT5	INT4	INT3	INT2	INT1	INT0	EIMSK
------	------	------	------	------	------	------	------	-------

外部割り込みリクエストn(INTn)イネーブル

● 拡張インタラプト・フラグ・レジスタ

INTF7	INTF6	INTF5	INTF4	INTF3	INTF2	INTF1	INTF0	EIFR
-------	-------	-------	-------	-------	-------	-------	-------	------

外部インタラプト・フラグn

● ステータス・レジスタ

I	T	H	S	V	N	Z	C	SREG
---	---	---	---	---	---	---	---	------

↑
グローバル・インタラプト・イネーブル

(b) ATmega64外部割り込みに関係するレジスタ

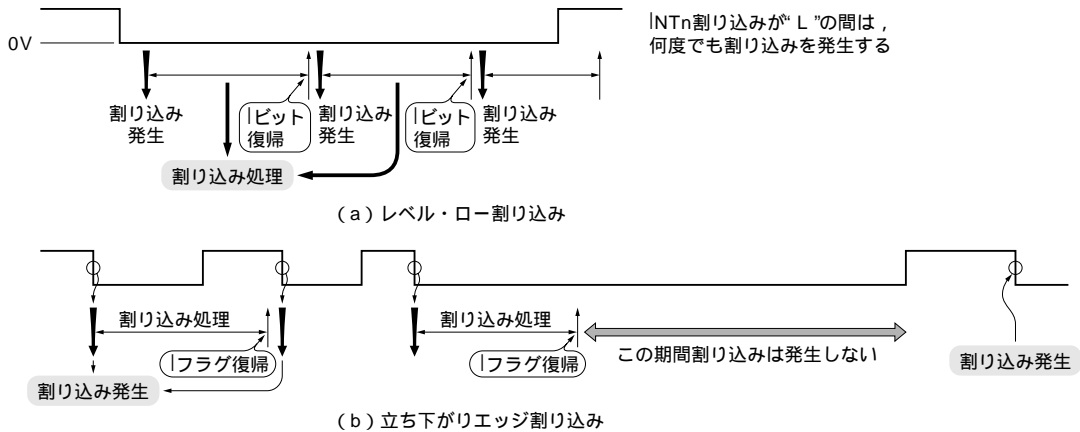


図 4-2-2 レベル割り込みとエッジ割り込み

4-2-2 ピン・チェンジ・インタラプト

第三世代の ATmega や第二世代の ATtiny には、ピン・チェンジ・インタラプトが追加されています(図4-2-3)。ATmega48/88/168 では、PB₀ ~ PB₇ が PCINT₀ ~ PCINT₇ に、PC₀ ~ PC₆ が PCINT₈ ~ PCINT₁₄ に、PD₀ ~ PD₇ が PCINT₁₆ ~ PCINT₂₃ に割り当てられています。

ピン状態が変更されると割り込み要求が生成されますが、各ピンに対しての割り込みレベルはサポートされていません。PCINT₀ ~ PCINT₇ ピンのうちいずれかのピン状態が変更されると、このとき PCICR レジスタの PCIE0 ビットがセットされ、SREG の I ビットがセットされていると、PCINT₀ 割り込みが発生します。以下 PCINT₈ ~ の 8 本は PCINT1、PCINT₁₆ ~ の 8 本は PCINT2 割り込みが発生します。優先順位は PCINT₀ が EXT_INT0 の次に高い順位に設定されており、順に PCINT1、PCINT2 と順位が落ちていきます。

各ピンからの割り込みは、PCMSK_n レジスタのピン・チェンジ・イネーブル・マスク・ビットをセットすることでイネーブルにすることができます。

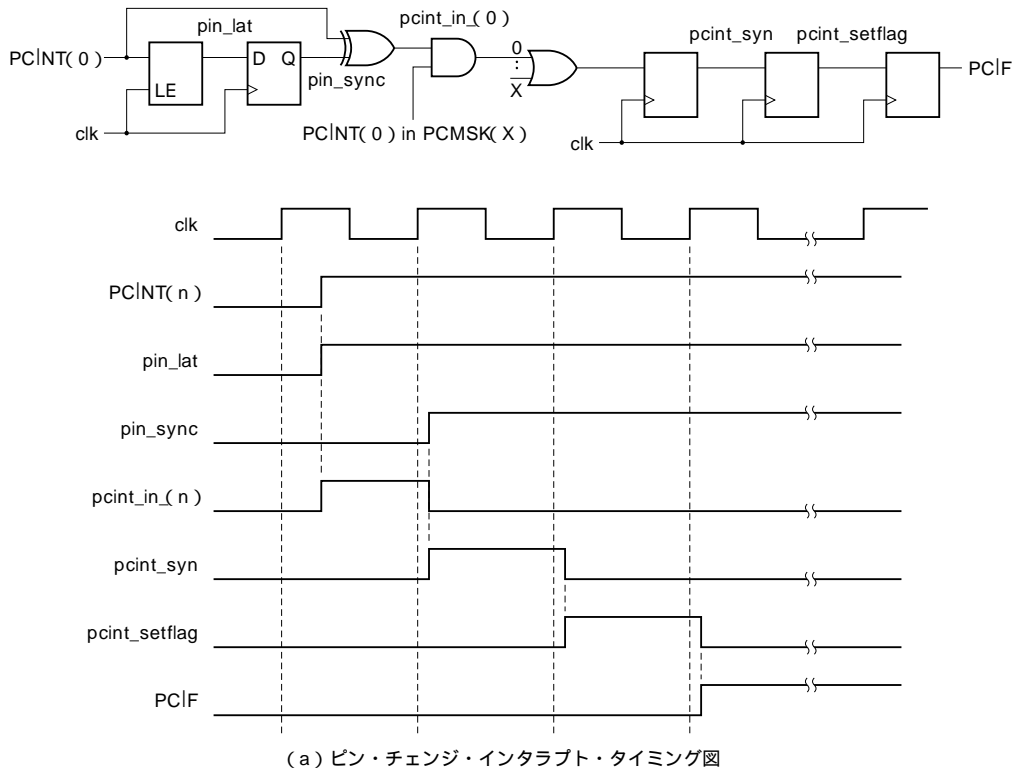


図4-2-3 ピン・チェンジ・インタラプトに関連するレジスタ